ランジスタ技術 SPECIAL

特集 画像処理回路技術のすべて カメラとビデオ回路、パソコンとを融合させる

No.5



好評発売中

トランジスタ技術 SPECIAL No.22

特集 ディジタル回路ノイズ対策技術のすべて

TTL/CMOS/ECLの活用法と誤動作/トラブルへの処方



B5判 160頁 定価 1.540円 送料 260円

数年前のMPUのスピードというと4 MHzもあればすごく速いという部類だったのですが、最近では10 MHz, 16 MHz, 25 MHz, 33 MHzとどんどん高速化してきています.

こうなってくるとディジタル回路といえども高周波回路的な発想がないと、回路を正しく安定に働かせることができません。また、これらの高速回路が発生するEMIノイズに対してもいろいろな規制がしかれるようになってきました。

そこでこの号では、高速化されてきた最近のディジタルICとその応用回路、 さらにEMIノイズ対策技術を、実験写真を多く示しながらやさしく紹介します。

■Contents■ 第1部 ディジタル回路のノイズ対策 実務編 第2部 ディジタルIC回路の設計 実務編

民干 (各B5判 2色刷 定価1,540円 送料260円)

			1,0701	J 2412001 J/
	No. 1	個別半導体素子活用法のすべて 基礎からマスタするダイオード、トランジスタ、 FETの実用回路技術	No.11	フロッピ・ディスク・インターフェースのすべて 需要の急増するFDDシステムの基礎から応用
	No.2	作りながら学ぶMC68000 16ビットMPUとその周辺LSIを使いこなすための ハード&ソフト	No.12 No.13	入門ハードウェア 手作り測定器のすすめ 電子回路設計の基礎と実践へのアプローチ シミュレータによる電子回路理論入門
	No.3	PC9801と拡張インターフェースのすべて 16ビット・パソコンを使いこなすための ハード&ソフト	No.14	コンピュータを使ったアナログ回路設計の手法を 理解するために 技術者のためのCプログラミング入門
	No.4	C-MOS標準ロジックIC活用マニュアル 実験で学ぶ4000B/4500B/74HCファミリ		MS-C. Quick C. Turbo Cによるソフトウェア 設計のすべて
14	No.5	画像処理回路技術のすべてカメラとビデオ回路、パソコンと融合させる	No.15 No.16	アナログ回路技術の基礎と応用 計測回路技術のグレードアップをめざして A-D/D-A変換回路技術のすべて
	No.6	Z80ソフト&ハードのすべて 基礎からマクロ命令を使いこなすまでのノウハウを 集大成	No.17	アナログとティジタルを結ぶ最新回路設計ノウハウ OPアンプによる回路設計入門
	No.7	HD64180徹底活用マニュアル Z80を越えた高性能8ビットCPUのすべて	No.18	アナログ回路の誤動作とトラブルの原因を解く ホビー・エレクトロニクス入門
	No.8	データ通信技術のすべて シリアル・インターフェースの基礎から モテムの設計法まで	No.19	電子回路を作る楽しさと実現する喜びを求めて PC9801計測インターフェースのすべて
	No.9	パソコン周辺機器インターフェース詳解セントロニクス/RS-232C/GPIB/SCSIを理解するために	No.20	オリジナル拡張ボードでパソコンを実践活用しよう アナログ回路シミュレータ活用術 ゲーム感覚の回路設計を体験しよう
	No.10	IBM PC & 80286のすべて 世界の標準/トノコンとマルチタスクの基礎を理解する	No.21	ディジタル・オーディオ技術の基礎と応用 最もポピュラーな最新技術を理解しよう

年間購読をご希望の方は、年間購読料10,500円(送料,税込)を現金書留または郵便振替(東京0-10665)で、CQ出版㈱経理部までお申し込みください、バックナンバは最寄の書店から注文できます。弊社へ直接ご注文の場合は、定価、送料を添えてCQ出版㈱営業部宛へお願いいたします。



カラー口絵

〈写真1〉 ビデオ・スルー 画面



〈写真2〉 白文字のスーパ インポーズ



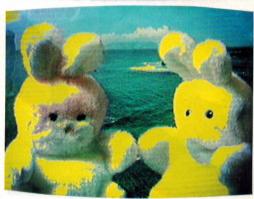
〈写真3〉 赤文字のスーパ インポーズ



〈写真4〉 バック・グラウ ンドを青にして 白文字をスーパ インポーズ



〈写真5〉 輝度整形を行っ た画面



〈写真6〉 輝度整形十着色 (Y)

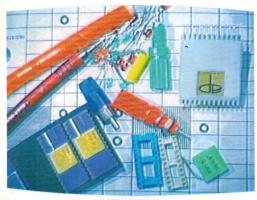


〈写真7〉 輝度整形十着色 (G)

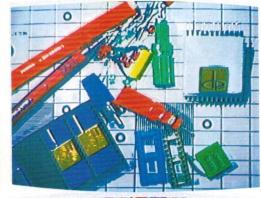


〈写真 8〉 輝度整形十着色 (M)+背景反転 (白)

Chapter8 ビデオ・エフェクタでの映像例







〈写真 2 〉 写真 1 のディフェクト



〈写真3〉 原画像(2)



〈写真 4 〉 写真 3 のソラリ ゼーション



〈写真5〉 白黒カメラによ る原画像



〈写真 6 > 写真 5 の 2 値化 画像



〈写真7〉 疑似カラー(a)



〈写真 8 〉 疑似カラー(b)







〈写真11〉 ワイプ(a)

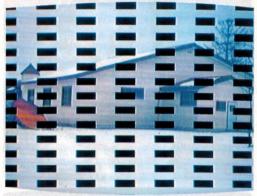
〈写真10〉 フェード後



〈写真12〉 ワイプ(b)



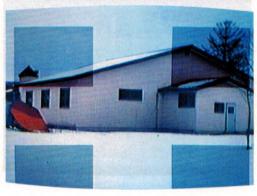
スリット(a)



〈写真14〉 スリット(b)



〈写真15〉 スライス



〈写真16〉



〈写真17〉 モザイク(a)



〈写真18〉 モザイク(b)

カラー口絵

Chapter11 パソコン画像処理での映像例



〈写真1〉 疑似カラー(a)



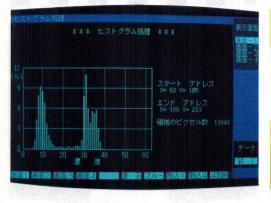
〈写真 2 〉 疑似カラー(b)



〈写真3〉 疑似カラー(c)



〈写真 4 〉 疑似カラー(d)



〈写真 5 〉 ヒストグラム 処理



〈写真 6〉 文字フォント作 成への利用

トランジスタ技術 SPECIAL

No.5

CONTENTS

FEATURES

カメラとビデオ回路, パソコンとを融合させる

画像処理回路技術のすべて

Chapter	1	映像信号の基本であるNTSCコンポジット信号と、そのY/C分離技術など NTSC信号とその利用技術 ● 松井俊也・・・・・・・・・・2
Chapter	2	NTSCコンポジット信号をRGB信号に分割する。CCDくし形フィルタを使用 NTSCデコーダの設計・製作。角田和宏/長谷川孝美11
Chapter	3	RGB信号をNTSCコンポジット信号に変換する。RFモジュレータも紹介 ●NTSCエンコーダの設計・製作 ● 角田和宏/渡辺成治 · · · · · · · · · · · · · 26
Chapter	4	画像をハード/ソフトにする機能、NJM2209を使用 ●ビデオ・エンハンサの設計・製作 ● 藤崎 功/峯岸英雄・・・・・36
Chapter	5	スーパインポーズの一般論と、RGBインターフェースによるスーパインポーズ方式を紹介 NTSCデコーダ&スーパインポーザの設計・製作。宏祐二/松井俊也41
Chapter	6	コンボジット信号の中にキャラクタ・ジェネレータの文字をカラーでスーパする ●カラー・スーパインポーザの設計・製作●干葉雅彦/峯岸英雄·····51
Append	dix	専用IC ZNA234を使用 ●ビデオ・パターン・ジェネレータの製作 ● 南雲敏行
Chapter	7	ビデオ用A-Dコンバータの基本的な応用技法を紹介 NTSC信号のA-D変換技術 尾津加 河湖 ···································
Chaper	8	疑似カラー、ディフェクト、ワイプ、フェータ、スリット、モザイクなどの画像効果を作る ● 多機能ビデオ・エフェクタの設計・製作 ■ 尾津加 河湖71
		シリアル・アクセス・メモリ μPD41221Cを使用したディジタル・スチル・メモリ ビデオ・フィールド・メモリの設計・製作 名崎 潔83
		ライン・メモリ μPD41101Cを使用したインタレース→ノンインタレース変換 ●倍速スキャン・コンバータの設計・製作 ● 湯川達雄・・・・・・・・・・97
Chapter	11	市販のPC98用画像入力ボードを使用した画像処理システムの実験 ●パソコンによる画像処理技術 ●桑村伸一/坂巻 顯······106
		PC98用で、比較的容易に実現可能なイメージ・ボードの紹介 「パソコン用画像入力ボードの設計・製作 小野隆夫・・・・・・・・・118
		PC98用の工業用ライン・センサ・カメラ・インターフェースの紹介 ●パソコン用1次元イメージ・センサ・ボードの設計・製作●白川光英······137
		入手できる 2 次元CCD ICX018CKによるカメラ製作の紹介 ○ 2 次元CCDカメラの設計・製作 長谷川孝美 · · · · · · · · · · · · · · · · · · ·
		PC98用のディジタル・カメラと、その応用技術を紹介 ●パソコン用2次元ディジタル・カメラの製作と応用●寺本三省164
Chapton	10	表紙デザイン:(株)シーピーユー 簑原圭介

THE RESIDENCE OF SERVICE OF SERVICE AND A PROPERTY OF SERVICE AND A SE

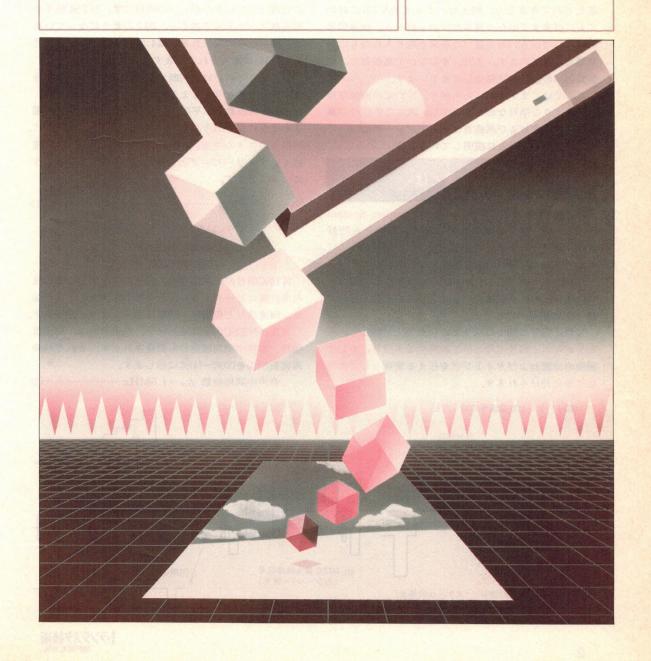
THE RESERVE THE RESERVE THE PROPERTY OF THE PR

FEATURES

最近ではテレビ関連の技術者以外でも、NTSC映像信号を扱う例が増えています。すなわち、テレビやテレビ・カメラ、VTR、レーザ・ディスクなどとコンピュータとの融合です。本特集では、この分野の技術をくまなく、具体的な設計・製作例として紹介しています。

カメラとビデオ回路,パソコンとを融合させる

画像処理回路技術のすべて



Chapter 1

NTSC信号とその利用技術



松井俊也

画像信号の基礎となっているのはNTSC規格による映像コンポジット信号です。ここでは、このNTSC信号の性質をつかみ、輝度信号と色信号との分離方法について紹介します。

最近、画像信号を使った電子機器が多く開発され商品化されてきました。例えば、テレビやVTRにおいても、従来までのただ見るだけのものから、画像信号を駆使していろいろと遊びの要素を取り入れたものが登場してきています。また、そのなかで高画質化、高品質化への動きが活発化してきています

ここでは、まず基本にたち戻り、NTSCの画像信号はどのような信号なのかを説明し、次にこの信号の基本的な扱い方および高画質化へのアプローチについて、実際の回路例をもとに説明していきます。

NTSC信号とは

NTSC信号とは、National Television System Committeeで決定された信号であり、たいへん巧妙に作りあげられた信号です。

このNTSC信号の大きな特徴のひとつに、カラー信号と白黒信号との両立性があげられます。この信号は、いったいどのような構成になっているのでしょうか。

NTSC信号の内わけ

NTSC信号は図1に示すように大きく分類して、明暗を表現する輝度信号と色を表現する色信号、そして画面の位置およびタイミングを伝える情報としての同期信号に分けられます。

この三種類の信号は、お互いに影響を与えないように合成されているのが一つの特徴です。NTSC信号を周波数スペクトルで表すと、図2のようになっています。輝度信号の周波数帯域幅4.2MHzの内側に色信号3.58MHzが挿入されています。

たんにこの図だけで判断すると、色信号が輝度信号に大きな影響を与えるように見えますが、実際には、色信号の周波数と水平同期信号の周波数の関係は、図3のように輝度信号のエネルギ・スペクトラムの間に、色信号のエネルギを挿入するようにしています(周波数インターリービングという)。この関係は次のようになっています。

$$f_{sc} = \frac{455}{2} \times f_H \qquad (1)$$

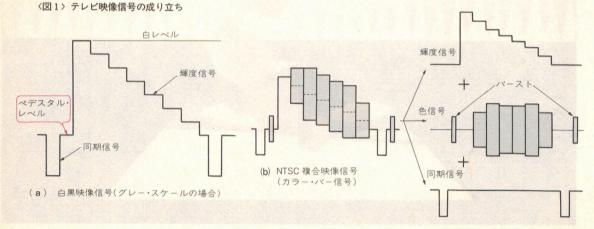
=3.579545MHz

f_{sc}:色副搬送波周波数。f_H:水平同期周波数。

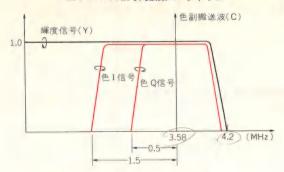
NTSC信号の輝度信号は、図3のように f_H の高調波の周波数にピーク・エネルギをもつスペクトラムとなり、輝度信号と色信号の関係は図4のように表せます。

また、NTSC信号には、水平、色信号のほかに垂直信号、音声中間周波信号も重畳されます。それぞれの周波数関係を(2)式 \sim (4)式に示します。

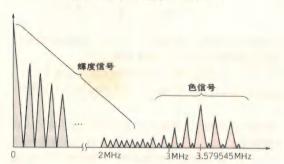
音声中間周波数 f_{SIF}=4.5MHz ······(2)



〈図2〉NTSC信号周波数スペクトラム



〈図 4〉 NTSC Y/C信号スペクトラム



=59.94Hz.

● NTSCの走査線

では、NTSC信号での各ライン(走査線)間の関係は どのようになっているのでしょうか。

まず、走査のはじめの1ライン目の信号を(5)式とします。各ライン番号は図5を参照してください。

 $E_1 = E_{Y1} + E_{I1} \sin \omega_C t + E_{Q1} \cos \omega_C t \qquad (5)$ $\subset \subset \mathcal{C},$

E₁; 1ライン目の映像コンポジット信号

 E_{V} :輝度信号電圧

 E_l ; I信号電圧

Eo:Q信号電圧 色信号

 ω_c ;色信号周波数(= $2\pi f_{SC}$)

 $E_2 = E_{Y2} + E_{I2} \sin \omega_C (t + t_H) + E_{O2} \cos \omega_C (t + t_H)$

 $E_3 = E_{Y3} + E_{I3} \sin \omega_C (t + 2t_H) +$

 $E_{Q3}\cos\omega_C(t+2t_H)$

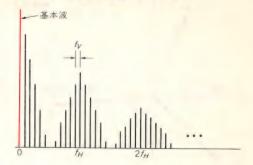
.

 $E_n = E_{Yn} + E_{In} \sin \omega_C (t + nt_H) + E_{Qn} \cos \omega_C (t + nt_H)$ $t_H = 1 / f_H$

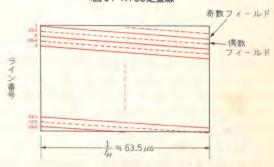
上式をわかりやすく変形すると,

 $E_n = E_{Yn} + E_{In}(-\sin\omega_C t) + E_{Qn}(-\cos\omega_C t) \cdot \cdots \cdot (6)$ (n = 1, 3, 5, \cdots)

〈図3〉NTSC輝度信号スペクトラム



〈図 5〉 NTSC走査線



〈図 6 〉 RGB信号による色の 再現(ディジタルRGB の場合)

G	R	В	色
0	0	0	黒
0	0	1	青
0	1	0	赤
0	1	1	紫
1	0	0	緑
1	0	1	水色
1	1	0	黄色
1	1	1	Á

1 : ON 0 : OFF

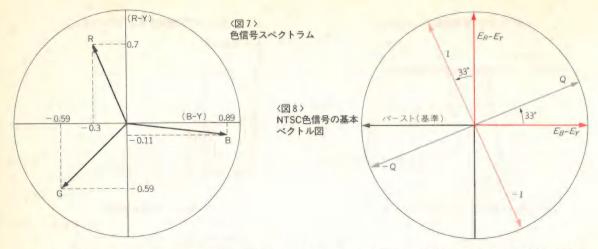
$$E_n = E_{Yn} + E_{In} \sin \omega_C t + E_{Qn} \cos \omega_C t \cdots (7)$$

$$(n = 0, 2, 4, \cdots)$$

この関係は、あとで説明する くし形Y/C分離(輝度信号/色信号分離)の項で使用しますので、詳しくは後にゆずることにします。

● NTSCの色信号

色には一般によく知られている光の3原色R(赤),G(縁),B(青)がありますが,テレビもまた,このR・G・B信号を利用して色を表現しています。この様子を図6に示します。ここでは簡単のためにR・G・B信号を「あるか,ないか」のディジタルで示しているため,7色の表現ですが,実際のテレビなどでは各R・G・B信号がアナログ的ですので。ほぼ無限に近いカラー表示が得られるわけです。



ただし、テレビ信号の場合の色信号は白黒テレビとの共用という点から、 $R \cdot G \cdot B$ 原色信号から輝度成分 Yを差し引いた(R-Y), (G-Y), (B-Y)といった色 差信号を使用しています。そして、実際の受信では (R-Y), (B-Y)のみを色情報として復調し、(G-Y)は受信側で(R-Y)と(B-Y)をベクトル合成することで得るような構成になっています。

では、R・G・B信号と輝度信号Yや色差信号との関係はどのようになっているのでしょう。これは人間の視感度から、各信号は、

 $E_{Y} = 0.3E_{R} + 0.59E_{G} + 0.11E_{B}$ $E_{R-Y} = 0.7E_{R} - 0.59E_{G} - 0.11E_{B}$ $E_{G-Y} = -0.3E_{R} + 0.41E_{G} - 0.11E_{B}$ $E_{B-Y} = -0.3E_{R} - 0.59E_{G} + 0.89E_{B}$

となっており、それぞれある一定の割合で合成されています。図7にR・G・B信号のベクトルを示します。また、人間が一番細かいところ(周波数の高い信号)まで見ることができる色は、オレンジあるいは肌色であるため、この信号の周波数帯域は1.5MHzまで、またこの軸と90位相のずれた軸の信号帯域は、0.5

MHzまでに制限して送信しています。前者をI信号, 後者をQ信号と呼びます(図2参照)。

これらの信号のベクトル図を図8に示します。I, Q軸は(R-Y), (B-Y)軸から33^{*}位相シフトした軸です。

実際の色復調は、現在では主に(R-Y),(B-Y)軸で復調をし、(G-Y)を合成して作り出す方式を採用しており、I, Q軸での復調はあまり行われていません。

色信号、輝度信号の分離方法

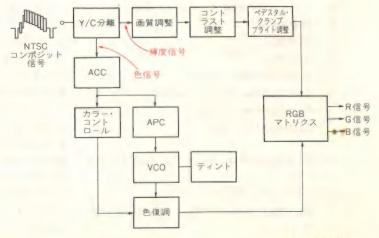
NTSC信号について前項で説明しましたが、実際にはどのようにしてそれぞれの信号を分離し、R・G・Bのコンポーネント信号を作り出しているのでしょうか。

ここでは、まずその前段階であるNTSC信号から、 色信号と輝度信号を分離する方法について紹介します。

● 画質を低下させないための信号分離の考え方

NTSCコンポジット信号からコンポーネント信号を 作り出す処理について、図9のブロック図をもとに、

〈図9〉コンポジット信号処理ブロック図



説明を行います.

まず、輝度信号と色信号との分離を行うわけですが、このプロックで、輝度信号の特性(解像度)が決定されます。後でもう少し詳しく述べますが、NTSCシステムの場合、色信号が3.58MHzと映像信号帯域の4.2 MHzの内側にあるため、色信号が輝度信号に影響を与えないように輝度信号と色信号との分離(Y/C分離)を行う場合、たんなる周波数分離(トラップやバンドパス・フィルタ)では色信号の周波数特性が悪くなってしまいます。

また実際には、伝送路中で周波数特性が劣化したり、 輪郭を強調したい場合には、水平方向の解像度を変え る画質補正回路および、輝度信号の振幅を調整して、 輝度に応じたコントラストを設定するコントラスト・ コントロール回路が必要となります。 さらに、輝度信号のAC成分のみを伝送していくと、 (容量結合により)輝度信号の大きさによって輝度信号 のペデスタル、黒および白の信号電圧が変化してしま います。

例えば、白の少ない信号の時には白が画面でつぶれたようになったり、白の多い信号の時には灰色になったりしてしまいます。そこで、DC再生という形で輝度信号のペデスタル部をクランプし、DCの伝送を行うようにしています。

このために必要なのがペデスタル・クランプ回路です.

● 色信号処理の考え方

色信号処理には、Y/C分離で得られた色信号を使用しますが、この色信号の処理には以下の回路が必要となります。

映像信号の規格とレベル

テレビの色信号には、色相および彩度(色のあざやかさ)の情報があります。色相は3.58MHzの基準パーストに対する色信号の位相で表され、彩度はその振幅で表されます。この関係を図Aに示します。

輝度信号は明るさを表す信号で、直流成分が明るさを決定します。

コンポジット信号の振幅は、75Ωで終端した場合

1V_{P-P}と規定されており、

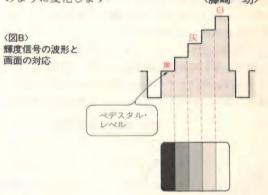
同期分 0.285V_{P-P}

輝度分 0.715V_{P-P}

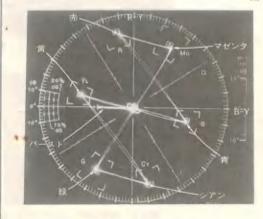
と定められています。

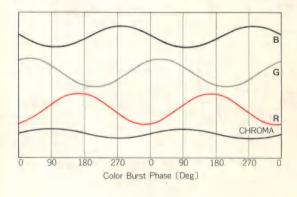
同期信号と輝度信号の境界がビデオ信号の基準レベルとなりますので、このレベルをペデスタル・レベルと呼びます。

図Bに示すように、輝度信号 0 V すなわちペデスタル・レベルでは黒、0.715 V が白を表します。そして、この間で順次、黒 \rightarrow こい灰色 \rightarrow うすい灰色 \rightarrow 白のように変化します 〈藤崎 功〉



〈図A〉色相の分布





まず、入力された色信号の復調はすべてバースト信号を基準に行われるため、復調段までレベルおよび位相の忠実な伝達が必要となります。そのため、バーストのレベル(色信号)が変化したとき、R・G・Bの出力電圧が変化しないようにACC(Auto Color Control)増幅を行います。

そしてこのACCブロックでバーストのレベルを検出し、色信号の大きさをバーストの大きさに追従するようにしています。また、カラー・コントロールとして、色信号の大きさを変化させ、RGBの出力振幅を変化させます。

さらに、バーストの周波数および位相に同期した色信号復調キャリアを作るためのVCO(電圧制御発振器)、APC(Auto Phase Control)回路が必要となります。この復調キャリアを使い、(R-Y)、(B-Y)、I、Q信号を復調します。(G-Y)は、(R-Y)と(B-Y)のベクトル合成で再生し、それぞれの信号に輝度信号Yを加算して $R \cdot G \cdot B$ 信号を再生します。

● 従来のフィルタによるY/C分離

NTSC信号の説明で述べたように、色信号が輝度信号帯域内に位置していることから、輝度信号と色信号の分離の手法によって、輝度信号の特性が決定するといっても過言ではありません。このY/C分離を従来の手法とくし形フィルタによる分離の手法について、実際の回路を使用して説明します。

まず図10に従来のハイパス・フィルタおよびトラップを使用したY/C分離回路を示します。図10において $R_1 \geq R_2$ は Tr_1 のバイアス抵抗で動作点の設定を行っています。また、エミッタ抵抗、コレクタ抵抗の定数を

同じにして、利得がないようにしてあります。

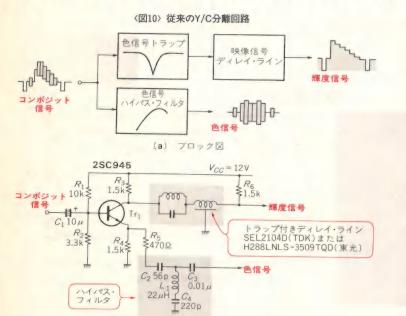
 Tr_1 のコレクタ抵抗 R_3 は、トラップおよびディレイ・ラインのインピーダンス・マッチング抵抗も兼ねています。また C_2 と C_4 、 L_1 でハイパス・フィルタを構成しています。

このフィルタの特性を写真1に示します。写真2は トラップ付きディレイ・ライン[H288LNLS-3509 TQD, 東光㈱]の周波数特性です。3.579545MHzに トラップが設定されており、そのため映像周波数特性 も3MHz弱のポイントで減衰がはじまっています。

このフィルタの特性は、中間周波増幅段の入力IFフィルタの特性に合わせる必要があります。というのは図11に示すように、入力IFフィルタ特性により、色信号の帯域特性がフラットではなくなるためです。その補正をしてトータルでフラットにするため、ハイパス・フィルタを用います。

また、輝度信号側のディレイ・ラインは、色信号のハイパス・フィルタでのディレイ時間とACC増幅、色信号復調回路で発生する時間差を補正するためのもので、およそ数百nsのものです。通常のIC(例えば輝度信号処理IC μ PC1352Cなど)で約100ns程度のディレイが考えられます。

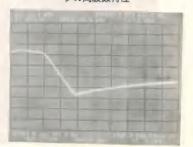
写真3に図10の回路によるY/C分離の特性を示します。この中で左側の写真が、NTSCコンポジット信号です。この信号を図10の回路でY/Cの分離を行うと、右側の上下の写真となります。写真の中で2段に分かれているうちの上段部を拡大(時間軸)したものが下段の信号です。ライン(水平走査線)間での相関を理解しやすくするために、垂直帰線期間と走査期間の分かれ



(b) 回路構成



〈写真 1〉色信号分離ハイパス・フィル タの周波数特性

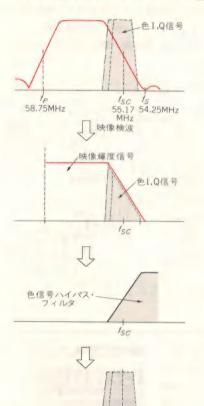


〈写真 2〉輝度信号ディレイ・ラインおよびトラップの周波数特性

るタイミングでのY/C分離の様子を示しています。また、右上の写真が色信号で、右下の信号が映像信号です(レベルが反転しており、上が同期側となっている)。

● くし形フィルタの原理

次にY/Cくし形フィルタについて図12を用いて説明



〈写真3〉 従来フィルタ回路

によるY/C分離

〈図11〉 色信号帯域特性 の補正

コンポジット信号 0

します。まず基本原理について述べます。

くし形フィルタは次のことが前提条件としてあげられます。

- (1) 色信号の位相が 1 Hごとに反転していること (NTSCインターリービング).
- (2)1 H前後の信号の類似性.

以上の条件を基にその動作を説明します。輝度信号は、1H(1水平走査期間)の時間差をもつ信号を互いに加算して得ることができます。つまり前述の(6)式、(7)式より、例えば2ライン目と3ライン目を加算すると、

$$E_2 + E_3 = E_{Y2} + E_{Y3} + (E_{I2} - E_{I3}) \sin \omega_C t$$

 $+ (E_{Q2} - E_{Q3}) \cos \omega_C t$
 ここで、 $E_{Y2} = E_{Y3}$ 、 $E_{I2} = E_{I3}$ 、 $E_{Q2} = E_{Q3}$ とすると、
 $E_2 + E_3 = 2 E_{Y2} = 2 E_{Y3}$

となります。また、色信号は、1Hの時間差をもつ信号を互いに減算することにより得ることができます。

つまり、同様に(6)式、(7)式を用いて表すと、

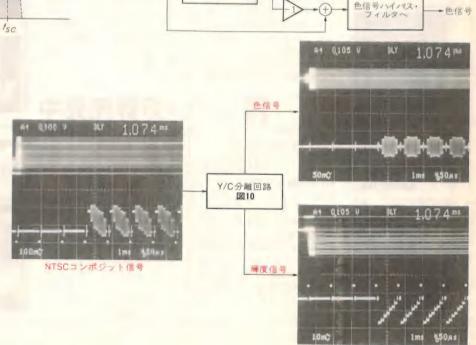
$$E_2 - E_3 = E_{Y2} - E_{Y3} + (E_{I2} + E_{I3}) \sin \omega_C t + (E_{Q2} + E_{Q3}) \cos \omega_C t$$

 $E_{Y2} = E_{Y3}, E_{I2} = E_{I3}, E_{Q2} = E_{Q3} \ge f \ge \xi,$

 $E_2 - E_3 = 2E_{I2}\sin\omega_C t + 2E_{Q2}\cos\omega_C t$

〈図12〉くし形フィルタの原理

1H ィレイ・ライン



輝度信号

となります。

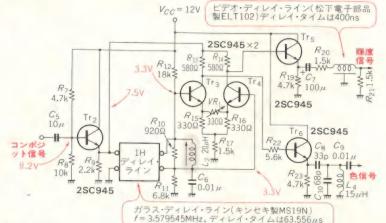
● くし形フィルタの回路

実際の動作を図13を用いて説明します。 R_7 と R_8 はエミッタ・フォロワのDC動作点を設定しており、約8.2Vにバイアスしています。これは、 Tr_8 と Tr_4 にその直流分を使用するため、高めに設定しています。 Tr_2 のエミッタ・フォロワでインピーダンス変換されたY/Cの信号は、1Hのディレイ・ラインに入力され、1H遅延され、 Tr_8 のベースに入力されます。

 $Tr_3 \& Tr_4$ は差動アンプになっており、 Tr_3 のベース入力信号 $\& Tr_3$ 、 Tr_4 のコレクタで1 H遅延していない信号をマトリクスします。

 Tr_3 のコレクタからは、色信号が相互に加算され、輝度信号は打ち消されます。また Tr_4 のコレクタからは輝度信号が相互に加算され、色信号は打ち消されます。輝度信号は Tr_5 でインピーダンス変換され、ビデオ・ディレイ・ラインを通過後、輝度信号として伝えられます。

〈図13〉くし形フィルタ回路例



定価:すべて1,540円

SPECIAL No.1

ランジスタ技術

SPECIAL

個別半導体素子 活用法のすべて

一般用/電源整流用/定電 圧/定電流/発光/可変容 量/マイクロ波の各ダイオ ード、小信号・汎用/パワー/小信号高周波/高周波 高出力の各トランジスタ、 小信号・汎用FET/パワー MOS FET/高周波用FET

PC9801と拡張インター

フェースのすべて

PC9801シリーズの内部構成、PC9801シリーズの拡張スロットの詳細、メモリ・ボードの製作、A-DボードとD-Aボードの製作、メカトロニクス・ボードの製作、他

SPECIAL No.3



H

刊

…•好評発売中

SPECIAL No.2

SPECIAL

特集 作りながら学ぶMC68000 No.2

作りながら学ぶ

MC68000

MC68000 と CPU ボードの 製作,モニタ・プログラム の搭載,命令セットとアセンブラ文法,I/Oボードの 製作,FDCボードの製作,FORTHの移植手順,FOR THの使い方とツール,RA Mボードの製作,CP/M-68 Kの移植(1)(2)(3),C言語とシステムのグレードアップ

C-MOS標準ロジック IC活用マニュアル

基本ゲートIC、インターフェース用IC、ラッチIC、フリップフロップ、マルチバイブレータ、カウンタ、デコーダ/エンコーダ、シフトレジスタ、ディバイダ、ディスプレイ・ドライバ、データ・セレクタ、ディジタル・コンパレータ、レジスタ・ファイル、バリティ・

チェック用IC

SPECIAL No.4





また色信号は、 Tr_6 でインピーダンス変換され、 C_8 、 C_{10} 、 L_4 で構成されるハイパス・フィルタを通過後出力されます。

図13の回路では、1 Hのディレイ・ラインとしてガラスのディレイ・ライン(超音波ディレイ・ライン)を使用しています。通過帯域にも制限があり、約 ± 0.8 MHzです。

写真 4 が図13のくし形フィルタを用いたY/C分離の様子を示したものです。左上の写真が図13中の Tr_3 のコレクタ信号波形であり、右上が C_9 の出力信号波形です。また、左下は Tr_4 のコレクタ信号波形です。左

下の写真で1H前の信号とまったく相関のないラインでは、Y/C分離がなされず、色信号が残っているのがよくわかると思います。

写真 5 がくし形フィルタの周波数特性です。写真(a) は、図13中の Tr_4 のコレクタ出力の周波数特性を示したもので、15.734kHz($=f_H$)の周波数の整数倍で、くしの歯のようにトラップを形成しています。写真(b)は3.579545MHz付近を拡大(時間軸)したものです。

図14に、従来のフィルタとくし形フィルタとの周波 数特性の違いを示します。

また、写真5にくし形フィルタの周波数特性を示し

NTSC画像信号用のディレイ・ラインとフィルタ

NTSCのコンポジット信号を扱うとき、フィルタとディレイ・ラインが重要な働きをするのは本文で述べたとおりです。

しかし、これらの部品は特性的に、また経済的に、一般のLCR個別部品で構成することはかなり大変です。したがって一般的には、専門メーカの手でモ

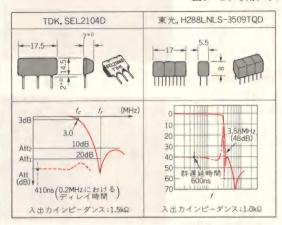
ジュール化され、標準品として発売されています。

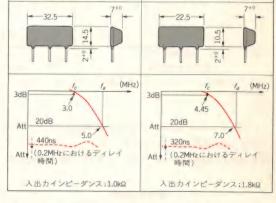
図Cに、この章のY/C分離回路で使用しているディレイ・ライン、ローパス・フィルタの例を示します。
(a)と(b)はLCの複合部品でアセンブルしたもの、(c)はガラスを媒体とずることにより温度特性を向上させたものです。

TDK, SEL2300D

〈図C〉ビデオ用ディレイ・ラインとフィルタ

TDK, SEL3204





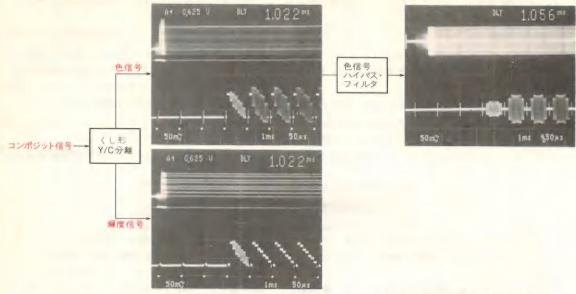
(a) トラップ付きディレイ・ライン, ローパス・フィルタの例

(b) ディレイ·ライン, ローパス·フィルタの例

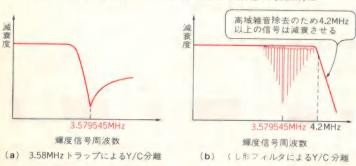
公	称周波	数	f_0	3.579545	MHz	65-	
遅	延時	[11]	τ_D	63.556	μS	03	
遅	延時間	偏差	$\Delta \tau_D$	±5	ns (max)	-	
挿	入損	失	$I \cdot L$	10±3	dB	4- \$0.6-1-1	4
通	過帯域	幅	BW	±0.75	MHz (min)		
不	要反射	3次	(3τ)	30	dB (min)	14.5 5 5 5	-30
(ス	プリアス)	その他	(τ_n)	30	dB (min)		
遅如	正時間温度	特性(0~	60°C)	±5/(20~50°C)	ns (max)		
動力	作可能	温度範	囲	-20~+60	°C		
終	端抵	抗	R_t	560	Ω		
整台	インダク	タンス	L_t	15	μН		

(c) ガラス(超音波)ディレイ・ライン (キンセキ(株)MS19N)

〈写真 4〉くし形フィルタによるY/C分離



〈図14〉トラップおよびくし形フィルタによるY/C分離の周波数特性



(a) Tr₄のコレクタ 拡大

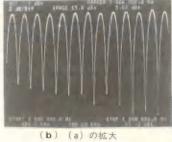
ます。

くし形フィルタには、このほかに最近になって登場 したCCDを使用したものがあります。これについて は次の章のNTSCデコーダのところで実例を紹介しま す。

●参考文献●

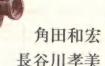
(1) 日本放送協会編: NHKカラーテレビ受信技術, 日本放送出版協会。

〈写真5〉 〈し形フィルタの 周波数特性



Chapter 2

NTSCデコーダの設計・製作



画像処理に利用しやすい映像信号は、R・G・Bに分離された信号です。ここではCCDによるくし形フィルタを使用したY/C分離回路をもつ、コンポジット $\rightarrow RGB$ コンバータについて紹介します。

最近のAV(オーディオ・ビジュアル)機器の発達は 目ざましいものがあり、高解像度テレビや高画質 VTRが簡単に手に入るようになりました。それに伴い、一昔前までは放送局や放送機器メーカの独壇場で あった画像処理も、一部はそれらの機器に取り入れられて、私たちでも手軽に楽しむことができるようになりました。

しかし、もっと多くの機能が欲しいと思っても、価格競争の激しいメーカ品では、なかなかこちらが思っているような余計な機能は付けてくれません。それならば自分で作ってしまえ、と思ってもちょっととっつきにくいのがビデオの世界です。

そこで、ここでは画像処理の基礎ともいうべきコンポジット映像(NTSC)信号とRGB信号とを扱ううえでの、ツールとして欠かすことのできないNTSC→RGB信号コンバータ(NTSCデコーダという)についての設計・製作法を紹介することにします。

NTSCエンコーダ/デコーダの必要性

● コンポジット映像信号の欠点

最近の高機能テレビには、ステレオ入出力端子や VTR専用端子と共に、必ずといっていいくらいRGB 入力端子が付いています。これは、現在のテレビ方式 で、可能な限り画質を向上させようとした場合の一つ の結果なのです。

〈図1〉NTSC信号の周波数分布

コンポジット映像信号では、第1章で述べた通り、 輝度、色、同期の三つの成分が、帯域4.2MHzの中に ひしめき合って混在しているといえます。

したがって、この中から三つの成分を抜き出すのは 至難のワザです。例えば、図1のような信号から輝度 信号と色信号を分離する場合(これをY/C分離という)、 図2の(a)のような特性をもつフィルタを通せば良いの ですが、実際このフィルタは図(b)のように、カットオ フ周波数がオーバラップしてしまい、残って欲しい成 分まで消え去ってしまいます。

通常,どちらかといえば色の再現性が重視されるので,結果的には輝度信号の周波数の高い成分が削られ、その分、解像度が落ちるのです。

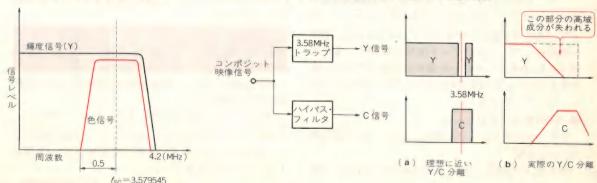
最近では、この点を改善するためにくし形フィルタというものが各メーカでしのぎをけずって開発されていますが、それでも無キズのまま三つの成分を分離することはできません。

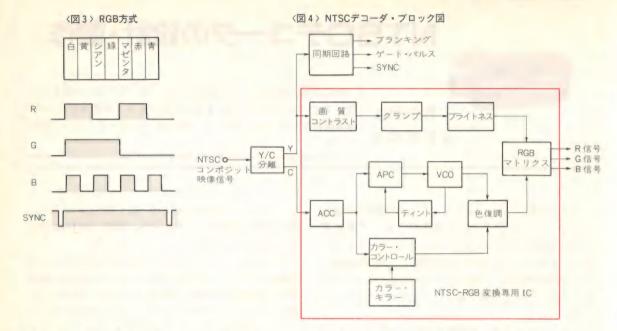
そこで、伝送するには少しめんどうですが、各成分をはじめから分離して送れば様々な点で有利になります。これがRGB方式と呼ばれるものです。

● RGB方式の数々のメリット

RGB方式では、図3に示すようなR・G・Bの原色信号と、同期信号をRGB21ピン・マルチコネクタ(48ページのコラム参照)を通して、それぞれ別個の線で接続します。なにしろ初めからY/C分離もせず、マトリクス回路を通す必要もないので、解像度が高く、画

〈図2〉フィルタとトラップによるY/C分離の特性





質劣化の少ない画像が期待できます。

また、画像処理を考えた場合もRGB方式のほうが 処理しやすいのです。例えば、色バランスを変えたい 場合、コンポジット信号では前述の通り、色はバース トと色信号の位相差によって決まります。したがって、 色信号の全体をバーストに対してズラすことは可能で すが、あくまでも相対的に色がズレたにすぎません。

かといって,ある特定の色だけを変えたいからといって,その位相に相当する部分だけを抽出するなどということは,まず無理でしょう。

その点、RGB方式だと、R・G・Bが独立に操作できますから、それぞれのレベルを変えてやるだけで任意の色に作りかえることができます。

コンピュータとのインターフェースも、RGBでや りとりすることはご承知の通りです。

RGB方式の欠点として、接続がめんどうであるとか、映像信号と同期信号がズレる場合があるという問題はありますが、このように画質の面を考えれば、ユンポジット信号よりもRGB信号に軍配が上がります。

一方、手軽に入手でき、しかも安い映像機器はまだまだコンポジット信号のものが多いようです。したがって、それらを使って画像処理をする場合には、前述の理由により、コンポジット信号をRGBに、また処理後にRGBをコンポジット信号に変換してやる必要があるのです。前者をNTSCデコーダ、後者をNTSCエンコーダと呼びます。

● NTSCデコーダのしくみ

まず、NTSCデコーダの基本となるブロック図を図 4に示します。

順を追って説明します.入力されたコンポジット映

像信号は、Y/C分離回路によって輝度信号と色信号に 分けられます。輝度信号は画質(シャープネス)やコントラスト、それにクランプされた後でプライトネスの 調整を受け、マトリクス回路に入ります。

一方の<mark>色信号は、</mark>最初に大切なバースト信号の振幅 変動を制御して、常にレベルを一定に保つACC (Automatic Color Control)回路に入ります。

APC(Automatic Phase Control) 回路では、バーストとVCO(Voltage Controlled Oscillator) の発振出力を比較して、VCOの発振動作を制御します。 VCOでは色の復調に必要な、90°位相差をもった二つの基準位相信号を作ります。

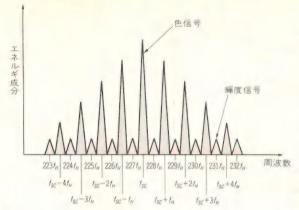
また、ティント・コントロール回路は、色副搬送波とバースト間の位相を操作することにより、色相の調整を行います。

一方,カラー・コントロール回路では,色信号の振幅を操作して色の濃度を調整します。また、白黒信号が入ったとき、色信号回路が誤動作して不快な色雑音が出ないよう,バースト信号を検出して、白黒信号入力時は色信号が出ないようにするカラー・キラー回路がついています。

Y/C分離回路 くし形フィルタの設計 -

画像処理において、解像度を決定する最も大きな要因がY/C分離です。

方式としては、第1章でも述べたトラップ方式とくし形フィルタ方式とがありますが、ここでは今流行のくし形フィルタしかも、最新のICを使用したCCDくし形フィルタを考えてみます。



くし形フィルタの原理

NTSC信号は、図5に示すようなエネルギ・スペクトラムをもっていますから、そこから輝度信号が欲しければ、色信号のある部分だけを抜き取ってやればよいのです。

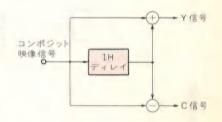
つまり、図6のような減衰特性をもつフィルタを設ければ、周波数の高い輝度成分も十分残すことができます。この特性の形が髪をすくくしに似ているところから、くし形フィルタと呼ばれています。

このような特性を実現するためには、次の二つの条件が必要です。

- (1) 色信号の位相が1Hごとに反転している。
- (2) 前後1Hの信号が類似している。

このような条件を利用して、図7に示すような操作を行うと、加算された輝度信号は、1H前後で同相で

〈図 7 〉 〈し形フィルタ 原理図



すからそのまま残りますが、色信号は逆相ですので、 互いに打ち消し合ってなくなります。逆に減算回路では、同相の輝度信号だけが消え去ります。その結果、 YとCが分離されたことになります。

● CCD遅延素子によるくし形フィルタ

1Hの遅延素子には、第1章でも紹介してあるガラスを用いたものが一般的ですが、最近ではCCD(電荷

基礎をかため応用を考える新シリーズ

I/F ESSENCE

A-D変換を使いこなす

パソコン信号計測ソフト&ハードの基礎と実際

竹 本 晃共著 A5判,328頁 稲 村 浩 1,850円

〈目次〉A-D変換へのアプローチ/A-D変換の原理と技術/A-D変換用ハードウェアの実例/サポート・ソフトウェアの作成/ディジタル・ストレージ・スコープへの応用/A-D装置の精度とその評価/アンチ・エリアシング・フィルタ/DMAインターフェースの実験

シリアル伝送完全マスタ

稲垣完治 共著 小野寺 徹共著

A5判,232頁

RS-232-CからRS-422/423までの詳細

〈目次〉シリアル・インターフェースとは/まず動かしてみる/RS-232-Cの構造と動作/RS-232-Cの実例/伝送コード/トラブルとその対策/RS-232-Cの応用/RS-232-Cインターフェースの製作/調歩同期式の限界と同期式/RS-232-Cの限界と発展

IEEE-488(GPIB)とその応用 岡村廸夫 著 A5判, 272頁 1,650円

標準ディジタル・バスの使い方から設計法まで

〈目次〉IEEE-488バスの基礎/安定なシステムを組み立てるには/はじめてのバスの運転/IEEE-IBの構造と動作/Basicによるプログラム/コンパイラやアセンブラによるプログラム/製作のためのアプローチ/互換性上の問題点と解決法/トラブル例とその対策

CQ出版社

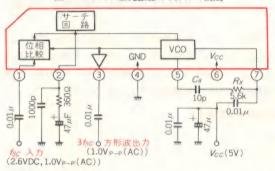
〒170 東京都豊島区巣鴨1-14-2 ☎03(947)6311 振替 東京0-10665

結合素子)による遅延素子が出まわっています。ここではそれを使用することにします。図8にくし形フィルタ部の回路を示します。

CCD遅延素子の特徴として、電荷の転送を行うためのクロックを供給しなければなりません。普通、クロックには10.7MHzの正弦波を使用します。

正弦波を使用するのは、転送を正確に行うのに、デューティ50%のクロックがほしいためです。この点、東芝の3でい倍発振用IC, TA7374Pを使えば、 f_{SC} の3

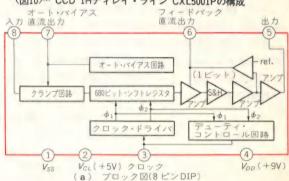
〈図9〉(3) 3 てい倍発振器TA7374Pの構成



倍の周波数である10.7 MHz、デューティ50%の方形 波を得ることができます。② 9 にこのICの特性を示します。

CCD遅延素子であるソニーのCXL5001Pは、外部に140nsの遅延を付加することで、合計 1 Hの遅延が得られます。図10にこのICの特性を示しますが、出力にはクロックの漏れ成分を除去し、入力の折り返しひずみを防ぐためのフィルタを付けることを忘れてはなりません。

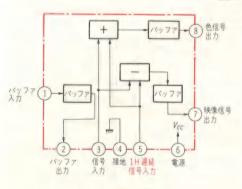
〈図10〉(6) CCD 1Hディレイ・ライン CXL5001Pの構成



項目	記 号	測 定 条 件	規			
× 1			最 小	標準	最大	単位
電源電流	I_{DD}	250kHz, 1.28V _{P-P} 正弦波入力時	_	4	5	mA
-E 101 -E 171	I_{CL}	2500年2, 1.200月中 正为次次入月时	-	9	11	mA
挿入利得	IG	250kHz, 1.28V _{P-P} 正弦波入力 IG=20log (出力電圧 [V _{P-P}]/1.28 [V _{P-P}])	- 3	0	3	dB
周波数特性	fG	250kHz に対する 3.5MHz での損失 fG=20log(V _{3.58MHz} /V _{250kHz})	-3.0	-2.1		dB
微分利得	DG	5 段階段波入力 Y=1.0 V _{P-P}	-	3	5	%
微分位相	DP	S点をベクトル・スコープにより測定	-	3	5	deg
許容入力振幅	V_{IN-AC}		_	_	1.28	V _{P-P}
ノイズ	S/N	S: 入力=250kHz, 1.0V _{P-P} (出力は単位 V _{P-P})	55	60	-	
/1 /	5/ IV	N:入力=交流的接地(出力は単位 mV _{rms})				dB

(b) 主な電気的特性($T_a = 25^{\circ}$ C、 $V_{DD} = 9.0$ V、 $V_{CL} = 5.0$ V、 $f_{CLK} = 10.7\,\mathrm{MHz}$ 、 $V_{CLK} = 250\,\mathrm{mV_{P-P}}$ 正弦波)

〈図11〉(9) くし形フィルタ信号処理IC M51386Lの構成



(a) フロック図

項目	測定条件	規	格	値	234 f-to
	一 来 干	最小	標準	最大	単位
回路電流		7.5	11	16	mA
バッファ 出力電圧	SG1=200kHz 正弦波 1.5V _{P-P}	1.3	1.5	1.7	V _{P-F}
バッファ	SG1=200kHz 正弦波 1.0V _{P-P}	0.9	1.0	1.1	V _{P-P}
周波数特性	SG1=2MHz 正弦波 1.0V _{P-P}	-2	0	+2	dB
	SG1=4MHz 正弦波 1.0V _{P-P}	-2	0	+2	dB
加減算器 出力電圧	SG1=200kHz 正弦波 1.5V _{P-P}	1.2	1.5	1.8	V _{P-F}
加減算器	SG1=200kHz 正弦波 1.0V _{P-P}	0.8	1.0	1.2	V _{P-F}
周波数特性	SG1=2MHz 正弦波 1.0V _{P-P}	-2	0	+2	dB
	SG1=4MHz 正弦波 1.0V _{P-P}	-2	0	+2	dB
色信号 出力電圧 I	SG2=3.58MHz 正弦波 0.15V _{P-P}	1.05	1.5	2.1	V _{P-F}
色信号 出力電圧	SG2=3.58MHz 正弦波 0.1V _{P-P}	0.7	1.0	1.4	V _{P-P}
ひずみ率	SG1=200kHz 正弦波 1.0V _{P-P}	_	_	3	%

(b) 主な電気的特性(指定のない場合は、 $T_a=25^{\circ}\mathrm{C}$ 、 $V_{CC}=12.0\mathrm{V}$)

加算、減算を行うIC、三菱電機のM51386Lは、本来ガラス・ディレイを使用するためのICなので、遅延信号入力には、ガラス・ディレイでの減衰を補正する20dBの増幅器が入っています。したがって、これをCCD遅延素子に使用した場合は、レベルを合わせなければならないのですが、ピン数も少なく、値段も安いので使いやすいと思います。図11にこのICの特性を示しますが、各所にバッファが入っているのも魅力です。

● 完全なY/C分離を実現するために

さて、図8の回路で一応くし形フィルタはできるのですが、1H前後の信号を加え合わせているため、このままでは垂直解像度が半分になってしまいます。これを補正するには、図12に示すような操作が必要であり、各遅延時間とフィルタ特性の設計は厳密に行わなければなりません。

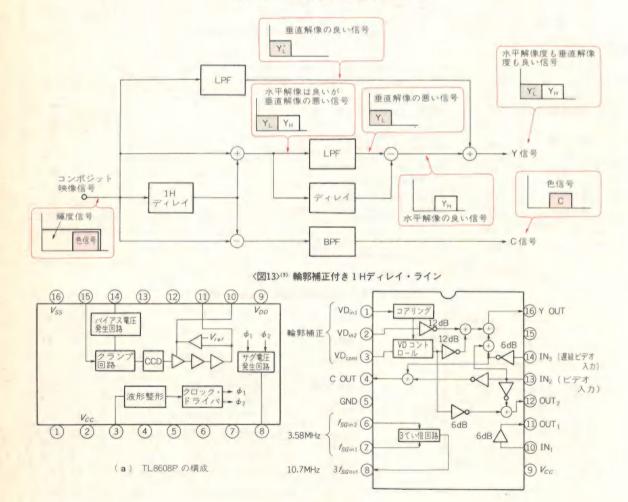
もっと簡単に補正するなら**, 輪郭補正機能付きの**東 芝の**TA8620PとTL8608Pの組み合わせ**をお勧めしま す**.** 図13にこの構成例を示します**.**

遅延の出る部分では、厳密に遅延時間の設定を行わないと、本来の能力を発揮してくれません。したがって、回路全体での誤差(YとCのズレ)は100ns以内に収めたいところです。そのため、ディレイ・ラインおよびフィルタは特別に注文して作る必要があります。図14にディレイ・ライン及びフィルタの仕様を示します。筆者の場合はミツミ電機㈱にて作ってもらっています。

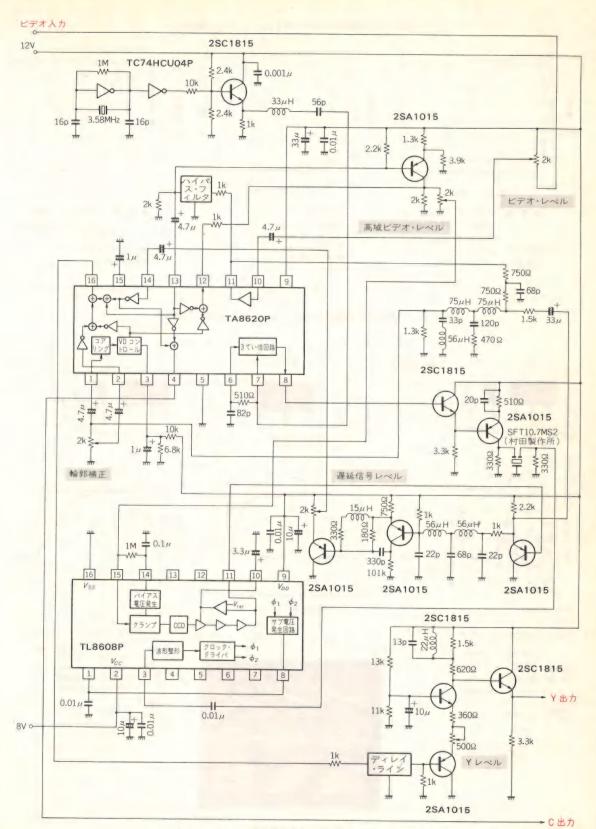
このようにして得られたYとCの信号波形を**写真1**に示します。

なお、フィルタを特注することができない場合には 市販品の中から特性の似かよったものを捜すしかあり ません。参考までに、TDK㈱のカタログの中から類 似性のあるものを図15に示しておきます。

〈図12〉くし形フィルタの垂直解像度補正

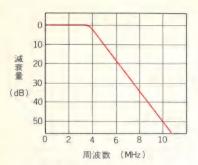


(b) TV 垂直輪郭補正用 IC TA8620P の構成



(c) TL8608PとTA8620Pの組み合わせによるCCDくし形フィルタ回路

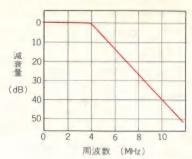
〈図14〉Y/C分離用ディレイ・ライン、フィルタの特性例



減 衰 量 1dB以下 (3.58MHz) 3dB以下 (4.1MHz) 50dB以上 (10.7MHz)

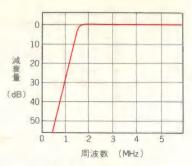
遅延時間 140ns±5% 特性インピーダンス 1kΩ

(a) ローパス・フィルタ



遅延時間 400ns±5% 特性インピーダンス 1kΩ (高域の減衰は,残留ノイズ除 去のためて、ノイズがなければ 減衰の必要はない)

(b) ディレイ·ライン

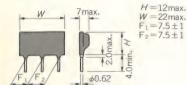


減 衰 量 1dB以下 (3MHz) 6dB以下 (1.5MHz) 50dB以上 (0.5MHz)

遅延時間 300ns±5% 特性インピーダンス 1kΩ

(c) ハイパス・フィルタ

〈図15〉(10) 市販のディレイ・ラインとフィルタ〔TDK㈱〕



10

20 (dB)

30

40

50

60



600

400

300

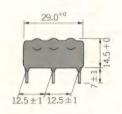
200

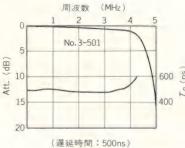
100

500 2

 $R_1 = 390 \Omega$

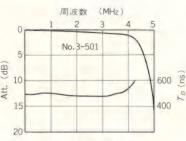
 $R_2 = 390 \Omega$



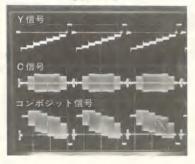




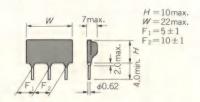
(a) ローパス・フィルタ SLC861 - 7043



(b) ディレイ・ライン DL102401D



〈写真 1〉 Y/C分離波形 (500mV/div, 20µs/div)



居	波数(MHz)		
	3.58 + 0.4	+0.8	
0			
m 4			
8 Att. (dB)		/	
± 8			$R_1 =$
< 0			$R_1 = 1.0 k\Omega$
10			$R_2 = 1.0 k\Omega$
12			1.0kΩ

項目	規	格
定格	L 部: DC.30mA, (部:WV.DC.50V
周波数特 性	2.5dB 以內 3. 3.4±1.5dB 2. 3.5±1.5dB 4. 16dB 以上 2. 15dB 以上 5.	98 MHz 18 MHz 3 MHz
群遅延 特 性	488 ± 30 ns ······ 3.	.58 MHz

(c) ハイパス・フィルタ SLC871-7005

NTSCデコーダ部の設計

この部分は、専用の良いICが出ていますので、それを使うことにします。

ソニーからはNTSCデコーダ V7020が出ていて,いろいろ魅力のあるICなのですが、残念ながら筆者はまだ試用していません。みなさんにはぜひ使ってみることをお推めします。図16にその構成を示しておきます。

さて、松下電子からは、カラー・テレビ映像、色信号処理ICのAN5310が出ています。このICは、カラー・テレビ用なので、画像処理に使用するには精度はあまり期待できませんが、使いやすい良いICだと思います。今回はこれを使ってデコーダを組んでみます。このICの構成を図17に示します。

● まず同期回路を構成する

このシステムの基本的な考えとして、NTSC信号だけを入力として使いますので、必要なパルス類はすべてNTSC信号を基に作り出さなければなりません。そのためには、まず同期分離を行って、水平同期信号Hと垂直同期信号Vのタイミングを拾うことが必要です。

図18に同期回路のブロック図を示します。AN5310

に必要なのは、ブランキング(BL)信号とバックポーチでクランプを行うためのゲート・パルス(GP)ですが、出力としてSYNC出力も用意します。

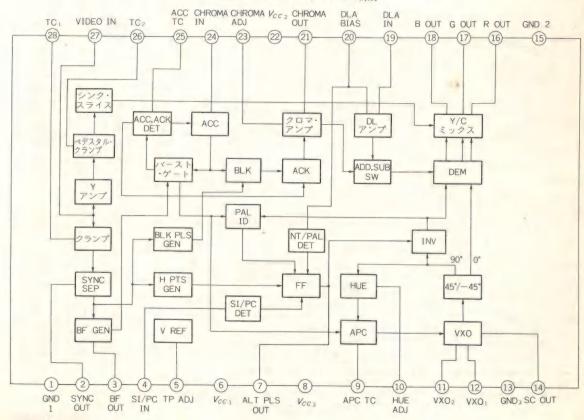
SYNCやBLを分離する場合、スレッショルド・レベルを決めて、コンパレータを使えば簡単かも知れません。しかし、ここで使うNTSC信号は、不特定多数のもので、必ずしもノイズがなく、しかも規格どおりのものとは限りません(それを望むのはムリ)。手間はかかりますが、一つ一つのパルスをワンショットで作っていきます。

図19に同期回路の構成を示します。初設で輝度信号から同期信号だけを抜きとり、それをバッファを通してSYNC出力を得ます。そして、次段ではH・SYNC(水平同期信号)とV・SYNC(垂直同期信号)とに分解します。この回路で得られる波形を写真2に示します。

ブランキング・パルスを作るには、図20のようにそれぞれのSYNCの立ち上がりからワンショット・マルチバイブレータ(4538B)でBLの後端を得、そこからBLの前端までの映像信号の部分に相当する長いワンショットを作れば、それを反転した信号がブランキング・パルスとなります。

そして、H・BLとV・BLをNANDで混合すれば複合 ブランキング・パルスとなります。これらの波形を写

〈図16〉(6) NTSCデコーダ V7020の構成



〈図17〉(2) カラー・テレビ映像、色信号処理回路 AN5310の構成 (24) (22) APC ACC B-Y検波 検波 復 調 バースト・ゲート ティント コント キラー 画質 ラスト 検 波 ペデスタル·クランプ・ ブライトネス クロマ・ ACC (14) クロッ出力 (a) プロック図 (28ピンDIP)

項目	条件		min.	typ.	max.	単位
全回路電流	$V_{CC} = 12 \text{ V}$		32	43	54	mA
回路電圧	$V_{CC} = 12 \text{V}$		7.5 3.5	8.5	9.2	V
M M INTE	VCC - 12 V			4.0	4.5	
出力電圧 (Burst)	レインボ 150mV _{P-P} , カラー AUTO 中央, コントラ:	₹ ⊦ max.	0.5	0.7	0.9	V_{P-P}
ACC 特性	レインボ 15mV _{P-P} , バースト出力/V _{o(1)}		0.6	0.8	1.0	times
出力電圧 (Chroma)*1	レインボ 150mV_{P-P} , カラー max . コントラスト max .		0.5	0.7	0.9	V_{P-P}
発振周波数*1	端子⑩,入力無信号,標準サンプルにてトリマ設定				±150	Hz
fosc 電源電圧依存度*2	$V_{CC}=12V\pm20\%$,端子16① 短絡, $V_{CC}=12V$ に対し				± 60	Hz
fosc 周囲温度依存度*3	Ta = -20~+70°C, 端子16① 短絡, IC 単体		0	-1	-2	Hz/deg.
制御感度 (VCO)	バースト入力 0.7V _{P-P} , 100Hz 変動に対する V ₁₆₋₁₇	で換算	1.2	1.5	2.0	Hz/mV
弁別感度 (APC)	バースト 0.7V _{P-P} , 100Hz 変動に対する位相誤差と V	16-17 で換算	25	45	55	mV/deg.
位相保持特性	バースト入力 0.7V _{P-P} , 100Hz 変動に対する位相誤差			1.5	2.5	deg/100Hz
APC引き込み範囲	バースト入力 0.7V _{P-P} , バースト周波数を変化させ測	定	±450	±600		Hz
242 SED 11. 1- 14. # 4	復調入力 0.2V _{P-P}	R 出力/e。	0.86	0.94	1.04	times
復調出力比*4	$f = 3.59 \mathrm{MHz}$	G 出力/e。	0.25	0.30	0.35	times
70× 500 6v + 4	復調入力 0.2 V _{P-P}	R-B 位相差	94	97.5	102	deg.
復調角*4	$\Delta B = 0 \deg$, $f = 3.59 \mathrm{MHz}$	G-B 位相差	228	235	242	deg.
色差出力 (max.)*4	復調入力 1.2V _{P-P} , f=3.59MHz, B.R 出力		4.8	5.7		V_{P-P}
総合色差出力*5	レインボ 150mV _{P-P} , AUTO カラー中央, コントラスト m	ax. R 出力	1.275	1.70	2.125	V_{P-P}
カラー・キラー・レベル*5	Pin (3) 入力バースト電圧, 150mV _{P-P} =0dB キラー動作	時の減衰量	-27	-32	-40	dB
	スタジオ・カラー・バー白レベル 1V _{P-P}		4.5	5.0	5.5	
電圧増幅度(ビデオ)*6	コントラスト max. 画質 min.	* 1	4.6	5.1	5.6	times
周波数特性(ビデオ)*5	正弦波 0.1V _{rms} 入力, A _{V1} が-6dB となる入力周波数, 画質	min. 出力 B	5	6		MHz
DC 伝送量	ビデオ入力 1V _{P-P} (ステア・ステップ) APL10-30%	B出力	68	75	82	%
原色出力電圧 (max.)	V ₃ =12V での R, G, B 各出力電圧		7.0			V
微分利得*6	ビデオ入力 1V _{P-P} (ステア・ステップ 3.58MHz)APL50%, コントラス	max. 画質 min			5.0	%
復調出力直流電圧*7	プライト V ₃ = 9 V, コントラスト max. 無信号時, VCO 発	辰, RGB 各出力	2.8	3.5	4.2	V
復調出力各端子間直流差電圧	V ₂₆ =3.5V, VCO 発振, R, G, B 各出力			0	300	mV
△E _{X-Y} 電源電圧依存度*8	$V_{CC} = 12 \text{V} \pm 20\%$, $V_{26} = 3.5 \text{V} (V_{CC} = 12 \text{V})$. $V_{CC} = 12 \text{V}$	に対して		0	± 60	mV
△E _{X-Y} 周囲温度依存度*8	$V_{26} = 3.5 \text{ V} (T_a = 25^{\circ}\text{C}), T_a = -20 \sim 70^{\circ}\text{C}, T_a = 25^{\circ}\text{C} \text{ IZ}$	対して		0	± 60	mV

(b) 主な電気的特性



^{*1} f: 357945 Hz からの偏差 *2 変動の最大幅 *3 変動の最大幅 90°C *4 V₂₆=3.5 V, ブライト VR 設定、ブランキングなし *5 V₂₆=3.5 V ブライト VR 設定 *6 R, G, B 各出力、端子 ⑩ ベデスタル 2 V, ブライト VR 設定 *7 ブランキングあり *8 ブランキングなし

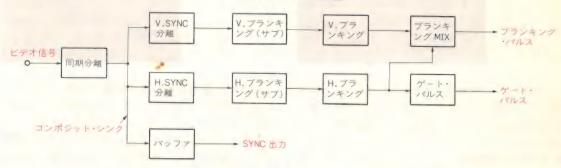
真3に示します.

ゲート・パルスはクランプに使うので、バック・ポーチ内なら良いのですが、後で利用できるかも知れませんので、位置・幅をバーストに合わせることにしま

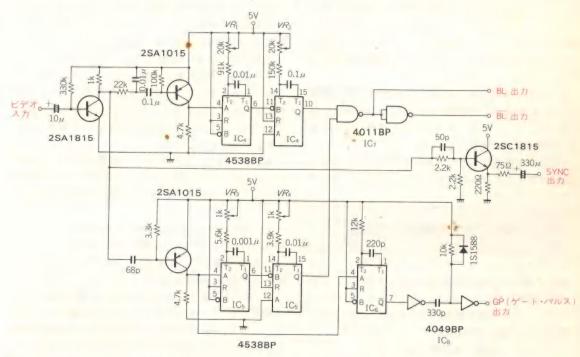
す、このような信号をバースト・フラッグ(BF)といいます。

ゲート・パルスもワンショットで作ります。これを **写真 4** に示します。

〈図18〉同期回路ブロック図

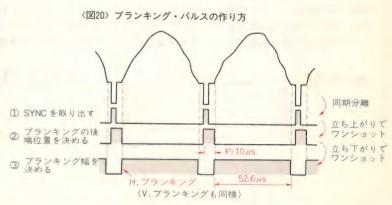


〈図19〉同期回路

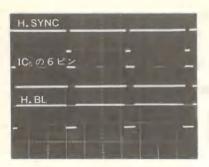




〈写真 2〉同期分離によるH.SYNCの波形 (上:500mV/div,下;2V/div, 20µs/div)



〈写真 3 〉 3 Hブランキング 波形(5 V/div, 20μs/div)



〈写真 4〉 ゲート・パルス波形 (上:500mV/div, 下:5 V/div, 10µs/div)



このように、ワンショットを連続させると、元の信号が少しでも乱れるとすべてのタイミングが狂ってしまう危険性はありますが、任意にパルス幅が設定できるのが魅力です。

NTSC→RGB変換

図21にAN5310によるNTSC→RGB変換の回路図を示します。AN5310には、図19で作ったブランキング・パルスとゲート・パルス。図8で作ったY信号とC信号。各種コントロールを行うためのコントロール電圧を入力し、外付けクリスタルで発振回路を構成します。

コントロールはすべてDC電圧ですので非常に簡単ですが、むやみに可変範囲を広げることは望ましくありません。また、オート・スイッチを付けることにより、調整を簡単にすることができます。

Y信号は負極性で入力しますので注意してください。 C信号はひずみのないものを入力しないと、色のバランスがくずれます。 このICは副搬送波の発振回路を内蔵していて、3.579545MH2のクリスタルと、安定用のコンデンサだけですみます。したがって、普通はこのままでよいのですが、図のようにバッファでインピーダンス変換を行って出力すれば、ほかのシステムにも使えて回路の節減に役立ちます。

また、AN5310の端子24にブランキング・パルスを そのまま入力すれば、きれいなブランキングの付いた RGB出力が得られますが、本来のペデスタル・レベル は無視されてしまいます。

それを防止するため、本機ではブランキング・パルスのレベルを落として入力し、不完全なブランキングのまま出力しています。したがって、この回路の後にブランキング・ミックス回路が必要になる場合もあります。

またIC内部で、ブランキング期間中にクランプを かけていますので、そのタイミングにバースト信号が あると \mathbf{z} ス・クランプを起こし、 $\mathbf{R} \cdot \mathbf{G} \cdot \mathbf{B}$ のDCレベル

NTSC方式の同期と走査法

テレビジョン・システムでは、カメラのレンズを 通して得た光の像を電気信号に変えて伝送し、それ を再びCRT上に光の像として再現しなければなり ません。この伝送を簡単に行うためには、一系統の 電線または電波で間に合わすことが必要です。

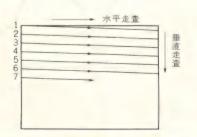
そのため、画像を送る側では光の像をたくさんの明暗の点(画素という)に分解し、順序よく送り出します。受ける側では、それを正しい順序で組み立てて一つの像を再現します。この一連の作業を走査と

いい, NTSC方式として規格化されています。

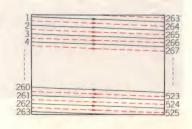
一枚の画像をテレビ管面上に映すには図Aのよう に、水平走査と垂直走査を行います。

しかし、NTSC方式はこれと異なり、図Bのような飛び越し走査(インタレース)という方式を採用しています。これは、初めの画面では奇数番目の走査線を走査し、次の画面では偶数番目の走査線を走査します。このように2回の走査で一つの画像を構成することで、画面のちらつき(フリッカ)を少なくし、同時に前の走査でできた走査線の隙間を次の走査線が埋めるので、

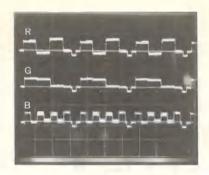
〈図A〉順次走査 (ノン・インタ レース)



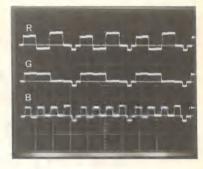
(図B) 飛び越し走査 (2:1インタレース)



〈写真5〉 RGB出力波形 (5 V/div, 20µs/div)



〈写真 6 〉 トラップでノイズ 除去後のRGB波形 (5 V/div, 20µs/div)



に差ができてしまいます。そこで、クロマ信号からバースト信号を消去する回路を端子25に接続してあります。

得られるRGB信号は、写真5のようになります。 このままでは副搬送波がかなり残留していますので、 実際にはトラップなどで除去したほうが良いでしょう。 ただし、安易に設計されたトラップではせっかくくし 形フィルタで残された高域成分も一緒に除去されてし まいます。慎重に選んでください。ここでは村田製作 所のTPS3.58MJという標準のトラップを使用してい ます。

以上の出力波形を写真6に示します。

● 調整の方法

調整に必要な機材。

- (1) オシロスコープ
- (2) モニタ・テレビ(RGB入力付き)
- (3) カラー・カメラ
- (4) 電源(DC12V, 500mA程度)

(5) カラーバー・チャート. なければ色彩豊かなポスタ, 色紙など

オシロスコープは50MHz以上のもの、モニタ・テレビは家庭用のAVテレビでも良いのですが、RGB入力がBNCコネクタのもののほうが使いやすいと思います。筆者はソニーのPVM1371Qを使っています。

また、カラー・カメラは、このような実験には色の 再現性が良いことが要求されますので、ここではトキナー光学のCCDカラー・カメラ、CP8001を選びました。もちろん手持ちのVTR用カメラでもかまいません。表1にCP8001の仕様を示しておきます。

調整は、カメラのホワイト・バランスを合わせてから、出力波形を見て、

- (1) Vブランキングの後端を VR_1 で合わせる。
- (2) 同前端を VR。で合わせる.
- (3) Hブランキングの後端を VR3 で合わせる。
- (4) 同前端を VR で合わせる。
- (以上図19参照)
- (5) ブライトネス、画質、ティント、カラー、コント

見かけ上の解像度を向上させる効果があります。

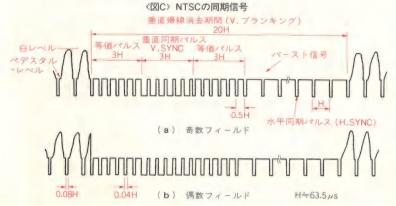
当然,図Aのような順次走査方式の2倍の走査線数が得られ,525本の走査線で一つの画面を構成します。

このような走査方式を常に安定して継続させるのが 同期信号の役目です。図CにNTSCの垂直・水平同期信 号を示します.

垂直同期信号に挿入されている等価パルスは、飛び越し走査を正確に行わせるためのものです。

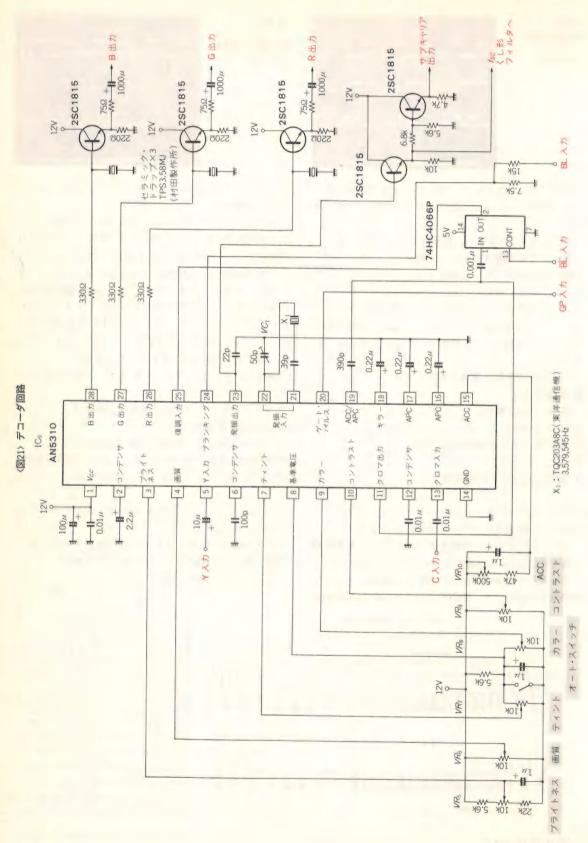
NTSC方式の諸元を表Aに示しておきます.





〈表A〉NTSC の諸元

ग्रं ॥	規 格
走査線数	525本
水平周波数	15,734.264Hz
水平周期 [H]	63.492µs
水平ブランキング幅	$10.9 \pm 0.2 \mu s$
水平SYNC幅	4.7±0.1µs
垂直周波数	59.94Hz
垂直周期	16.667 ms
垂直プランキング幅	20 H
垂直 SYNC幅	3 H
行秒像数	29.97枚
色副搬送波周波数	3,579.545Hz



〈表 1 > CCDカメラ CP8001の仕様[トキナー光学㈱]

撮像素子	インターライン転送方式 CCD 固体撮像素子
撮像方法	インターライン転送(RGB原色フィルタ)
有効絵素数	510(H) × 492(V)
撮像面積	8.8mm×6.6mm(2/3インチ撮像管相当)
水平周波数	15.734kHz
垂直周波数	59.94Hz
周期方式	内部同期
水平解像度	320本
垂直解像度	350本
最低被写体照度	30ルックスF1.4
S/N	45dB(Y信号) 以上(AGC OFF)
色温度調整範囲	2100'K~10000K
走查方式	2:1インタレース、525本60フィールド/sec
γ特性	約0.45
映像出力	1.0 V _{P-P} VBS 75Ω BNC型
レンズ・マウント	Cマウント・フランジ・バック 17.526 mm (調整可)
カメラ・マウント	1/4インチ-20UNC (三脚用)
電源	DC12V±0.2V, 450mA
周囲温度	-10°C ~45°C
外形寸法・重量	90(W)×80(H)×196(D) 約950g



〈写真7〉装置全景

ラストを VR_s ~ VR_s で希望の状態に合わせる。 オート・スイッチをONにすると,ティントとカラーのばらつきが狭まり,調整が楽になります.

- (6) 色バランスが悪い場合は VR_{10} でACCを調整してください。
- (7) VC_1 は副搬送波の発振の安定のために調整しますが、それほど厳密な調整は必要ないようです。

●参考・引用*文献●

(1) 赤羽根 仁: 映像信号のインターフェース技術, トランジス タ技術, 1986年6月号.

- (2)*松下電子, National Electronic Components 6 半導体集積回路 〈リニアIC編〉.
- (3)*東芝, 集積回路技術資料, TA7374P, TL8608P, TA8620P.
- (4)*日本真空光学,カタログ。
- (5)*モトローラ, MC1377カタログ。
- (6)*ソニー, Semiconductor IC Data Book 1986, カメラ・ビデオレコーダ編。
- (7) テレビジョン学会; テレビジョン・画像工学ハンドブック, オーム社, 第一版, 1980年12月.
- (8) 日本放送協会; カラーテレビジョン, 日本放送出版協会, 昭 和43年。
- (9)*三菱電機,三菱半導体テレビ/ビデオ編データブック。
- (10)*TDK, インダクタ・フィルタ・カタログ。

▶▶▶▶▶▶▶▶▶▶▶ 好評のCORE BOOKSシリーズの第4弾!!

基礎からの映像信号処理

マイコン画像処理ハード&ソフトの設計・製作▶▶畔津明仁著

本書では、インテルの Basic を内蔵した CPU 8052-Basic を搭載したインテリジェント画像処理装置(パソコンに接続して使用)の設計例およびプログラム例を示しながら、映像信号処理/画像処理の基礎をわかりやすく解説しています。

目次

第1章 入門・映像信号処理, 第2章 実験用・画像処理装置の設計と製作, 第3章 映像信号処理ハードウェアの研究, 第4章 基本画像処理ソフトウェアの実際(2値化/強調/重心測定/エッジ抽出/パターン・マッチング/階調補正/フーリエ変換ほか)



A 5 判 202頁 定価1,550円

CQ出版社

Chapter 3

NTSCエンコーダの設計・製作



角田和宏渡辺成治

RGB信号を一般のテレビでモニタするには、RGB→コンポジット信号コンバータ、あるいはさらに電波に乗せるためのRFモジュレータが必要です。ここではこの両方の技術について紹介します。

第2章でも紹介したように、NTSCコンポジット信号は、一つの線に複合した情報をつめこんでいますので、画像信号の伝送という点では大変有効なものです。しかし、画質という点ではRGB方式にくらべると劣ってしまいます。したがって、最近のニューメディア対応機器では、RGB21ピン・マルチコネクタなどを使用する傾向が多くなっています。

しかし、そうはいっても身近にあるビデオ機器の多くは依然としてコンポジット信号を使用する傾向が多く、RGB方式の信号を身近なビデオ機器に接続する場合には、RGB信号をNTSCコンポジット信号に変換しなければなりません。このような機器をNTSCエンコーダと呼んでいますが、この具体的な設計法を紹介することにします。

なお、NTSCコンポジット信号の授受は、ベース・バンドのコンポジット信号そのものを扱うほかに、テレビの空きチャネルに電波として挿入する方法もあります。このRFモジュレータの設計についても併わせて紹介することにします。

NTSC信号ができるまで

NTSCエンコーダ自体はIC 1 個で簡単に構成する

ことができますが、ここでは少し原理に立ちかえって 調べてみることにします。

● ビデオ用カメラでのNTSC信号生成

ここでは、ビデオ用カメラでのNTSC信号ができるまでの過程を図1を用いて説明します。

カメラのレンズを通った光は、三色分解プリズムによって $R \cdot G \cdot B$ の三原色に分けられ、それぞれの撮像管に結像します。

このプリズムには、図2のように反射面にダイクロイック・コートと称する多層膜が蒸着してあり、赤または青のように、ある特定の波長のみを反射させることができ、これによって三色分解ができます。図(b)にその分光特性例を示します。

撮像管で光電変換されたビデオ信号は、プリアンプ、クランプ、 γ 補正などの各種信号処理が行われ、それぞれ $R \cdot G \cdot B$ 信号になります。そしてマトリクス回路によって、RGB原色信号から輝度信号(Y)と色差信号(R - Y, B - Y)を作ります。

● 輝度信号と色差信号との関係

輝度信号はR, G, Bの各成分が一定の比率で合成された信号であり、その関係は(1)式で表されます。

 $E_Y = 0.30E_R + 0.59E_G + 0.11E_B \cdots (1)$

 E_Y :輝度信号成分

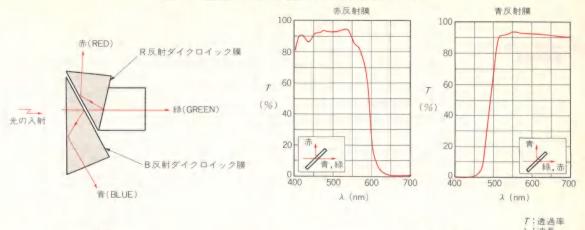
> T_R:R用撮像管 T_c:G用撮像管

P_R:R用信号処理回路 P_G:G用信号処理回路

T_G: G 用撮像管 T_B: B 用撮像管

P_B:B用信号処理回路

〈図2〉三色分解プリズム(3種類のプリズムからできている)

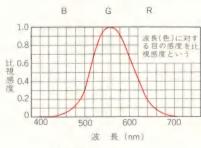


(a) 構成図

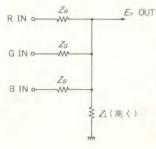
.

(b) 分光特性

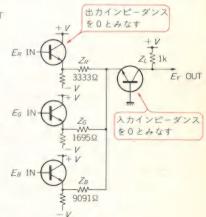




〈図4〉抵抗マトリクス



(図5) 実用的なマトリクス回路



 E_R :赤信号成分 E_G :緑信号成分 E_R :青信号成分

このような比率は,人間の視感度を基に決められています.図3のように人間の目が明るさを感じる時,緑(555nm)を最も明るく感じ,次に赤,青の順になることと合致しています.

色差信号は(1)式より,

同様に,

$$E_B - E_V = -0.30E_R - 0.59E_G + 0.89E_B \cdots (3)$$

 $E_B - E_V = -0.30E_R - 0.59E_G + 0.89E_B \cdots (3)$

ちなみにこの色差信号は、被写体が無彩色(白色のようにRGB各成分が均等に含まれている)の時には0になるようになっています。例えば(2)式で、R=G=B=1とすると、

 $E_R - E_Y = 0.70 - 0.59 - 0.11 = 0$ となり、各原色信号が輝度信号と等しいことを意味します

● マトリクス回路の構成方法

RGB信号から、 E_Y 、 E_R-E_Y 、 E_B-E_Y などの信号

を得るためのマトリクス回路は,原理的に24のような抵抗の組み合わせで構成できます。各抵抗の定数 2_R , 2_G , 2_B は前記の比率になっています。

実用的なマトリクス回路としては、エミッタ・フォロワ回路とベース接地アンプを組み合わせた**図5**の回路を示します。

エミッタ・フォロワの出力インピーダンス及びベース接地アンプの入力インピーダンスを 0 と考えると、

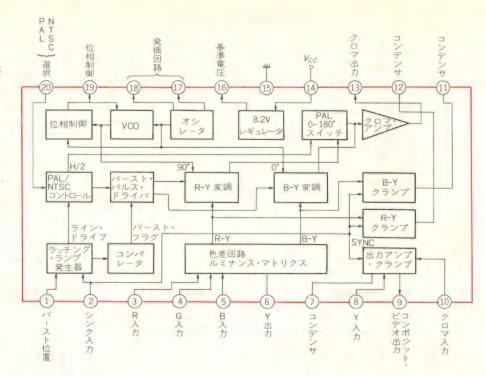
$$E_Y = \frac{Z_L}{Z_R} + \frac{Z_L}{Z_G} + \frac{Z_L}{Z_B}$$

 $=0.30E_R+0.59E_G+0.11E_B$

となりますので、アンプ機能をもったマトリクス回路が構成できます。 $E_R - E_Y$ や $E_B - E_Y$ も同様に考えることができます。

このようにして得られたR-Y信号とB-Y信号とで、 $f_{sc}=3.579545MHz$ の色別搬送波(サブキャリア)を変調したものが色信号になります。ちなみに、R-YとB-Yとの間には、90°の位相差をもたせています。

〈図 6 〉 MC1377Pブロックと 電気的特性



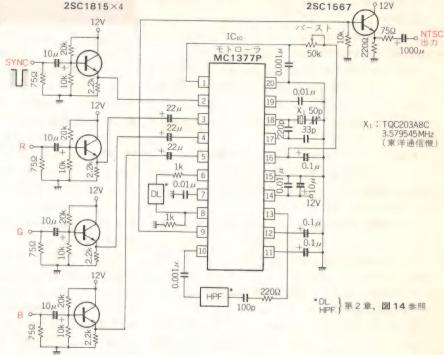
推奨動作条件

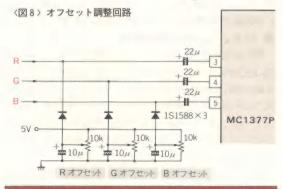
供給電圧	12 ± 1.2	V _{dc}
シンク、先頭レベル シンク、ブランキング部レベル	-0.5 - +1.0 +1.7 - +8.2	Vdc
R,G,B飽和入力	1.0	V _{P-P}

電気的特性 ($V_{CC} = 12V_{dc}$, $T_a = 25^{\circ}C$)

項目		ピン No.	min	typ	max	単 位
消費電流		14	20	32	40	mAdc
発振回路出力振幅		18	-	0.5	_	V _(P-P)
外部サブキャリア入力		17	-	0.25	_	Vrms
サブキャリア: 入力抵抗 入力容量		17	-	5.0	_	kΩ
			-	2.0	-	pF
変調位相 (R-Y)~(B-Y)		-	85	90	95	Degrees
(R-Y) 位相調整範囲		19	-	0.25	-	Deg/μA
100% 変調時 RGB 入力		3, 4, 5	_	1.0	-	V _(P-P)
RGB 入力抵抗		3, 4, 5	-	10	-	kΩ
入力容量			-	2.0		pF
シンク・スレッショルド・レベル		2	-	1.7	-	V
シンク入力抵抗		2	-	10	-	kΩ
クロマ出力レベル		13	-	1.0	_	V _(P-P)
クロマ出力抵抗		13	-	50	-	Ω
クロマ入力レベル		10	-	0.7	_	V _(P-P)
クロマ入力抵抗 入力 容量		10	-	10	name.	kΩ
			-	2.0	_	pF
コンポジット出力	(シンク	9	-	0.6	-	V _(P-P)
	ルミナンス		-	1.4	-	
	クロマ		-	1.7	-	
	バースト		-	0.6	manu .	
出力インピーダンス		9	-	50	_	Ω
ビデオ帯域幅		9	-	8.0	-	MHz
キャリア・リーク		9	-	20	_	mV _(P-P)

〈図7〉NTSCエンコーダの構成





NTSCエンコーダの設計

市販のNTSCエンコーダ用ICは、RGB信号をマトリクス回路でNTSC信号に組み立てる部分、色差信号を作る部分、オーディオ(音声)信号を付加する部分などが1チップで実現できるようになっており、最近は良いICが出まわっています。ソニーのV7040、ロームのBA7230LSなどがありますが、今回はモトローラのMC1377Pを使ってみました。図6にMC1377Pの構成を示します。

MC1377Pを使う

このICは、エンコードに必要な処理をほとんど内部で行ってくれますので、非常に簡単に回路を構成できます。内容的には、デコーダの逆の作業を行うと考えてよいでしょう。

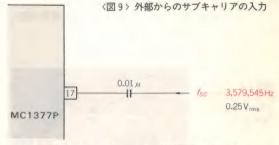


図7にNTSCエンコーダの実用回路を示します。 RGB入力端子は、サグが出ないよう比較的大きい容量のコンデンサでカップリングしています。規定の出力を得るためのRGB入力は1.0V_{P-P}である点は念頭においてください。

また、ここでそれぞれの信号がDCオフセットをもっていると、出力でペデスタル・レベルが上がってしまうばかりでなく、正確な色再現ができません。したがって、図8のように、オフセット調整回路を設けたほうが良い場合もあります。

発振回路は内蔵していますので、クリスタルをつなげばこれ単独の副搬送波は得られます。もし、ほかの回路、例えば第2章で述べたNTSCデコーダ回路と組み合わせるようでしたら、第2章の図21にも示してあるトランジスタ・バッファを通して、ほかの副搬送波を図9のように入力することもできます。部品代の節約になると同時に、位相の不一致によるひずみやノイズを防止することができます。

● ICを使う時の注意事項

このICを使ううえで最も重要なことは、輝度信号も色信号も、いったんICの外に出してレベルを合わせ、もう一度内部に取り込みますので、その部分での処理の仕方で性能の良しあしが決まることです。

また、色信号には絶対に直流成分が乗ってはいけません。ここで直流成分が乗っていると輝度信号に影響を及ぼし、明るさが狂ってしまいます。したがって、本回路ではハイパス・フィルタを使って不要な直流成分をカットしています。

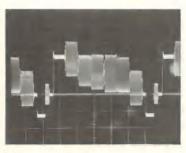
さらに、ここでの振幅レベルで、色の濃さとバースト・レベルが決定されますので、バースト・レベルがNTSCの規格に合うよう、またひずみが出ないよう設計しなければなりません。

一方の輝度信号ですが、ここではレベルを半分に落とすことになっています。また色信号のローパス・フィルタでの遅延時間に合わせて、ディレイ・ラインを構成しなければなりません。したがって、くし形フィルタでの説明のように、周波数特性の良いディレイ・ラインが必要になります。

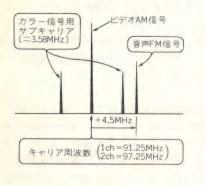
規定の入力を与えたとき、NTSC出力は $2.0V_{P-P}$ ですので、出力バッファを通して 75Ω で終端すれば、写真1のように $1.0V_{P-P}$ のNTSC信号ができあがります。

〈角田和宏〉

〈写真 1〉 NTSC出力波形 (500mV/div, 10µs/div)



〈図10〉ビデオと音声信号のRF割り当て



RFモジュレータの設計

マイコンやパソコン、あるいはビデオ機器の信号を テレビ(CRT)に表示する簡単な方法として、RFモジュレータを使う方法がありますが、ここではNTSCコンポジット信号と音声信号とを放送波に変換するRF モジュレータの回路について紹介します。

● テレビ放送波の規格

変調されたビデオと音声信号,つまりテレビ放送波は、図10のように公的に定められた周波数構成となっています。日本の場合、キャリアの周波数は東日本が2 ch、西日本では1 chが空きチャネルとなっており、このチャネルがRFモジュレータ用として使用できるわけです(2 chか 1 chかはRFモジュレータ側で切り替える必要がある)。

例えば、1 cho場合は91.25 MHzがキャリアで、音声信号は4.5 MHzでFM(周波数変調)されたあと、キャリアと周波数ミキシングされます。そして、さらにキャリアとAM(振幅変調)されたビデオ信号とが合成され、 $\mathbf{2010}$ のような周波数分布に設定されます。

なお、テレビ受像機のビデオ信号は、IFアンプの 次段でAM検波すると再生されますが、音声信号は 4.5MHzの音声IF信号として出力されます。

● RFモジュレータの基本構成

図11がRFモジュレータの基本構成です。キャリア用OSCは切り替え可能になっており1 ch=91.25MHz, 2 ch=97.25MHzに設定されています。ビデオ信号の入力レベルは、一般的に $1V_{P-P}$ (75Ω 、または1 k Ω インピーダンスで、両者共に水平同期信号から白レベルのピークまでのコンポジット信号)を条件としています。

日本では、ビデオ信号は振幅変調(AM)され、音声信号は、第一段階に4.5MHzで周波数変調(FM)されます。そして第二段でキャリア周波数とミキシングさ

〈図11〉RFモジュレータの基本構成

チャネル切り替えと同時にBPFを切り替える LPF はキャリア の第2 高周波以 上低減用 図10の構成で キャリア用 OSC 出力される B RF 出力 (TV のフ MIX ヤリア/ビテ AM 変調 (テナ入力へ) & LPF 切り替え 75Ω 9 300Ω バランサ コンポジット・ビデオ信号入力 BPF (1VP-P) 11-4.5MHz F+17/4.5MH FM MHZ MHz 変調度

れ、図11のようにキャリア周波数 ± 4.5 MHzの信号となります。なお次段のバンドパス・フィルタ(BPF)でキャリア周波数+4.5MHzの信号を再使用します。ただし、BPFはchごとにその周波数特性を切り替える必要があり、通常はLC共振回路のCをチャネル切り替えと連動スイッチで切り替えます。

変調されたビデオ信号と音声信号は、お互いにミックスされますが、キャリア信号の第 2 高調波を低減するためにローパス・フィルタ (LPF)を通したあと、やっとテレビ・アンテナへ入力すべきRF信号となります。テレビのアンテナ入力は、 75Ω 系アンバランス型と 300Ω 系バランス型がありますが、 300Ω 系の場合は、この出力にバランサを付加します。

以上が基本的なRFモジュレータの構成ですが、ローコストのパソコンやゲーム専用コンピュータなどは、これらをトランジスタ $1\sim2$ 個で構成しており、変調回路のリニアリティなどに限界があるようです。

● ビデオ信号の変調に要求される主な特性

ビデオ信号(コンポジット信号)は、黒レベルから白レベルの間はきわめて急峻な信号の動きとなります。

〈図12〉水平同期信号レベルでのクランプ

したがって、同期信号そのものも信号と一緒にレベルがふらつくことが予想されます。そこで、図12の回路例のように、ビデオ信号が水平信号レベルでクランプすることがありますが、こうすると変調回路も安定なレベルで動作できることになります。

ところで、ビデオ信号はAM(振幅変調)に際して次の3点に注意する必要があります。

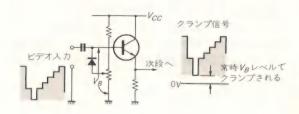
- (1) 水平同期信号の再現性
- (2) 微分利得
- (3) 微分位相

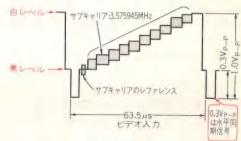
これらは計測用の標準受信機で測定します。図13が 実際の測定時のビデオ信号の状態です。

(1)の水平同期信号の再現性については、テレビ受像機での同期分離回路への必要条件となります。通常は、図14の測定において数%までは許されています。

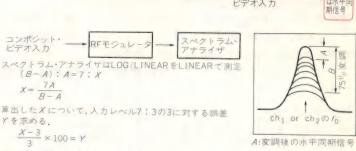
(2)の微分利得は、白レベルから黒レベルまでの間のカラー信号用サプキャリアの信号レベルを、変調前と変調後とで比較して再現性を見るもので、図15に測定法を示します。

〈図13〉測定時のビデオ(コンポジット)信号



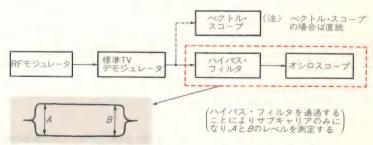


〈図14〉 水平同期信号の再現性の試験 (スペクトラム・アナライザ直続の場合)

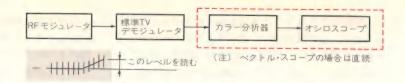


ここで7:3とは図13の0.7V_{P-P},0.3V_{P-P}

〈図15〉微分利得の測定



 $DG = (1 - B/A) \times 100(\%)$ # t= \(\text{i}DG = 20\log A/B(\,dB)\)



(3)の微分位相は、それぞれの変調されたカラー用サブキャリアの位相割り当てが、標準に対してどれくらいずれているかを測定するもので、画像の色ずれの品質を決定する要素となります。図16にその測定法を示します。

● 音声のFM送信上の注意点

音声信号の送信については、FM通信の基本と共通 の考えになりますので、ここではテレビRFモジュレ ータとしての注意点を示します。

日本国内におけるFM送信は、ワイヤレス・マイクなどでおなじみのトランジスタ $1 \sim 2$ 個による構成が多いようですが、米国の場合はFCC(Federal Communication Commission、連邦通信委員会) 規格 (テレビ相互接続機器のキット)がありますので注意が必要です。日本の場合も正式な製品などは、この規格に準拠するように設計されているようです。

図17にRF信号に関するFCC規格の概略を示します。 ただし、図中の※印の部分のレベル差については、筆 者の入手した資料の中では見い出すことができません でした。

ただし、設定のポイントとしては、(キャリア+4.5

(図17) FCCのRF信号規定 3mV以下 (70dBμ=75Ωにて) ** 40dB以上 あること -4.5MHz +4.5MHz +4.5MHz

MHz)の4.5MHzと、サブキャリア用3.58MHzの差である920kHzが、テレビ受像機の画像ノイズになる可能性があるため、一般的には $\mathbf{20170}$ ※印の部分は、 $12\sim16dB$ くらいのレベル差をもたせたほうがよいと思われます。

● RFモジュレータ回路の実際

キャリア周波数

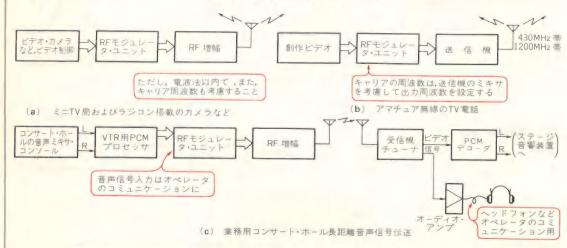
図18にここで使用する 1 チップRFモジュレータ SN 76874Nの構成を示します。また、図19に、SN 76874Nを使った実際のテレビRFモジュレータの例を示します。ここで使うSN 76874Nは、基本的には図11

テレビRFモジュレータの利用できるところ

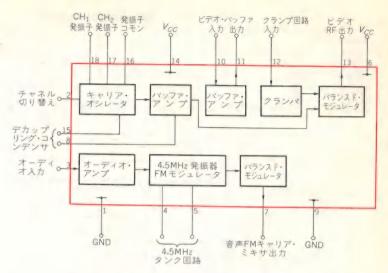
高性能のテレビRFモジュレータが実現できることより、発展した使用方法を図Aに示します。どれも空間に電波として送出する方法のため、電波法に

基づいて活用しなければならないことはいうまでも ありませんが、いろいろと工夫してみるとおもしろ いと思います。

〈図 A〉 RFモジュレータの発展した利用例



〈図18〉RFモジュレータ SN76874Nの構成



と同じ構成ですが、内部的にはバッファ・アンプなどが付加されて、ビデオ入力のインピーダンス・マッチングをやりやすくしています(ユーザにより 75Ω や1k Ω の違いがあるため)。

また、モニタ・テレビの電源がONの状態のときRFモジュレータ搭載機器の電源をONにすると、CRT画面上で画面があばれたりしますので、このへんについても改善が図られています。これは、RFモジュレータの電源立ち上がり時の一瞬に信号レベルが不安定になるためで、これらを解消するために、電源立ち上がり時の時定数コントロール回路も内蔵されています。

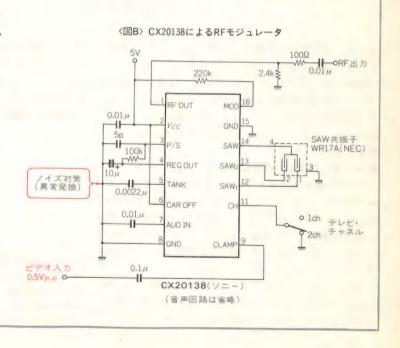
図19において、キャリア用OSC回路にはSAW

(Surface Acoustic Wave device: 表面弾性波) 共振 子を使用していますが、SAW共振子は、X'talのオーバトーン共振に対して、キャリア周波数そのものを基 本周波数として発振してくれますので高調波がきわめて少なく、後段でのフィルタ処理を簡略化することができます。

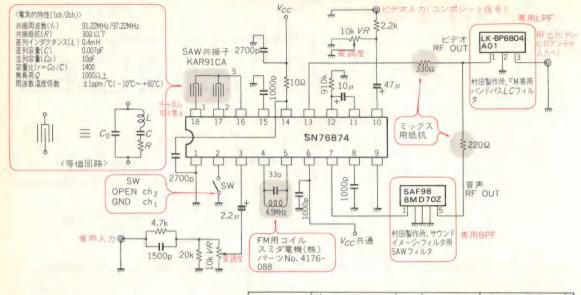
周辺回路のフィルタは、村田製作所のハイブリッド 化したフィルタを使用することにより、図20でわかる ように、チャネル切り替えの際の周波数特性の切り替 えが必要なくなりました。

図19の回路で220Ωと330Ωは、SN76874NのRF出力 レベルに合わせて設定しています。回路図からわかる

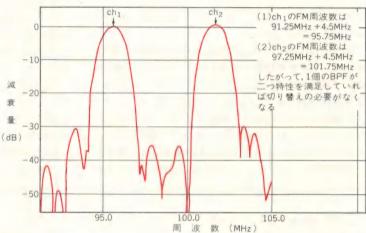
なお、RFモジュレータ用ICにはいるいろなものが発表されています。ごく簡単な回路構成で済ませたいという向きには、図Bのような方法もあります。この構成ではバッファは入っていませんし、音声回路もありませんので、かなりコンパクト化することができます。



〈図19〉SN76874Nの応用回路



〈図20>⁽⁴⁾
FM用バンドパス・フィルタの周波数特性



ように、調整箇所は変調度と4.5MHzとコイルのみです。そのほかはすべて固定となります。

調整方法は、テレビのチャネルを1 chまたは2 ch にして、画像の色調が良好のポイントになるようにビデオ変調度を設定します。また、4.5MHzコイルの設定は、テレビのスピーカを聞きながら最適のところへ調整します。

5 V単一電源での使用について

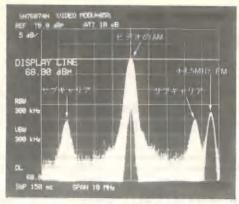
TIの半導体技術資料においては、電源電圧が 6 \sim 7 Vとなっていますので、パソコンでEIA-RS-232 Cのポートがある場合は、その電源の \pm 12Vの(+)側が使用可能です。これは、IC内部に5.6Vのレギュレータが入っているからで、数十 Ω の抵抗を介して+12 Vへ接続するようにします。

それ以外は、一般のセットは5 V単一電源です。その点をTIに問い合わせたところ、一応4 V付近から動作可能とのことです。ICの電源規格が $6\sim7$ Vという

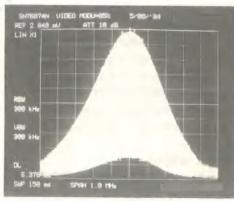
のは、内部に5.6Vのレギュレータ内蔵のためであり、5.6V付近をさけてそれ以下で使用の場合は、電圧値の変更ごとにビデオの変調度を再設定することにより、動作可能だとのメーカの説明です。図19のボードによる各特性を写真2に示します。 〈渡辺成治〉

●参考·引用*文献●

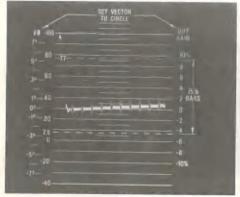
- (1) TI, 半導体技術資料No.20.
- (2) 京セラ(株), SAW共振子データ・シート。
- (3) スミダ電機㈱, 4.5MHz FMコイル・データ・シート。
- (4)*㈱村田製作所, RFコンバータ用フィルタ技術資料。
- (5) FCC規格(TV相互接続機器のキット)。



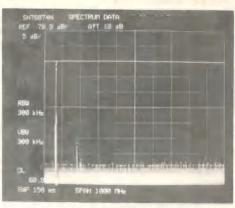
(a) ビデオ出力



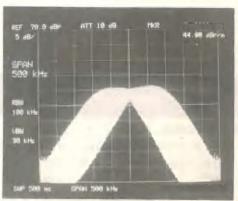
(c) ビデオ信号のAM(変調度85%)



(e) 微分利得DG=1%



(b) 基本波と高次高調波スペクトラム



(d) 音声信号のFM



(f) 微分位相DP=2.1%

〈写真 2〉各部の特性

ビデオ・エンハンサの設計・製作



 画像をハードにしたりソフトにしたりするときに使用するのが エンハンサです。これは輝度信号の周波数特性を補正することに より実現できますが、ここでは専用ICを使用した効果的な手法 を紹介します。

最近ビデオ映像の画質改善用として、ビデオ・エンハンサと呼ばれるものが使用されるようになり、各社よりユニットの発売、VTRやテレビ・カメラへの組み込みなど、普及の度を増しています。そこで、このビデオ・エンハンサの原理と、ビデオ・エンハンサ用ICNJM2209(新日本無線㈱)の使用方法を説明します。

エンハンサの原理

● 画像と輝度の関係

エンハンサの目的は画面をEnhance,すなわち強調することです。標準画面に対し、よりくっきり、またはソフトにコントロールすることです。しかし実際には、テープ録画や編集の際の画質劣化を防止する目的に使用される例が多いようです。

標準画面に対してソフトな画面,よりくっきりした画面とは,ビデオ信号で見るとどこが異なるのでしょ

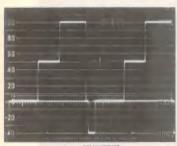
うか。写真1および図1に標準画面とソフトな画面での輝度信号の波形を示します。信号の境界面の輝度信号差が大きければ、すなわち電圧差が大きければ、画面の境界がくっきりし、ハードな画面となります。ですから、標準画面の境界にピークをもたせ、写真2および図2のような波形にすることにより、よりくっきりした画面が作り出せることになります。

このように、標準輝度信号波形よりソフト→ハード (ピーキング)まで、輝度信号波形のエッジなどをコントロールする仕掛けを、一般にエンハンサと呼んでいます。

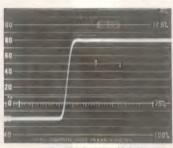
● 電気的に実現するには

ではどうすればこのような効果を電気的に実現できるのでしょうか。

輝度信号の周波数特性で考えると次のようになります。通常のビデオ信号(コンポジット映像信号)は約4 MHzの帯域をもっています。すると輝度信号のエッ



(a) 標準画面

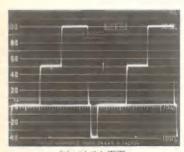


(b) 標準画面の拡大

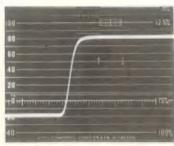


〈図1〉輝度信号の変化

(b) ソフト画像

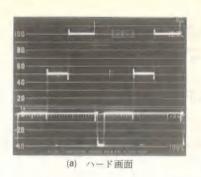


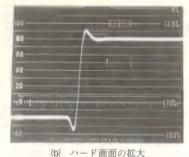
(c) ソフト画面

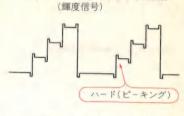


(d) ソフト画面の拡大

〈写真 1〉エンハンスによる輝度信号の変化

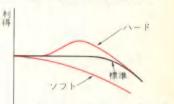






〈図2〉ハードなくっきりした画像

〈図3〉輝度信号の周波数特性



3M 4M

(周波数)

5MHz

〈写真 2〉ハードな画像の輝度信号

ジ<mark>部分は2~3 MHzの帯域</mark>に相当しますので、この 部分を図3のようにカットすればソフトな画面に、強 調すればくっきりしたハードな画面になります。

要するに、輝度信号増幅部の周波数特性をコントロールすればよいことになります。しかし、約4MHzの帯域をフラット、かつ位相遅れなく増幅することさえ容易ではないのですから、アンプの周波数特性を自由にコントロールすることはそう簡単にはできません。

画質補正IC NJM2209

NJM2209は、前述のようなエンハンス効果を簡単に得るために作られた画質補正用のICです。 NJM2209では、ビデオ帯域内の周波数特性を制御するのではなく、輝度信号を微分して、微分出力を原信号に加算する手法で同様の効果を得ています。図4にNJM2209の構成を示します。表1が電気的特性です。

● 基本的な動作原理

図 5 にNJM2209を使った基本回路を示します。このICはシングル・インラインの 9 ピン・パッケージで、5 V単一電源で動作します。

信号の流れにそって動作を説明しますと、まず1番 ピンに $1V_{P-P}$ の輝度信号が入力されます。入力信号としてはコンポジット信号からY/C分離を行い、3.58 MHzの色成分をカットしておく必要があります。信

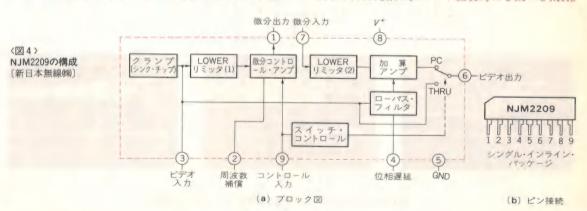
号は直ちにクランプ(直流再生)され、次にエンハンスに不要な同期分をスライスして除去します。そして輝度成分だけになった後、波形の変化分(輪郭部)を取り出せばよいわけです。

実際には図5の中の微分コントロール・アンプ部で 2次微分波形を取り出します。そして取り出した波形 を元の輝度信号と合成すれば、エンハンスされた信号 となります。

この2次微分液形の微分電圧量は、9番ピンの外部DC電圧で設定することにより、自由に可変することができます。例えば、微分波形の振幅が大きなハードな画面にしたい場合は9番ピン電圧を3V、なめらかでソフトな画面にしたい場合は0.45Vというように、0.45~3Vの間で自由に画像の質を可変できます。

なお9番ピンをグラウンドに落とすことにより、波 形操作を行わない入力スルー信号が6番ピンより出力 されます。9番ピンの外部回路はDC電圧の制御回路 です。1番、2番ピンの外部回路により2次微分波形 を作るわけですが、ここのLCRの値はエンハンスを かけたい周波数に合わせて選んでください。

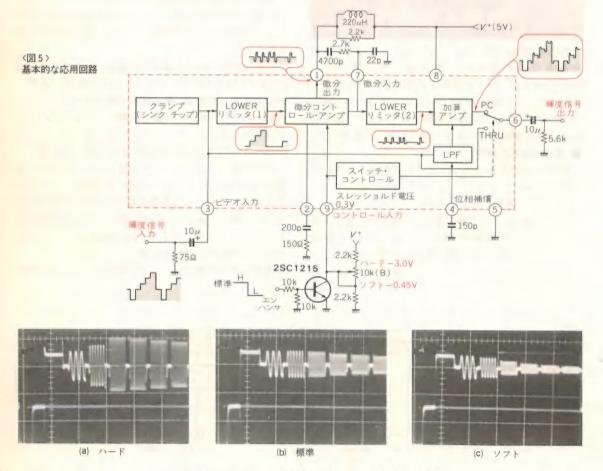
図5の外部定数は、ハード画質時に2M~3MHz



〈表 1 > NJM2209の電気的特性

項	目	測 定 条 件	最小	標準	最大	単位
消費電流		入力無信号時		7.5	10	mA
リミッタ・レベル(1)		SYNCレベル>0.35V, ビデオ 信号を入力	0.23	0.27	0.31	V
リミッタ・レベル(2)		f=100kHz, 1VP-P正弦波入力	0.21	0.25	0.29	V
コントロー ル・アンプ 利得	H M L	$f = 100 \text{kHz}$, $0.1 \text{V}_{\text{rms}}$ 正弦波 入力 $G = 20 \log_{10} \frac{V_{OUT}}{V_{IN}}$ (dB)	-2 -12 -	-0.9 -10	0 -8 -28	dB dB dB
加算アンプ	⑦ピン入力	$f = 100 \text{kHz}$, 200mV_{P-P} 正弦 波入力 $G = 20 \log_{10}(V_{OUT}/V_{IN})$	-1.6	-0.6	0.4	dB
利得	③ピン入力	1 V _{P-P} ビデオ信号入力 G=20 log ₁₀ (V _{OUT} / V _{IN}) (dB)	-1	0	+1	dB
スイッチ・3	フロストーク	$f = 2MHz$, $1V_{P-P}$ 正弦波入力 $C_{SW} = 20 \log_{10} V(0V) / V(2.8V)$ (dB)	_	- 50	_	dB
スルー時の利得		$1 V_{P-P}$ ビデオ信号入力 $G_T = 20 \log_{10} (V_{OUT}/V_{IN})$ (dB)	-1	0	1	dB
スイッチ・コスレッショル	ントロール・ レド電圧	$f = 100 \text{kHz}, 1 \text{V}_{P-P}$ 正弦波入力 - $40 \text{dB} = 20 \log_{10}(V_{OUT}/V_{IN})$	0.2	0.3	0.4	V
御分利得 画質補正時 スルー時		DG, DP測定メータ ビデオ信号 1 V _{P-P} (ステア・ ステップ)	_	1 0	3	%
⑥ピン電圧	画質補正時 スルー時		_	1.8	_	V

(注) V+=5V_{DC}, T_a=25℃, 標準測定回路での値



〈写真3〉マルチ・バースト信号によるエンハンスされた波形

を約2倍にし、ソフト画質時に2M~3MHzを約0.4 倍にしています。写真3に100kHz~10MHzの周波数 成分をもったマルチ・バースト信号を入力した時の入 力波形、ハード、ソフトの各波形を示します。

この図5の例では、1番ピンで微分波形を得た後に4700pF,2.7k Ω ,22pFで波形を整え、7番ピンに入力しています。そしてLOWERリミッタ(2)で波形の下側をスライスします。これは微分波形の下側が同期成分に入りこむのを防ぐためです。

波形操作はここまでで、次の加算アンプ部で微分波形と入力波形を加え合わせ最終波形にします。 4番ピンの外付け容量は、エンハンス波形がきれいになるよう選びます。メーカの推奨値は150pFです。

ビデオ信号(輝度信号)はIC内部のビデオ・スイッチを通った後、6番ピンに出力されます。6番ピンの負荷としては $2\sim3\,k\Omega$ 以上にします。この後に外部回路で色信号とミックスしてコンポジット信号にします。ミックス回路の出力は $1\,V_{P-P}$ に選定するのがよいでしょう。また輝度成分,色成分もボリュームで自由に設定できるようにするとよいでしょう。

なお、NJM2209はテレビ入力端子の 75Ω を直接ドライブできませんので、後段にビデオ・バッファが必要です。

● 実際のエンハンサ

図 6 が実際的なエンハンサの回路例です。 NJM2209は輝度信号を操作してエンハンス効果を得る方式のため、NTSCコンポジット信号を直接に入力することはできません。

そこで第1章で述べたような方法で、コンポジット 信号をフィルタを使って輝度信号と色信号に分離しま す。輝度信号は3.58MHzの色副搬送周波トラップを 通すことにより得られます。また、色信号は3.58 MHzのバンドパス・フィルタにより分離します。

図7に両フィルタの周波数特性を示します。写真4はコンポジット信号と分離された色信号,輝度信号の波形です。この輝度信号を、NJM2209の3番ピンに入力します。なお、画像の質をより的確にしたい場合は、くし形フィルタによるY/C分離のほうが優れています。

そして,前に述べた動作説明に従い操作された輝度 信号は6番ピンに出力されます。この信号に先ほど分離した色信号を加算し,エンハンスされたコンポジット信号とします。

このエンハンサ回路では,入力をハイ・インピーダンスで受けていますので,回路中のビデオ信号は 2 V_{P-P} となっています.出力バッファは,無負荷で 2

イメージ・プリプロセッサ

ビデオ・エンハンサは、VTRやカメラとテレビとの間に置いて、画質のハード/ソフトを操作するものですが、産業用の本格的な画像処理システムでも入力画像の質が画像処理に大きな影響を与えます。そこで、画像処理システムの中でも、エンハンサと似た感じの働きをする画像前処理の技術が注目されており、イメージ・プリプロセッサという呼び方がされています。

これは、イメージを捉えるカメラと画像入力ボードとの間に置かれるもので、代表的なものとしてはコントラスト・コンバータ、マルチシェーディング・ユニットなどと呼ばれるものです。また、第2章、第3章で紹介したNTSCデコーダ、NTSCエンコーダも、イメージ・プリプロセッサの一種といえます。

●コントラスト・コンバータ

コントラストの非常に弱い映像,例えば色むらや 汚れ,暗い照明下での映像のコントラストを強調し, 観測しやすい画像に変換するものです。

これは,映像信号の中の輝度信号にスレッショル

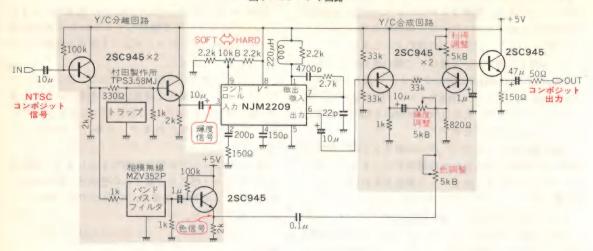
ド・レベルとクリップ・レベルとを別々に設定できるようにして、任意の輝度部分のみを拡大できるようにしたものです。

●マルチシェーディング・ユニット

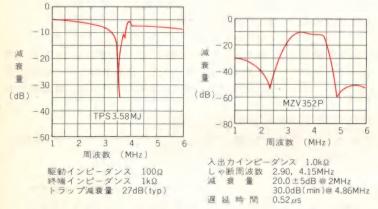
これは、画像を捉えるときに照明状態やカメラ特性の影響から生じる照度むらを補正し、均一なバック・グラウンドを得るためのものです。これにはイメージ・メモリを使い、シェーディング(輝度むら)を補正するための画像を逆加算するような手法が使われています。

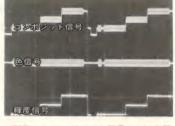


〈写真A〉 イメージ・プリプロセッサの一例 〔(株)サンコム・テクニカル〕



〈図7〉Y/C分離用フィルタの特性





〈写真 4〉 コンポジット信号のY/C分離

- (a) 輝度信号用色副搬送周波 トラップ(村田製作所)
- (b) 色信号用バンドパス・フィルタ (相模無線製作所)

 V_{P-P} , 75Ω 負荷で $1V_{P-P}$ となるように利得調整をしてください。

NJM2209を使うと、このような簡単な回路でエンハンス効果を楽しむことができます。なお、図6の回路は入力をコンポジット信号としたために輝度、色信号分離が必要で、若干めんどうなフィルタが必要でしたが、実際のVTRやテレビ・カメラの内部では、コン

ポジット前の輝度信号と色信号があるはずです。この信号を探し出せば、回路をより簡単にすることができます。

●引用文献●

(1) NJM2209, 新日本無線 86半導体データ・ブック, バイポーラIC編, (発売) CQ出版社.

Chapter 5



NTSCデコーダ&スーパ インポーザの設計・製作

宏 祐二 松井俊也

映像の中にパソコンなどからの文字を挿入することをスーパインポーズといいます。ここではその一般的な手法と、RGB信号へスーパするようにした具体例とを紹介します。

最近、ニュー・メディア対応を意識して、テレビ自体にNTSCコンポジット信号の入出力端子を設けたり、RGB信号で直接カラー信号を受け付けるディスプレイが普及してきました。そして、パソコンなどとの融合をめざしたシステムが考えられつつあります。

また、映像信号をパソコンなどに取り込んで画像処理を行うという例が増えてきています。

そこでNTSC信号をいかにして取り扱うかという技術が問題となりますが、一般にはNTSC信号からR・G・Bのそれぞれの色信号に分離できれば、その後の処理は非常にやりやすくなります。画像処理用の信号とするにしても、パソコンからの信号をスーパインボーズするにしても、この技術は非常に役立ちます。

この章では、以上のような理由からNTSCコンポジット信号のRGB信号(コンポーネント信号という)への変換と、パソコンなどからのスーパインポーズの方法について紹介します。

スーパインポーズとは

外部信号を映像信号に重畳することをスーパインポーズと呼んでいますが,まず,このスーパインポーズの手法について,説明を行います。

テレビなどを見ていると、よく時刻や字幕スーパのように、実際の映像信号に対して別の信号を重ね合わせているのに気付くことがあると思います。

このように外部(テレビ以外の機器)からの情報をテレビの映像信号に重ね合わせることをスーパインポーズと呼んでいます。

映像信号をスーパインポーズする場合,入力される信号の種類や表示するCRTの種類,および表示方法によって必要とする処理回路が異なります。ここではまず、各種の組み合わせについて一般論を解説します。

● 水平, 垂直同期の問題

いずれの組み合わせにおいても必要不可欠なのは、 テレビ画面上での水平、垂直同期を合わせるという問題です。

加算しようとする二つの映像信号はたとえ同期周波

数が等しくても、これらが時間的に一致していなければ画像として表現することはできません。そこで、どちらか一方のクロックを基準として片方のクロックを同期させる工夫が必要となります。ここでは、テレビ画面の中にパソコンやマイコンなどの画像、文字などをスーパすることを前提にしてそれぞれ、どんな方法があるかを考えてみましょう。

マイコンなどでの一般的な文字発生のメカニズムは、図1のような構成になっています。CPUのクロックと、文字などを生成して画像化するためのCRTコントローラのクロックはまったく別世界で動いています。したがって、これらを同期させる必要はありませんが、CRTコントローラのクロックは、スーパされる側の入力映像信号に同期させなければなりません。

この具体的な方法としてはPLL(Phase Locked Loop;位相同期回路)による同期化が一般的です。 CRTコントローラのマスタ・クロックは、通常水平周波数のN倍になっていますので、この周波数をVCO(電圧制御発振器)で発振させ、お互い(入力の映像信号とスーパするCRTコントローラ)の水平同期信号同士を位相比較してPLLにかけます。

● 同期分離の問題

入力映像信号がRGBのコンポーネント信号であれば、同期信号は別系統で出力されているため、これをそのまま使用することができます。しかし、コンポジット映像信号(NTSC信号)の場合には、この中に含まれる同期信号だけを取り出す必要があります。

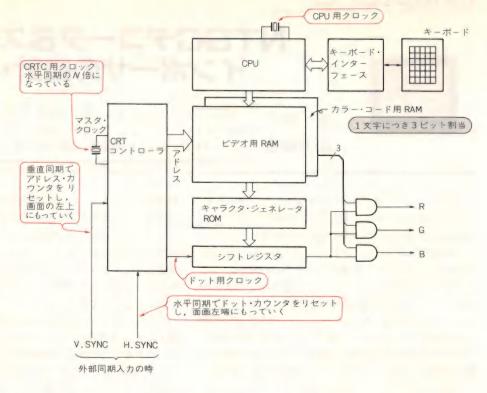
同期分離の原理は、映像信号の同期部分だけを強調 増幅し、フィルタで水平同期と垂直同期に分けるとい う方法です。テレビ用のICで便利なものがあります ので、それを活用すればよいでしょう(第6章参照)。

カラー・バースト同期について

一般の家庭用テレビの信号に、パソコンなどの文字 信号をスーパインポーズして、家庭用テレビに写して 見ようとした場合には、さらに複雑となります。すな わち、入力信号も出力信号もコンポジット映像信号で あるということです。

この場合は、カラー・バースト信号の3.58MHzも同





期をかける必要があります。水平同期の場合と同様の方法で、コンポジット信号の中からカラー・バースト信号を取り出し、CRTコントローラ側の3.58MHzとPLLにかけます。

最近はコンポジット映像信号同士でスーパインポーズできるICが発表されていますが、具体的な方法は第6章で詳しく紹介しています。

これらのICが使用できない場合は、またまた複雑なことを行わなければなりません。すなわち、コンポジット信号をいったんRGB信号まで分解(デコード)し、パソコンのRGB信号と合成した後に、再びコンポジット信号に変調(エンコード)するという作業を行います。しかも、これらの作業はアナログ的に行わなくてはならないのでちょっと大変です。

現実的には文字に色を付けなければ(白文字のみに する),バースト同期の必要はなく、単純にコンポジット信号レベルでのスーパインポーズが可能です。

● モニタ・テレビ側の問題

一般の家庭用テレビの場合、水平方向の解像度はパソコン用のCRTに比べて悪くなっています。そのために、せっかくスーパインポーズしても、小さい文字が出てこなかったり、ボケたりします。したがって、CRTに合わせて文字を大きくするか、もしくはパソコン用のCRTを使用する必要があります。

この問題を解決するために、文字のふちの部分を強調したり、映像回路の高域補正をしたりするテクニッ

クがあります.

また、パソコン用のCRTを使用しても、RGB入力がアナログRGB対応になっていないと、アナログ画面で表現することができません。

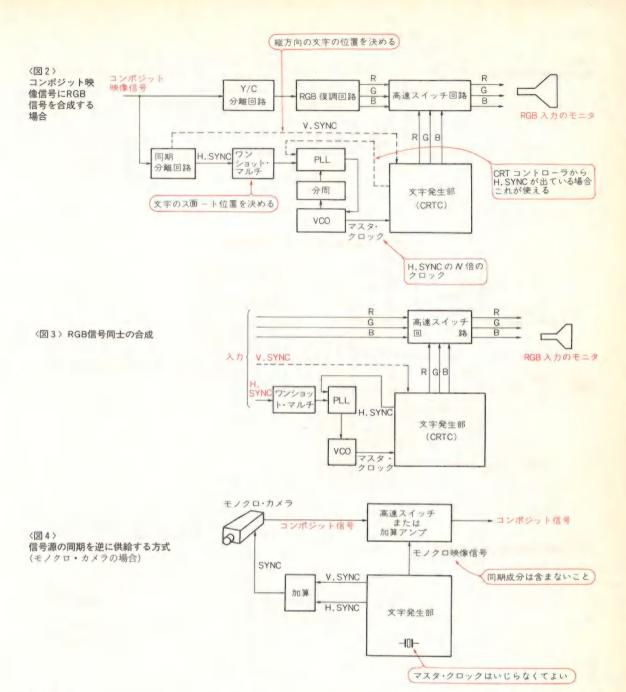
たとえ水平、垂直の同期が同一規格であっても、このように解像度に問題があると困ってしまいます。そこで、前もってCRTの解像度を調べておくことが必要です。最近は家庭用テレビでも高解像度のものが出まわっていますので、これらを利用するのもよいでしょう。

以上述べたように,たんにスーパインポーズといっても,その方法は様々で,扱う信号の種類,機器に合わせて総合的に検討しなければなりません.

文字発生部分を自作する場合は、スーパインポーズのことをあらかじめ考慮した設計にしておき、クロックや同期信号などを外部から入力できるようにしておくとよいでしょう。しかし、既製のセットを使うとこの点の配慮がなされてない場合があるため、意外に苦労することがあります。

● コンポジット信号にRGB信号をスーパする

図2はコンポジット信号をRGB信号に分解(デコード)し、アナログ・スイッチを使って合成する例です。 この場合、モニタはアナログRGB対応でなければなりません。V. SYNCをCRTCに与えると、文字を出す位置をいつでも特定することができて便利です。本章の後半ではこの方式のものを設計・製作することに



します。

なお、VCOのクロックをH. SYNCと同じ周波数まで分周して比較しますが、これは通常はCRTCから出ている場合が多いようです。

図3は、RGB出力のAVテレビなどを合成するときに使用します。V. SYNCとH. SYNCが合成されている場合は、簡単なハイパス・フィルタでH. SYNCのみを取り出すことができます。

● カメラ側に同期信号を送る場合

図4は入力映像信号がカメラ側で作られる場合の例

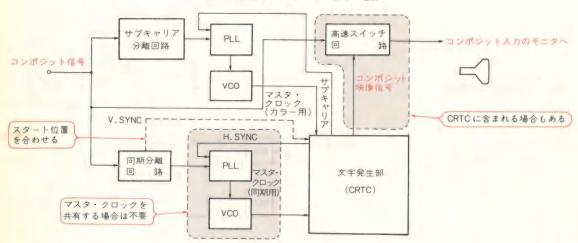
で、モノクロで十分な場合(最近あまりはやらないが)、 またカラー・カメラは高価で使えない場合に役立つ方 式です。

普通のテレビ・カメラは同期発生を内蔵していますので、むしろ図5の方式が現実的でしょう。合成するのに高速スイッチを使用する場合は問題ありませんが、加算アンプを使う場合は、文字信号に同期成分が含まれないように注意します。文字信号を反転すれば黒文字も出せます。

カラーのCRTCの場合は、特定の色だけ文字として

〈図6〉入出力共にコンポジット信号の場合

マスタ・クロック



コンポジット入力 コンボジット。 スイッチ回路 のモニタへ 信号 〈図7〉 カラー信号に文字を白で合成する場合 V.SYNC H. SYNC カラーの場合は 加算すればよい 同期分離 PLL 路 モノクロ 文字発生部 VCO マスタ・クロック

出すことも可能です。応用はいろいろあります。

● コンポジット信号同士の合成

図6は入出力共にコンポジット信号である場合で、 回路は複雑です。カラー・バースト信号(サブキャリア)は、1個のマスタ・クロックから作ることもありますが、サブキャリアは水平同期のN倍にはならないので、正確には同期が一致しませんが、目につくほどではありません。マスタ・クロックをサブキャリアの3倍ぐらいに選ぶとPLLが1個ですみます。

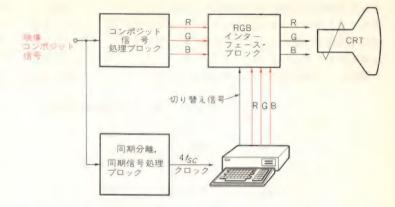
図7は、文字に色づけしないという条件付きの合成

です。コンポジット信号でもカラー・バーストが不要なため、文字の部分だけモノクロ信号になります。スイッチも1系統ですみます。モノクロのCRTCが使えるのでわりと実用的です。 〈宏 祐二〉

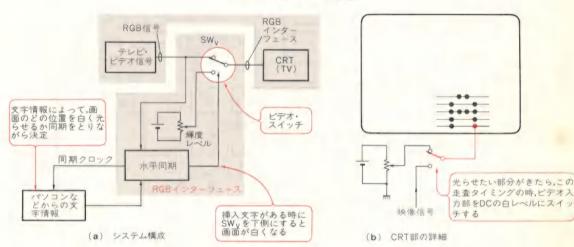
RGB信号へのスーパインポーズ

では、実際のスーパインポーズ回路について考えて みることにしましょう。ここでは、図8のような構成 に基づく方法について設計することにします。

〈図8〉 スーパインポーズ・システムのブロック図



〈図9〉スーパインポーズの原理



● 基本的なシステム構成

図9が模式的に書いたスーパインポーズの構成です。 まず、外部機器の信号の出力タイミングで、テレビ 映像信号と外部機器信号を高速で切り替えます。タイ ミングのみを考えれば、この切り替え動作でスーパイ ンポーズは実現できます。

しかし、実際にはDC(直流)レベル、AC(信号)レベルの相互のマッチングをとる必要があります。そのため、インターフェース部にはRGBインターフェース用のICを使用します。テレビとの接続にはEIAJ 21ピン・マルチ・コネクタを使用します。

スーパインポーズを大きくブロックに分けると、まず、映像コンポジット信号をRGBコンポーネント信号にするブロック、外部RGBと映像RGBコンポーネント信号を高速に切り替えるRGBインターフェース部、外部RGB信号と映像信号とで同期をとる同期ブロックとに分けられます。

● コンポジット信号の処理

この回路は、NTSCコンポジット信号をRGBコンポーネント信号に変換(復調)するブロックです。

実際の回路は最後の図18(50ページ)に示します。

基本的には、第2章で述べた輝度信号と色信号を分離するY/C分離回路、輝度信号処理回路、色信号処理 回路から構成されています。この回路においては、 NECのµPC1352Cを用います。

 $CO\mu PC1352C$ は、図10に示すように映像増幅および、画質やDC再生を行うビデオ信号処理回路、クロマ帯域増幅、色同期、色復調、カラー、色相調整を行うクロマ信号処理回路を含み、処理後の信号はRGB原色で出力されます。

● RGBインターフェース

コンポジット信号処理ブロックで復調されたRGB信号を、高速でパソコンなどの外部信号と切り替えるためのプロックです。μPC1397Cを使用しています。このICのブロックは、図11に示すとおりです。

端子(3), (5), (7)は映像コンポーネントRGB信号の入力端子で,端子(2), (4), (6)が外部RGBコンポーネント(パソコンなど)信号の入力端子です。端子(9)からの切り替え信号により,この二つの信号の切り替えを高速で行います。このタイミングを図12に示します。

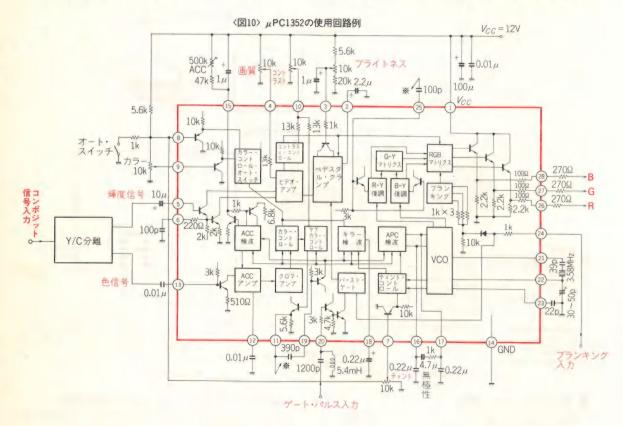
同期分離と同期信号処理

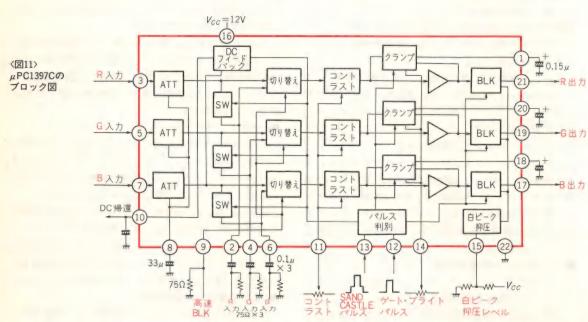
同期信号処理ブロックでは,映像信号の同期信号と,

外部入力信号の同期信号の周波数および位相を同期させることを行っています。このとき、外部信号に映像信号を同期させるのではなく、映像信号に外部信号を同期させることにします。

図13にその基本的なブロック図を示します。

原理的には、映像信号を同期分離して水平信号を取り出します。ただし、この同期分離信号には、垂直同期信号や等価パルスを含んでいるため、この信号をそのまま位相クロック用の信号として使用すると、VCOの発振信号の安定が良くありません。つまり、

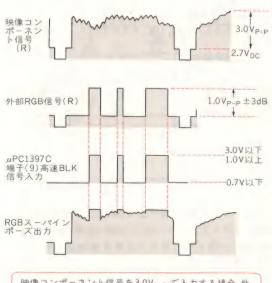




PLLのロック・レンジ(保持範囲),キャプチャ・レンジ(引き込み範囲)が狭くなってしまいます。そのため、別にVCOをもう一つもたせ、ロック・レンジ、キャプチャ・レンジを広げてやる必要があります。

一つめのVCOは、 $f_{tr}=15.734$ kHzで発振しており、このVCOで、まず映像信号から同期分離した同期信号の水平信号に位相ロックした信号を作り出します。そして、このVCOの信号を少し位相をずらせることにより、表示する位置をずらすことができるようにします。この一つめのVCOをVCO₁とし、8 f_{sc} で発振しているVCO ϵ VCO₂とします。そして、VCO₁の信

〈図12〉スーパインポーズ・タイミング

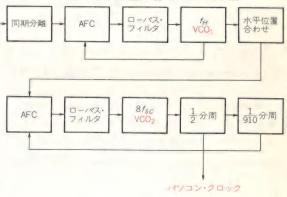


映像コンポーネント信号を3.0V_{P-P}で入力する場合,外 部RGB信号の入力は1.0V_{P-P}で入力すると,ホワイトの レベルが合うようになっている. 号と VCO_2 を分周して作った信号 f_H とで位相比較を行います。さらに、この位相差の検出出力をローパス・フィルタでDCに変換し、このDC電圧でVCOの発振周波数を制御します。いわゆるPLL(フェーズ・ロックト・ループ)回路です。

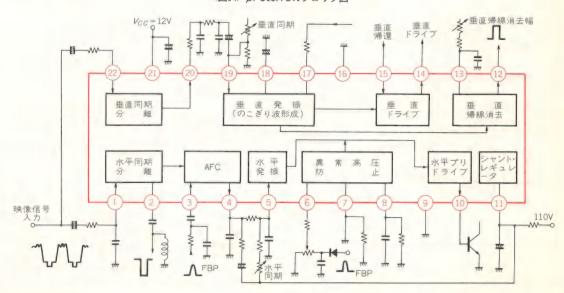
ここでは、水平信号同期分離とVCO₁、AFC(位相比較回路)にNECのµPC1377Cを使用しています。このICは映像信号を同期分離し、その同期分離した水平同期信号のタイミングで位相比較を行い、水平同期信号と位相の一致した発振出力を出力するICです。このICのブロック図を図14に示します。

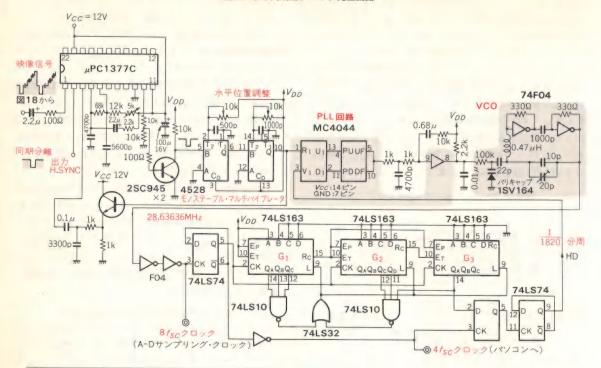
VCOは色副搬送波 f_{se} (3.5797MHz)の8倍の周波数, 28.63636MHzで発振しており、これを1/1820分周することで f_H (水平同期周波数)=15.734kHzを作り出しています。そして、この f_H に同期した $4f_{se}$ 信号 14.31818MHzをパソコンのCRTクロックとして使用することにより、映像(テレビ)信号に同期した外部信号を作ることができます。

〈図13〉水平同期型 4 fsc VCOのブロック図



〈図14〉 µPC1377Cのブロック図





21 ピン・マルチ・コネクタと8ピン角型コネクタ

画像信号のインターフェースには, EIAJで決められた 21 ピン・マルチ・コネクタと, パソコンなどで使用する 8 ピン角型コネクタとがよく使用されま

21 ピン・マルチ・コネクタは図AのようにRGB入力, 映像,音声入力,テレビ出力(映像・音声)用の 21 ピン 接続端子を備えています.文字多重放送やキャプテ

〈図A〉21ピン・マルチ・コネクタ ピンコネクション 端子番号 信号名 端子番号 信 AVコントロール入力信号 低レベルO~0.4Vpc 高レ 入力インピーダンス22kΩ 音声入力信号(左) 0.4Vrms 入力インピーダシス47kΩ 1 11 高レベル3~5Voc 音声出力信号(左) 0.4Vrms 出力インピーダンス10kΩ Ym入力信号 2 12 低レベル0~0.4Vpc 高レベル1~3Vpc 入力インピーダンス75Ω 3 接地 13 接地 4 021 14 接地 200 音声入力信号(右) 0.4Vrms 入力インピーダンス47kΩ 019 5 赤入力信号 0.7VP-P 75Ω 180 Ys入力信号 低レベル0~0.4Vpc 高レベル1~3Vpc 入力インピーダンス75Ω 017 16 音声出力信号(右) 0.4Vrms 出力インピーダンス10kΩ 160 6 015 Yslan 140 接地 013 YM人力 接地 18 接地 AV = VI- II-120 011 8 接地 19 緑入力信号 0.7VP-P 75Ω 100 作 131 09 9 映像/同期入力信号 1VP-P 75Ω負同期 20 青入力信号 0.7VP-P 出力 80 映像/同期出力信号 1VP-P 75Ω負同期 10 07 ケース接地 60 05 崖(右) (右) ピン・コネクション 端子番号 信号 名 40 出 0 3 (左) (左) 20 接 地 0 1 赤映 (象 18 \$5 3 緑映像

> 〈図B〉 8 ピン角型

コネクタ

す。

4

5

6

8

2 0 6

3 8 27

4 8 28

青 映像

水平同期

垂直同期

地

地

接

接

● 水平同期型クロック発生回路

図15が映像信号からPLLによって実現する水平同期型クロックの発生回路です。

この水平同期型クロックのタイムチャートは、図16に示すとおりです。ここで発振周波数を $8f_{sc}$ とした理由は。スーパインポーズだけへの応用ではなく、第9章で紹介するフィールド・メモリのようなRGB信号のA-D変換時のタイミング発生などに応用ができるようにするためです。

図15の回路の調整方法としては、まず同期負のH. SYNC(水平同期)を入力し、ボリュームの位置はすべてセンタとします。そしてH. SYNCの位相と、 $MC40440V_1$ 入力信号の位相が一致するようにVCO

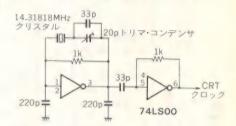
ン・システムに使われるのが現在の主目的ですが、 将来的にはパーソナル・コンピュータ、VTR,ビデ オ・ディスク・プレーヤにも多く付いてくるものと 思われます

このコネクタのうち、RGB入力端子はRGB(75 Ω) 出力端子をもったパーソナル・コンピュータや、文字多重アダプタからの信号を入力します。映像・音声入力端子はVTR、ビデオ・ディスク・プレーヤの映像・音声の信号を入力します。映像・音声出力端子は、テレビ・セット本体の受信チャネルを常に出力し、VTRや情報機器にテレビ番組の信号を出力します。

コントロール入力端子のうち、 Y_M と Y_s は文字多重信号のコントロール信号(Y_s ;内部/外部RGB信号切り替え、 Y_M ;シャドウ切り替え)、AVはビデオ入力端子のコントロール信号です。

一方、8 ピン角型コネクタは、図BのようにRGB出力端子をもったパーソナル・コンピュータと接続します。このときコンピュータの種類によって信号形式が異なりますので、データ表示領域のサイズや。データ表示領域の位置がずれて表示する場合があります。その際には水平同期ツマミ、垂直同期ツマミによって調節する必要があります。

〈図17〉パソコンのCRTクロック回路例(PC8001)



のトリマ・コンデンサ(20pF)を設定します。これでセッティングは終わりです。

図17に参考のためにパソコンPC8001のCRTクロック回路を示します。このパソコンのクロックの代わりに、図15で作った $4 f_{sc}$ 信号を使うと映像信号とパソコン画像との同期がとれることになります。

● 実際のスーパインポーズ回路

図18に実際のスーパインポーズの回路を示します。 ここでは21ピン・マルチ・コネクタを用い、テレビよりNTSCコンポジット信号を受け、スーパインポーズ 後のRGB信号をテレビに入力する構成となっています。

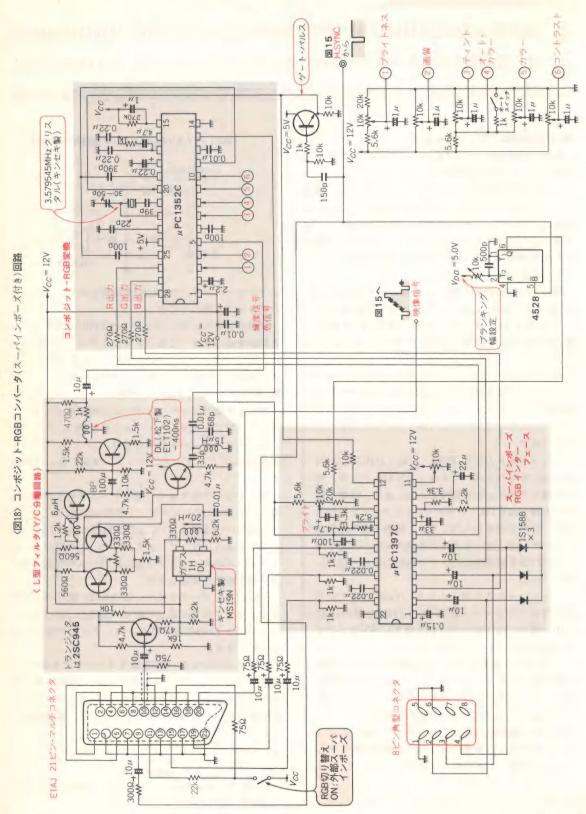
コンポジット信号をくし型フィルタでY/C分離した後、 μ PC1352Cでコンポジット信号→RGBコンポーネント信号への変換を行い、 μ PC1397Cでスーパインポーズするようになっています。なお、この時のスーパインポーズのタイミングは先の図15の水平同期型クロック発生回路を使用します。

スーパインポーズを使用しなければ、図15の水平同期型クロック発生回路は不要で、図18の回路のままでコンポジット \rightarrow RGB信号コンバータとして使用することができます。

このコンポジット→RGB信号コンバータを使えば、 RGBディスプレイによる鮮明なテレビ画像を楽しむ こともできますし、画像処理システムでのディジタル 化前処理としての用途へ利用できます。〈松井俊也〉

●参考文献●

(1)赤羽根 仁:映像信号のインターフェース技術,トランジス 夕技術,1986年6月号。



Chapter 6



カラー・スーパインポーザの 設計·製作

千葉雅彦 峯岸英雄

スーパインポーズした文字に任意の着色ができると画像の編集 効果が高まります。ここではコンポジット信号の中にカラーでス ーパする例を紹介します。巻頭のカラー口絵も参照してください

最近のテレビやVTRでは、画面の中にチャネル。 音量、時刻などの表示ができるものが多くなってきま した。これが、文字のスーパインポーズと呼ばれるも のです。

トランジスタ技術本誌でも、すでに何度かスーパイ ンポーザの原理, 設計・製作記事が紹介されています が、ここではスーパインポーズされた文字に好みの色 を付ける、すなわちカラー・スーパインポーザの設計 を行います。

スーパインポーズのしくみ

スーパインポーズの原理

ここでは,文字のスーパインポーズの原理を説明し ます。図1が基本原理を示したものです。

最近のテレビに付属しているビデオ出力端子, また はVTRのビデオ出力端子には、コンポジット・ビデオ 信号と呼ばれる。複合映像信号が出力されています。 これは、図2で示すように、画像情報を伝送し、かつ ブラウン管上に表示するための情報を含んでいます。 この中の水平同期信号と垂直同期信号が、テレビ画面 上のどの部分の画像情報かを知らせるための信号です。

スーパインポーズでは、映像信号とキャラクタ・ジ

ェネレータとの同期をとるために、コンポジット・ビ デオ信号から、この同期信号を抜き取ります。そして、 これをキャラクタ・ジェネレータに加えることにより、 映像信号と同期のとれた文字信号を発生させ、図1の ビデオ・スイッチを文字信号のある所だけDC成分(輝 度レベル)に切り替えるようにすれば、文字、記号な どをテレビ画面上に表示できることになります。この 時の各信号のタイミング関係を図3に示します

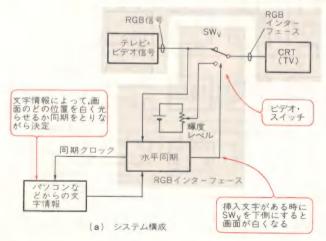
キャラクタ・ジェネレータの内部ブロックの一例を 図4に示します。このICはクロック発生回路を内蔵 しており、同期分離されたコンポジット同期信号の中 の水平同期信号の立ち上がり、または立ち下がりエッ ジでトリガがかかり、クロックの発振を開始します。 このクロックの周期が文字の水平, 垂直方向の位置, 及び文字寸法の基準となります。

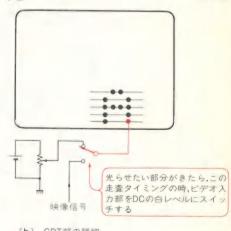
カラー・スーパインポーズを実現するには

図1の原理図にある方法だと、スーパインポーズし た文字, 記号の色は、DC電圧(輝度レベル)の可変し かできません。つまり、白、黒、灰色といった色しか 付けることができません。では、スーパインポーズし た文字に赤、青といった色を付けるにはどうしたらよ いのでしょうか、

これは、図5のような方法で簡単に行うことができ

〈図1〉文字スーパインポーズの原理



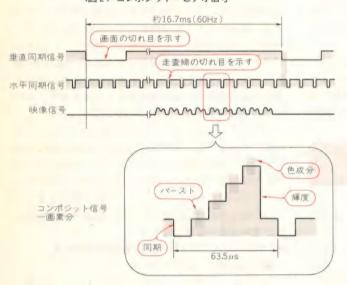


(b) CRT部の詳細

ます。つまり、ビデオ・スイッチで切り替えて加えるDC電圧の代わりに、ある任意のDCオフセットをもたせた。3.58MHzの正弦波(図2の色信号成分に相当する)を加えてやればよいわけです。

ただし、ここで注意しなければならないことは、コンポジット・ビデオ信号中のカラー・バースト信号と、加える3.58MHzの信号の位相がロックしていなければならないということです。バースト信号に対して、3.58MHz成分の位相が同期せずに動いてしまうと、スーパインポーズした文字の色がクルクルと変化してしまいます。

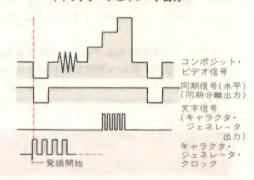
〈図2〉コンポジット・ビデオ信号



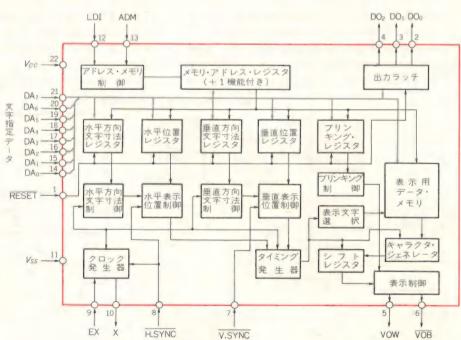
スーパインボーザ設計の基本

スーパインポーザの基本システム・ブロックは図6に示すように、大きくビデオ・スイッチ、キャラクタ・ジェネレータ、および同期分離回路に分けられます。このうちキャラクタ・ジェネレータについては、ほかの記事でも取り上げられる機会が多いので、ここではビデオ・スイッチと同期分離回路の基本動作と設計上のポイントについて説明したいと思います。

〈図3〉コンポジット・ビデオ信号と キャラクタ・ジェネレータ出力



〈図 4 〉⁽¹⁾ キャラクタ・ジェ ネレータの内部構 成例(MB88303, 富士通)



● ビデオ・スイッチのしくみ

ビデオ・スイッチの基本回路を図7に示します。二つの信号をそれぞれトランジスタ Q_3 , Q_6 のベースに入力し, Q_2 のベースにコントロール信号を入力します。そして, Q_1 と Q_2 のどちらかに電流が流れるようにすることによって, Q_3 と Q_4 または Q_5 と Q_6 のそれぞれの差動ペアに流す電流を切り替えて,出力に取り出す信号をスイッチします。

スーパインポーズで用いる場合には、 v_i にビデオ信号を入力し、 v_i に一定のDC電圧を与えます。そして、コントロール端子にキャラクタ・ジェネレータからの文字信号を加えるようにします。こうすれば、文字信号が "H"の時に、スイッチ出力には v_i からのDC電圧が出力され、"L"の時は v_i のビデオ信号が出力されることになります。

この場合に注意しなければならない点は、ビデオ・スイッチに入力されるビデオ信号が、あるDC電圧でクランプされていなければならないことと、このクラ

(図5)

文字信号

コンポジット・

文字に色を

付ける方法

ンプ電圧と文字の輝度レベルを与えるDC電圧の関係です。これを図8に示します。

いま、コンポジット・ビデオ信号が水平同期部分の底でクランプ(シンクチップ・クランプ)されているとすると、文字信号の輝度レベルとして与えるDC電圧は、ビデオ信号のペデスタル・レベルに相当する電圧以上でなければなりません。

同期分離の方法

キャラクタ・ジェネレータから,画像と同期の合った文字信号を取り出すためには、トリガとなる信号が必要です。これが水平同期信号と垂直同期信号です。そして、コンポジット・ビデオ信号から水平、垂直同期信号を取り出すのが同期分離回路です。

同期分離回路の動作原理を**図9**に示します。同期分離回路は、シンクチップ・クランプ回路とコンパレータから構成されています。

コンポジット・ビデオ信号は、シンクチップ・クランプ回路で同期成分の底の部分が、あるDC電圧で固定(クランプ)され、コンパレータに加えられます。そして、コンパレータでクランプ・レベルから適当な電圧の所にスレッショルド・レベルを設定しておけば、同期成分だけ取り出せるわけです。クランプ・レベル

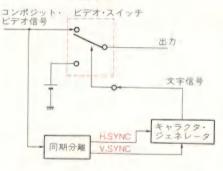
コンパレータ

MMM — O 任意の DC レベル をもつクロマ信号 — MML

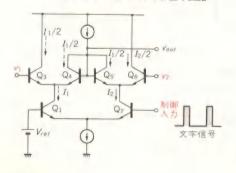
〈図 6〉 スーパインポーザの 基本ブロック

コンポジット・ビデオ信号

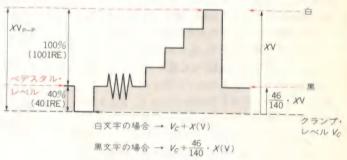
Jan.



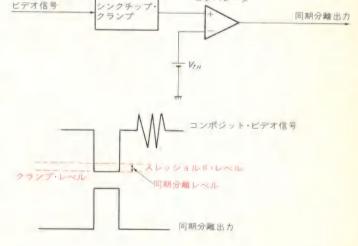
〈図7〉ビデオ・スイッチ基本回路



〈図8〉クランプ・レベルと文字の輝度レベル



〈図9〉同期分離回路の動作原理



とスレッショルド・レベルとの差電圧を同期分離レベ ルと呼んでいます。

同期分離回路を用いるうえで注意しなければならない点は、この同期分離レベルです。同期分離回路に加えられるコンポジット・ビデオ信号の同期成分の振幅の大小にかかわらず、シンクチップから一定のレベルで同期分離しますので。同期分離回路に加えられるコンポジット・ビデオ信号の振幅によって、同期分離レベルを設計する必要があります。

一般的には、コンポジット同期成分の振幅の20%から25%程度に同期分離レベルを設計しておけば問題ないでしょう。コンポジット・ビデオ信号が $2V_{P-P}$ の場合、同期信号の振幅は $0.57V_{P-P}$ となっていますので、 $110mV_{P-P}$ から $140mV_{P-P}$ となります。

スーパインポーザの回路設計

ここでは、スーパインポーズする文字に色を付ける ことができる、色発生機能をもつNJM2214を用いた スーパインポーザの構成方法について説明します。

● NJM2214の基本動作

NJM2214は図10に示すように、4個のビデオ・スイッチと8色発生回路、輝度信号整形回路より構成されています。

色の発生はマトリクス回路,電子ボリューム,Yレベル加算回路からなる8色発生回路で行います。

マトリクス回路は $S_1 \, \& \, S_2$, S_3 に加えられる 3 ビットのディジタル信号を,任意のDC電圧 V_1 , V_2 に変換し,二つの電子ボリュームにそれぞれ加えます。

電子ボリュームには3.58MHzの f_{SC1} と、 f_{SC1} より 90° 位相の遅れた f_{SC2} がそれぞれ加えられます。そして、マトリクス回路からの V_1 と V_2 に応じたゲインで増幅されたあと合成され、Yレベル加算回路で輝度レベル

を与えられてクロマ信号となります。

● 色の3 属性を実現するしくみ

ここで、カラー信号について簡単に述べておきます。 色には色の3属性と呼ばれる次の三つの性質があり ます。

(1) 色相;赤、青といった色あい

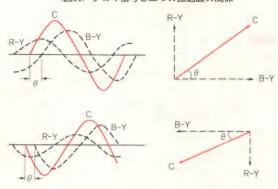
(2) 飽和度; 色の濃さ, あざやかさ

(3) 明るさ;輝度

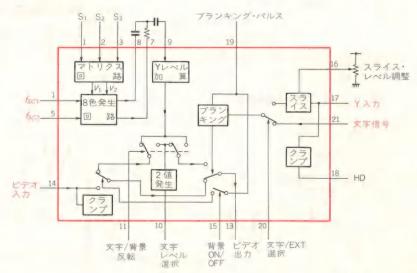
ビデオ信号も色信号を伝送するためには、この三つの情報をもっていなければなりません。そして、コンポジット・ビデオ信号の中では、クロマ信号の振幅が飽和度の情報を伝送するために使われています。また、バースト信号との位相差が色相の情報を、輝度信号が明るさの情報を伝送するために使われています。

それでは、クロマ信号を作るにはどうしたらいいのでしょうか。現在のカラー・テレビジョン方式では、クロマ信号を作るために互いに90°位相差をもった3.58MHzの搬送波を、色差信号 E_R - E_Y , E_B - E_Y でそれぞれ振幅変調して合成する方法を取っています。この原理を図11に示します。図11でわかるように、ク

〈図11〉クロマ信号と二つの搬送波の関係



〈図10〉(3) NJM2214ブロック図



ロマ信号の振幅および位相差を、色差信号の大きさだけで変えることができます。

この色差信号に相当するものが。NJM2214では V_1 と V_2 です。そして V_1 と V_2 に応じて,それぞれの搬送波の振幅を変える働きをしているのが二つの電子ボリュームです。

マトリクス入力と色との対応を表1に示します。

4個のビデオ・スイッチの働き

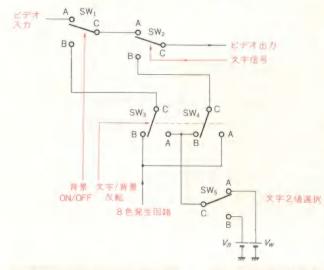
NJM2214では 4 個のビデオ・スイッチが図12のように接続されています。例えば、 SW_1 が B 、 SW_3 と SW_4 がともに Bの場合、 SW_1 のCには 8 色発生回路からのカラー信号が出力されます。そして、 SW_2 の Bには V_W と V_B のDC電圧が加えられています。

ここで、文字信号が入力されると、 SW_2 のCには色の付いた背景に白 (V_w) または黒 (V_B) の文字がスーパインポーズされます。

次に SW_1 をA, SW_3 と SW_4 をAにすると, SW_2 の Bにはカラー信号が来ていますので、通常の映像に色の付いた文字がスーパインポーズされることになります。

このように、スイッチに通す信号の組み合わせで、 いろいろな形のスーパインポーズを行うことができま

〈図12〉ビデオ・スイッチ接続図



す. 制御入力端子の状態と機能の対応を表2に示します。

● 輝度信号の整形機能

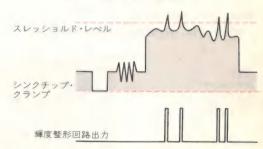
最後に、輝度信号の整形機能について説明します。 これは、ビデオ信号中の輝度の高い部分だけを取り出 してバルス出力として、文字信号と同じように扱うこ とができる機能です。

この原理は同期分離と同じです。コンポジット・ビデオ信号をあるDC電圧でクランプし、スレッショルド・レベル以上の輝度レベル部分でのみ、コンパレータ出力がアクティブになるようになっています。この動作原理図を図13に示します。輝度の高い部分のみを文字信号と同様に扱うことができるわけですから、この部分に色を付けたりすることができます。すなわち、簡単なペイント効果を通常の再生映像に与えることができます。

● 実際のシステム構成

NJM2214を用いたカラー・スーパインポーザのシス

〈図13〉輝度整形回路の動作原理



〈表1〉8色出力とマトリクス入力の関係

色	マトリクス1	マトリクス2	マトリクス3
白	L	L	L
黄	Н	L	L
シアン	L	Н	L
統	Н	Н	L
マゼンタ	L	L	Н
赤	Н	L	Н
青	L	Н	Н
黒	Н	Н	Н

L = 0V, H = 5V

〈表 2〉制御入力と機能

背景ON/OFF	交字 2 值選択	文字背景反転	EXT/文字選択	内容
L	L/H	L	L	ビデオ・スルー出力に文字のスーパインポーズ (白/黒)
Н	L/H	L	L	背景(8色)に文字(白/黒)のスーパインポーズ
Н	L/H	Н	L	背景(白/黒)に色のついた文字
L	L	Н	L	ビデオ・スルーに色のついた文字
L	L/H	L	Н	輝度の高い所が白または黒
Н	L/H	L	Н	輝度の高い所以外に色がつく
Н	L/H	Н	Н	輝度の高い所に色がつき、それ以外は白または黒
L	Н	Н	Н	輝度の高い所だけ色がつき、他はビデオ・スルー

テム・ブロック図を図14に示します。

NJM2214を用いてカラー・スーパインポーザの動作 を行うためには、同期信号のほかに、入力されるコン ポジット・ビデオ信号のカラー・バースト信号と同期 した3.58MHzのサブキャリア f_{sc1} , f_{sc2} と, ブランキ ング・パルスが必要になります。また、輝度信号の整 形を行うためにHD(ホリゾンタル・ドライブ)パルス も必要になります。

スーパインポーズのための信号を作る

まず、スーパインポーズに必要な信号を作り出すシ グナル・ジェネレータについて説明します。今回は, fsciとfscaを作るために、VTRカラー信号処理用ICの μPC1536を用います。また、同期分離用ICとして、 NIM2217を用います。

μPC1536のブロック図を図15に、NJM2217のブロ ック図を図16に示します。

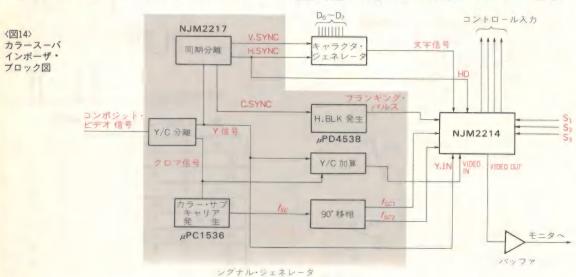
シグナル・ジェネレータの回路は図17です。また、 図17のポイントとなる波形を写真1~写真15に示しま す、VIDEO-INに入力されたコンポジット・ビデオ信 号は、まずY/C分離回路に加えられます。そしてY/C 分離回路で、輝度信号とクロマ信号に分けられます。 輝度信号は, NJM2217の同期分離入力端子に加え

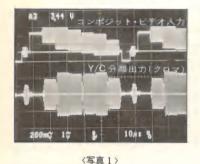
られ同期分離されます。同期分離されたコンポジット 同期信号(C. SYNC)は、NJM2217内部の垂直同期再 生回路に積分回路を通して加えられます。また、 μPC1536およびH. BLKパルス発生回路に送られます。 H. SYNC, V. SYNC出力はキャラクタ・ジェネレー タに送られます。そしてH. SYNCはNJM2214のHD パルスとしても使います.

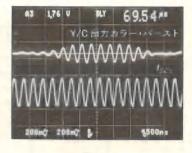
NJM2217のAFC回路を入力信号に対して周波数ロ ックさせるために、SW2をONしてVR1を調整して、 H. SYNC出力の周波数を15.734kHzに合わせます。

H. BLKパルス発生回路では、ワンショット・マル チバイブレータを 4 個用いて、NJM2214のビデオ・ス イッチをコントロールするために必要なブランキン グ・パルスを作ります。NJM2214のビデオ・スイッチ の動作とブランキング・パルスの関係を図18に示しま す(写真8)。

μPC1536では、Y/C分離回路からのクロマ信号中 のカラー・バースト信号と、位相がロックした3.58 MHzのサブキャリア信号 f_{sc} を作ります。そして、 f_{sc} を90°移相回路に加えて、 f_{sc} と同相の f_{sc_1} と f_{sc_1} から90° 位相の遅れた f_{SC2} を作り、NJM2214に加えます。この f_{SC1} と f_{SC2} が、NJM2214がIC内部で作るカラー信号の





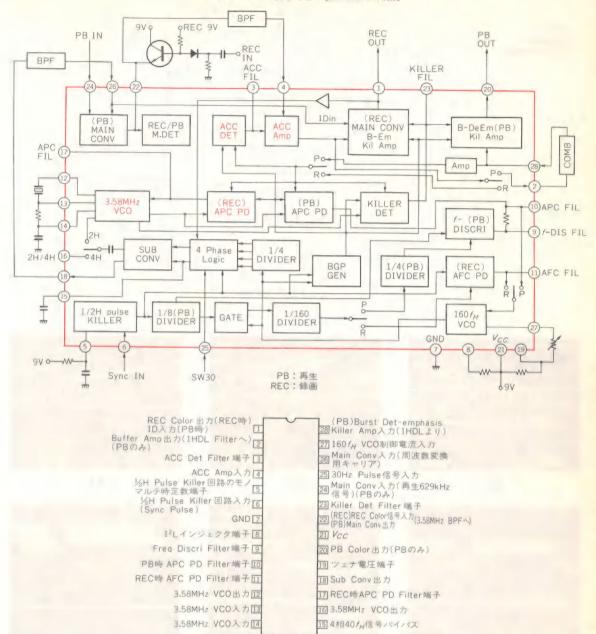


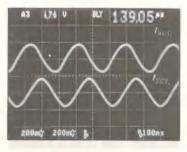
〈写真3〉

Y/C 出力(Y)

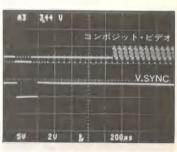
10## %

〈図15〉⁽²⁾ カラー信号処理IC μPC1536Cの構成





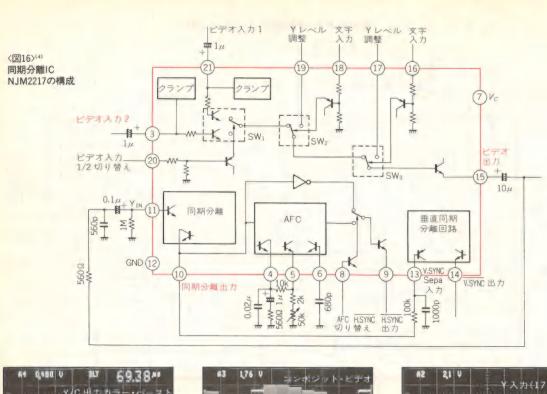


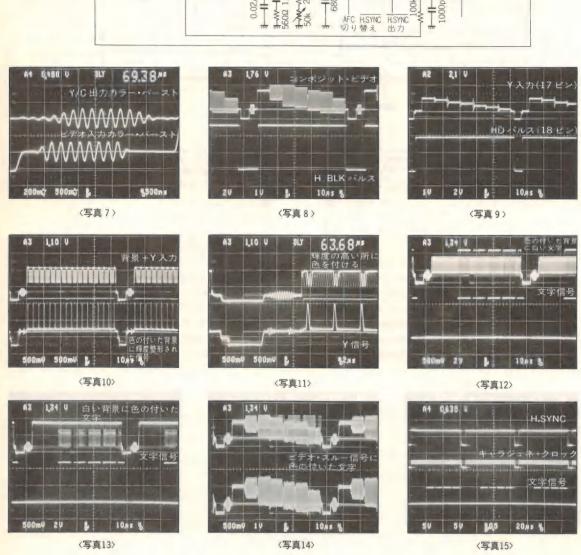


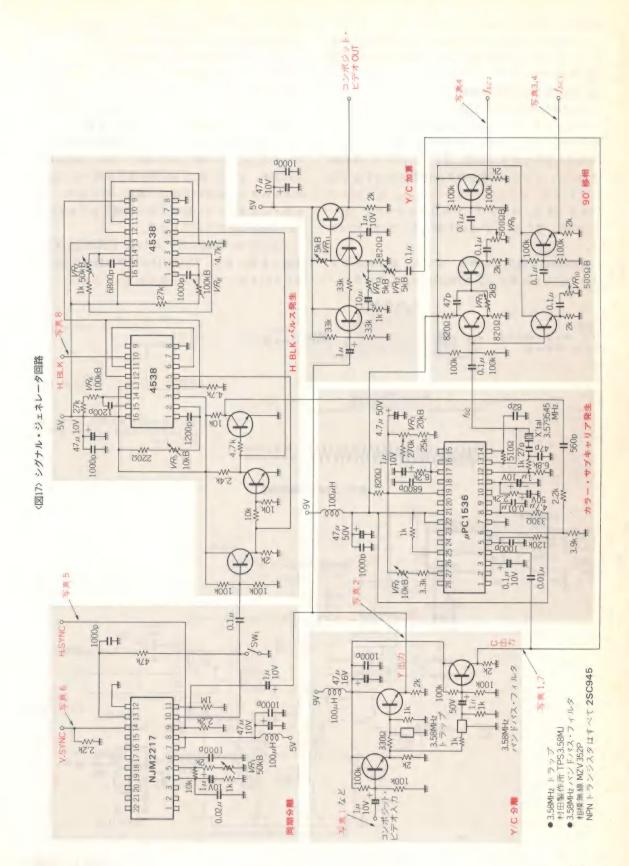
〈写真 4〉

〈写真5〉

〈写真 6〉







サブキャリアとなります。

このとき、 VR_9 と VR_{10} で f_{SC1} と f_{SC2} の 振幅 が300 m V_{P-P} になるように調整します。また、90 の位相調整は VR_9 で行います。

● NJM2214の周辺回路設計

NJM2214の周辺回路を図19に示します。色をコントロールする 3 ビットのディジタル信号は、マイコンなどでコントロールすると便利です。ここでは、システムが大きくなりますので、3 ビットのカウンタ回路を用いて、プッシュSWを押す回数を 0 から 7 までカウントして、出力をNJM2214の S_1 、 S_2 、 S_3 に加えています。また、コントロール入力はスイッチで"H"(=5 V)、"L"(=0 V)を切り替えるようにしています。

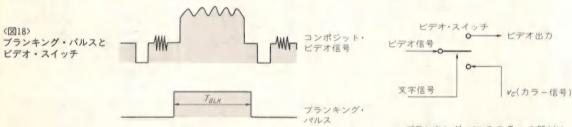
NJM2214で発生するカラー信号が**,表**1にあるような色になるためには**,**NJM2214に入力されるコン

ポジット・ビデオ信号のカラー・バースト信号と、fsci の位相が同相になっていることが必要です。

しかし、Y/C分離回路の3.58MHzバンドパス・フィルタで、フィルタの群遅延によるバースト信号の位相遅れが発生します。したがって、シグナル・ジェネレータに入力されるバースト信号と f_{SCI} とは、周波数はロックしていても同相にはなりません(写真7)。

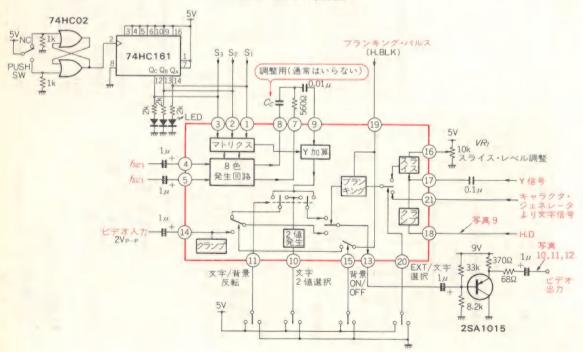
この場合の調整方法としては、90*移相回路の f_{sc} についても、 f_{sc} 2と同様の移相回路を入れる方法が考えられます。またNJM2214の調整端子を用いる方法も考えられます。前者の方法が一番良いのですが、シグナル・ジェネレータの回路が多少複雑になりますので、今回は後者の方法を紹介します。

この方法は、図20に示すように、NJM2214の⑦、 ⑧端子を用います。NJM2214は簡単な移相回路を内蔵していますので、カラー信号を作ってから、その位



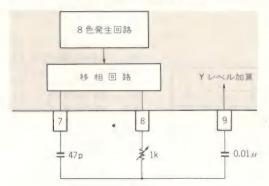
プランキング・パルスの T_{BLK} の間だけ v_C に8色発生回路からのカラー信号が加えられる。

〈図19〉NJM2214周辺回路



プなどの測定器がある場合は、それを用いて各色の位

〈図20〉カラー信号位相調整方法

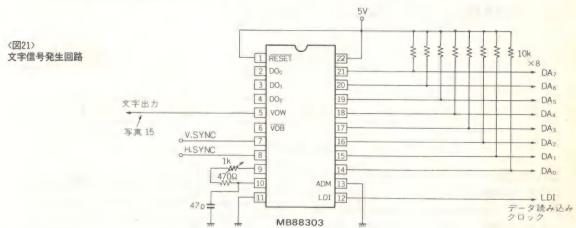


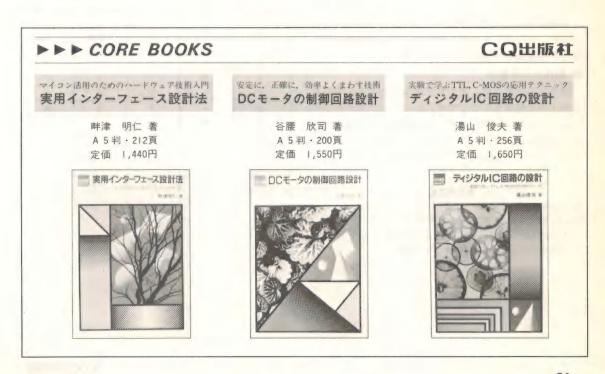
相を動かすわけです。この方法は、ベクトル・スコー 相が合うように調整すれば良いのですが、測定器がな い場合は、NJM2214のS₁とS₂、S₃を黄色出力状態に して、モニタ上で黄色に見えるように⑦、⑧端子の定 数を調整してください。

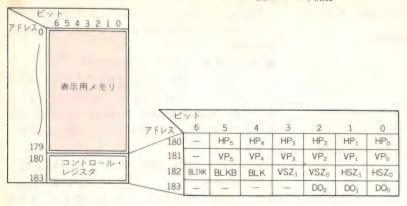
● キャラクタ・ジェネレータについて

スーパインポーズする文字信号を作るには、キャラ クタ・ジェネレータを用いるのが一般的な方法です。 ここでは、MB88303を用いた文字信号発生回路を説 明します。MB88303の内部ブロックは図4に示して あります.

文字信号発生回路を図21に示します。MB88303に はROM型のキャラクタ・ジェネレータが内蔵されてい ます。このキャラクタ・コード一覧を表3に、また表 示メモリの構成を図22に示します。







・HP_{5~0} : 水平表示位置レジスタ 6ビット

· VP5~0 :垂直表示位置レジスタ 6ビット

・表示・文字コントロール・レジスタ

 HSZ_{1~0}: 水平方向文字寸法
 2 ビット

 VSZ_{1~0}: 垂直方向文字寸法
 2 ビット

BLK :表示ブランキング 1ビット

 BLKB : 背景ブランキング
 1 ビット

 BLINK : ブリンキング
 1 ビット

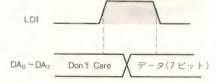
・DO_{2~0} : 汎用出カレジスタ 3ビット

ADM "H"レベル

〈図23〉データの書き込み

ADM "L"レベル

DA₇~DA₀ アドレス(8ピット) データ(7ピット)



(a) 直接アドレス・モードのタイミング

(b) アドレス・インクリメント・モード

図21で、 DA_0 から DA_7 にデータを送り、表示用メモリにデータを書き込むことによって、文字信号を発生します。データ書き込みのモードを図23に示します。

これまでに説明してきたブロックを組み合わせることによって、カラー・スーパインポーザの基本システムを構成することができます。また、NJM2214のもつカラー・ペイント効果を用いて、テープ編集を行う場合の特殊効果を加えることもできます。

製作上の注意点

製作上の注意点は、アナログ系とディジタル系のまわり込みに注意することです。グラウンドはアナログ、ディジタル系で分離します。また電源ラインは、アナログ系の各IC、プロックごとにLCによるデカップリング・フィルタを入れることが大切です。

●引用文献●

- (1) MB88303データ・シート, 富士通㈱。
- (2) µPC1536Cデータ・シート, 日本電気(株)。
- (3) NJM2214データ・シート, 新日本無線㈱.
- (4) NJM2217データ・シート, 新日本無線㈱。

〈表3〉キャラクタ・コード一覧表

	12001111	-	- JE20	
b3-b0 b5-b4	0	1	2	3
0	A	N	0	1
1	В	0	1	1
2	С	P	2	←
3	D	Q	3	\rightarrow
4	E	R	4	+
5	F	S	5	_
6	G	T	6	*
7	Н	U	7	1
8	I	V	8	=
9	J	W	9	&
A	K	X	?	
В	L	Y	1	
C	M	Z	(アポストロフィ)	
D	(FyF)	:	(ピリオド)	
E]		(背景)	
F	(ブランク)	()	

ビデオ・パターン・ジェネレータの製作

南雲敏行

ビデオ機器の調整などに欠かせないビデオ・パターン・ ジェネレータを,専用ICにより製作してみます。

テレビ機器や画像処理システムの調整、修理そして 性能の評価には、ビデオ信号のテスト・チャートを用 いるのが一般的ですが、チューナを内蔵していないモニタ・テレビの調整や、テレビ電波を受信できない場 所・時間での受像機の調整には、ビデオ・パターン・ ジェネレータが大変便利です。

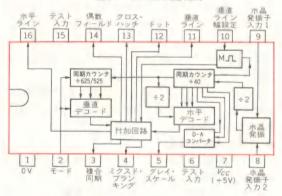
ここでは、1チップで簡単にクロスハッチ、ドット、グレー・スケールなどのテスト・パターンを発生することのできるIC ZNA234(フェランティ社、扱い;コーンズ・アンド・カンパニー・リミテッド、☎03-272-5771)、およびその応用について紹介します。

ZNA234について

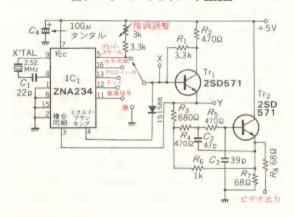
パターン・ジェネレータの応用範囲は広く。

- (1) 故障箇所の発見
- (2) 偏向回路の直線性調整
- (3) 受像機の感度試験

〈図 1 〉(4) ZNA234内部構成



〈図2〉パターン・ジェネレータ回路図



(4) 電波の出ていない時の各回路の調整などがあります。

図1にZNA234の内部構成を、図2にパターン・ジェネレータの回路図を示します。必要な外付け部品は2.520MHzの水晶振動子と、少数の部品で簡単に構成することができます。

 $2.520 {
m MHz}$ の水晶振動子は、安定度が重要でなければ約15pFのコンデンサで置き換えることもできます。また、外部クロックによって駆動することも可能で、この場合は 9 番端子を $10 {
m k}\Omega$ の抵抗でプルアップします(図 3 参照).

● 水平同期信号を作るには

水平同期信号は、 $ミクスド・プランキング出力を使って、ダイオード1S1588をONにし、<math>Tr_1$ をOFFにすることによって、まずプランキング期間(水平帰線時間)を作ります。次に、複合同期出力を使って、 Tr_2 をOFFにすることによって、水平同期パルスを作ることができます。

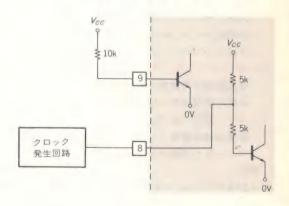
水平同期パルスの幅($0.08H\pm0.01H$)は、ブランキング期間($0.16H\sim0.18H$)より短く、水平同期パルスの前後はそれぞれフロント・ポーチおよびバック・ボーチと呼ばれます。また、 Tr_2 の出力インピーダンスは低いので、出力インピーダンスを 75Ω とするために、抵抗 R_a を接続してあります。

写真1に、このようにして端子5の階段状出力波形に水平同期パルスを作った波形を示します。

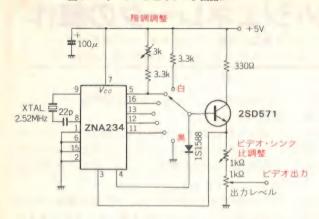
出力波形測定時の注意

出力波形の測定を行う場合は、出力は 75Ω で終端しなければなりません。 C_2 と C_3 、 R_4 そして R_5 はローパス・フィルタを形成しており、高周波ノイズがビデオ

〈図3〉外部クロックによる駆動



〈図 4 〉 パターン・ジェネレータ回路B



出力に入るのを防いでいます。ビデオ・パターンをテレビの調整や修理のために使用し、送信機に接続することがなければこのフィルタは必要なく、回路を簡単にすることができます。この例を図4に示します。

また、ビデオ入力端子をもたないテレビなどで出力 波形の測定を行うときには、RFモジュレータ(第3章 参照)を使ってビデオ信号をRFに変換し、テレビのア ンテナ端子から入力します。この場合も、ビデオ出力 を75Ωで終端することを忘れてはいけません。

● CCIRタイミングとEIAタイミング

ZNA234は、発振周波数およびモード入力の切り替えで、走査線625本のCCIRタイミング(国際電信電話 諮問委員会によるもの、主にヨーロッパで適用)、または525本のEIAタイミング(米国電子工業会によるもの、主にアメリカ、日本で適用)で使用することができます。両者の各周波数および出力の違いを次に示します。

(a) $625 \neg 1 \rightarrow CCIR \not 2 \rightarrow 1 \rightarrow (E - F = 1)$

水晶振動子周波数=2.50MHz 水平同期周波数=15.625kHz ライン期間=64μs 垂直同期周波数=50Hz フィールド期間=20ms

出力

- ・20水平ライン(2ラインーブランキング)
- ・20垂直ライン(4ライン-ブランキング)
- ・クロスハッチ・アスペクト比約1.4:1

(b) $525 \neg 1 \rightarrow EIA \neg 1 = 0$

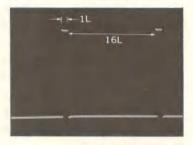
水晶振動子周波数=2.520MHz 水平同期周波数=15.750kHz ライン期間=63.5μs 垂直同期周波数=60Hz フィールド期間=16.66ms

出力

・17水平ライン(2ライン-ブランキング)



〈写真1〉 コンポジット出力波形



〈写真 2〉 水平ライン出力波形

- ・20垂直ライン(4ライン-ブランキング)
- クロスハッチ・アスペクト比約1.2:1

● 水平/垂直ライン出力

水平ライン出力の波形(写真 2)は、16ライン期間に 1回発生する1ライン幅のパルスで、スクリーン上に 2ライン幅(インタレースのため)の水平ラインを表示 します。垂直ライン出力の波形(写真 3)は、約3 μs ごとに生じる300nsの連続したパルスです。これらの パルスは、各ライン期間の同じ場所に生じるため、ス クリーン上の垂直ラインとなります。

この二つの出力は、IC内部のANDおよびOR回路で処理され、ドット(写真 4)およびクロスハッチ出力(写真 5)となります。

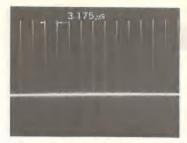
● テレビの調整方法

それでは次に、これらのパターンを使ったテレビの 調整方法について述べます。

水平および垂直ラインの表示画面を写真6および写真7に示します。これらのパターンからは、画面全体の傾き、および水平・垂直直線性などを判断することができます。画面全体の傾きは、偏向ヨークの締めつけねじをゆるめ、偏向ヨークを回転させることによって調整します。

垂直および水平振幅が異常であったり、画面の上下が伸びたり縮んだりするという症状は、垂直偏向回路、および水平偏向回路の異常が原因ですので、正常な振幅ののこぎり波電流が、垂直および水平偏向コイルに流れるように調整します。

クロスハッチの表示画面を写真8に示します。クロスハッチでは、主に画面全体が樽状になる糸巻ひずみの補正を行います。糸巻ひずみは、糸巻ひずみ補正回



〈写真3〉垂直ライン出力波形



〈写真 6〉 水平ライン表示画面



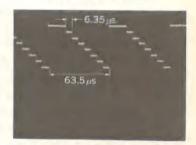
〈写真9〉ドット表示画面



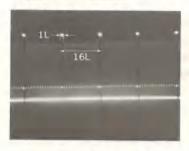
〈写真4〉ドット出力波形



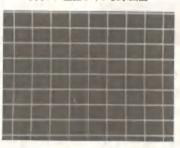
〈写真7〉垂直ライン表示画面



〈写真10〉グレー・スケール出力波形



〈写真5〉 クロスハッチ出力波形



〈写真8〉クロスハッチ表示画面



〈写真11〉グレー・スケール表示画面

路, またはピンクッション・マグネットによって調整 することができます。

ドットの表示画面を写真9に示します。ドットでは フォーカスの調整を行います。また、カラー・テレビ にこのドットを表示した場合, カラー・テレビのスタ ティック・コンバーゼンス(画面中央部の色ずれ)の調 整を行うことができます。

グレー・スケールの出力波形を写真10に、表示画面 を写真11に示します。グレー・スケールは、正確な階 調特性を得るために使用します。 グレー・スケールは、

どちらかというと、テレビ送信局で撮像デバイスのγ 特性(階調特性)や、カメラの白・黒バランスの調整な どに用いられることが多いようです。

●参考·引用*文献●

- (1) 平沢進, 宮崎直道, 細田祐造; テレビの調整と故障修理,
- (2) 吉野宏二;カラーTV修理マニュアル。
- (3) テレビジョン学会:テレビジョン画像の評価技術。
- (4)*FERRANTI Integrated Circuits Data Book, コーンズ・ アンド・カンパニー・リミテッド。



CORE BOOKS 第三弹

ディジタルICの使い方が実感としてつかめます。

実験で学ぶTTL, C-MOSの応用テクニック

湯山俊夫 著 A 5 判・256頁・定価1,650円 CQ出版社

NTSC信号のA-D変換技術



尾津加 河湖

ディジタル画像処理に欠かせないビデオ信号のA-D変換には、 NTSC 信号特有の性質を理解する必要があります。ここでは、 そのポイントとなる前処理回路技術について紹介します。

ディジタル画像処理,ディジタル・テレビなどの普及を技術的にささえているのが,ビデオA-Dコンバータと呼ばれるものの低価格化でしょう.

最近はコラムでも紹介しているように8ビット,20 Mサンプル/secクラスのA-Dコンバータが国産で安く 入手できるようになってきましたので,この分野の発 展はますます進むものと思われます。

A-D変換のための前処理

● サンプリング周波数の決め方

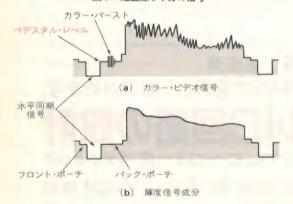
A-Dコンバータの扱うことのできる入力信号の周波数は、理論的にはナイキスト周波数(情報が欠落することなく再現できる最高周波数、)つまり標本化周波数(サンプリング周波数)の1/2までです。しかし、現実には余裕をもって使用することが多く、通常NTSCコンポジット信号の変換には色副搬送波周波数(f_{sc} =3.579545 MH_z)の4倍の周波数を使用します。

つまりNTSC方式を例にとると、

$3.579545MHz \times 4 = 14.31818MHz$

となりますから、15MHz以上のサンプリング・レートがあればビデオ用A-Dコンバータの資格があるといえます。現実に出回っている製品をみると、標本化周波数20MHz前後が主流となっています。

〈図1〉走査線1本分の信号



● クランプ回路

NTSCコンポジット信号をA-D変換するには、コンポジット信号の中から輝度信号成分だけを取り出し、さらにA-D変換に適した信号に加工する前処理が必要で、その一つがクランプ回路です。

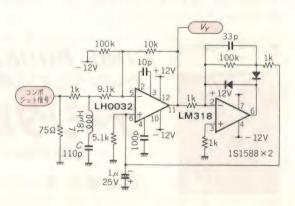
クランプ回路は、入力されたNTSCコンポジット信号のDCレベルの変動を抑え、DCレベルを一定にするための回路です。ビデオ信号はオーディオ信号とは異なり、映像の明暗や色の情報、さらに同期信号が一つの信号として送り出されています。テレビ画面の走査線1本分の信号を図1に示しましょう。

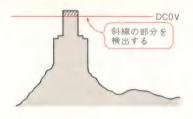
この映像信号の輝度信号成分だけを見ると〔図(b)〕, 同期バルスの立ち下がるレベルがペデスタル・レベル と呼ばれ、さらにその少し上に輝度成分の黒レベルが あります。

ビデオ信号をA-D変換するときには、このレベルを常にA-Dコンパータの黒レベルに保っておかなければなりません。そのため、同期パルスの底をクランプ・レベルとして一定に保ち(シンク・チップ・クランプという)、黒レベルを安定させています。

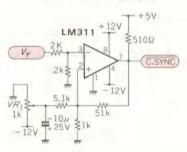
図2にクランプ回路の実際を示します。ここで使っているクランプ回路は、前段のビデオ・アンプが反転 増幅になっていますから、この回路の出力信号は、グラウンド・レベルから負の方向に向かうビデオ信号を

〈図2〉クランプ回路

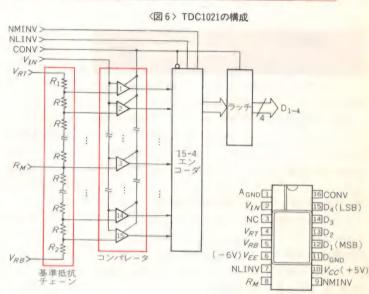




〈図5〉同期分離回路 (ブランク信号回路も同じ)







出力します。この信号は一般のビデオA-Dコンバータの入力範囲($0 \sim -2V$)に適合しています。

回路動作としては、前段で反転されたビデオ信号を 次段で半波整流します。それにより図3のようにグラ ウンド・レベルより上に出た同期パルス部分を検出す ることになります。

このグラウンド・レベルより上に出た同期パルスを整流・平滑化して、前段の非反転入力にフィードバックしていますから、出力ビデオ信号の同期の底は、常にグラウンド・レベルに保たれることになります。このようなクランプ方式をフィードバック・クランプと呼びます。

この回路の動作の確認は、オシロスコープをDCモードにして、前段アンプの出力信号をモニタします。 入力がビデオ・カメラの場合は、レンズの前を手でふさいだり、離したりしても、オシロスコープのビデオ波形の同期レベルが変動せず、常にグラウンド・レベルにあることを確認します。

VTRやテレビ・チューナの場合は、映像のシーンが変わってもDCレベルが変動しないことを確認します。 前段アンプの入力についているLCは、サブキャリ ア除去フィルタで、ビデオ信号中の3.58MHzのサブキャリア成分を取り除きます。

LCの値は次式により求めます。

$$LC = \left(\frac{1}{2 \pi f_c}\right)^2$$

 $f_c: 3.58 MHz$

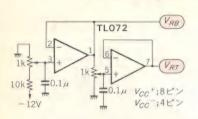
Lはマイクロ・インダクタ、Cはスチロール・コンデンサ、またはセラミック・コンデンサを使用します。

● 同期分離

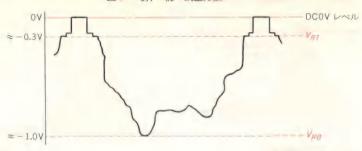
次にビデオ信号から同期信号を分離して、TTLレベルの信号に直します。前段のクランプ回路で、同期信号の底は一定のレベルに固定されますから、図4に示すようにコンパレータで同期パルスの中央部をスレッショルド・レベルとしてスライスしてやれば、同期成分だけを取り出すことができます。

同期分離は、図5のようにコンパレータLM311により行います。前述のように同期パルスはグラウンド・レベルから負の方向に約0.3Vの範囲にきますから,オシロスコープでLM311の正負入力を見ながら, VR_1 で最も安定して同期分離が行われる値にセットします。

〈図7〉 V_{RT}, V_{RB}の発生回路



〈図8〉 V_{RT}, V_{RR}の調整方法



A-Dコンパータの周辺回路

A-D変換は、NTSCコンポジット信号の中から輝度成分だけをディジタル信号に変換します。

通常、コンポジット信号をきれいにデータ処理するためには、6ビット以上のビット数を必要としますが、第8章で紹介するビデオ・エフェクタのような特殊な映像効果を得るには、4ビットくらいのほうが効果的です。

● 4ビットA-DコンバータTDC1021の例

ここでは代表例として、第8章でも使用している TRW社の4ビットA-Dコンバータ TDC1021を例にして使い方を紹介します。図6がTDC1021の構成です。このICは最大25Mサンブル/secでの変換が可能なので、ビデオ用としては最適です。

A-Dコンバータ TDC1021のアナログ信号入力範囲

● 基準電圧の与え方

レベル設定のための機能として、TDC1021では V_{RT} と V_{RB} という二つの電圧入力端子があり、A-D変換する入力電圧範囲を次の条件で設定することができます。

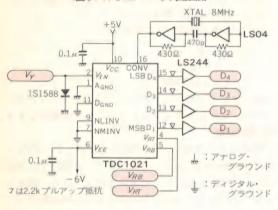
 $V_{RT} \ge V_{IN} \ge V_{RB}$ の範囲で,

 $+0.1V > V_{RT} > -1.9V$

 $-0.1V > V_{RB} > -2.1V$

クランプ回路の出力信号 V_Y は0V \sim -1.0Vなので、 V_{RT} , V_{RB} ともにビデオ信号(輝度信号)の全レベル範囲に設定することが可能です。

〈図9〉A-Dコンバータ周辺回路



〈表 1〉 A-Dコンバータ出力コーディング

ステップ	-1.0VFS 66.667mVステップ	NMINV="1" NLINV="1"	NMINV="0" NLINV="0"
0	0.000	0000	1111
1	-0.067	0001	1110
2	-0.133	0010	1101
3	-0.200	0011	1100
4	-0.267	0100	1011
5	-0.333	0101	1010
6	-0.400	0110	1001
7	-0.467	0111	1000
8	-0.533	1000	0111
9	-0.600	1001	0110
10	-0.667	1010	0101
11	-0.733	1011	0100
12	-0.800	1100	0011
13	-0.867	1101	0010
14	-0.933	1110	0001
15	-1.000	1111	0000

<図10> A-Dコンバータの サンプリング・ タイミング

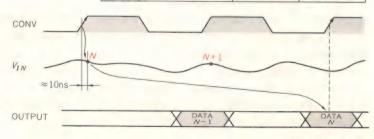


図7により、この二つの基準電圧を設定します。 V_{RB} をホワイト・ピークに、 V_{RT} を黒レベルに設定し ます。ここでは,

$V_{RB} = -0.3 \text{V}, \quad V_{RI} = -1.2 \text{V}$

とします。オシロスコープでクランプ出力を見ながら 図8のように調整します。図9がA-Dコンバータ周 辺の回路図です.

CONV入力は、A-D変換のタイミングを与えるも のです。フラッシュ型と呼ばれるTDC1021では、図 10に示すように、CONV信号の立ち上がりから約10 ns後にサンプリングが行われ、そのデータは次の次の 立ち上がりエッジで出力されます。

A-Dコンバータにより変換されるビデオ信号レベ ルと、出力データの関係は表1のようになります。

この表から、NMINV=NLINV= "1" のときと、 NMINV=NLINV= "0" のときでは、出力データ が反転することがわかります。これを利用して、出力 の映像をネガ反転させることができます。これは第8 章で紹介するビデオ・エフェクタなどでは有効に使え るものです.

国産ビデオA-Dコンバータ

軍用や産業用電子機器を主な市場とし、ほんの数 年前までは10万円以下では入手できなかったビデオ 帯域のA-Dコンバータが、半導体技術の進歩により 大幅にコストが下がりつつあります

最近では民生機器でもディジタル画像処理技術を とり入れた例 (VTRのトリック・プレイなど) が 増えています。したがって、その潜在需要は大きく、 近頃では国内ICメーカがいっせいにこの市場をね らってA Dコンバータを開発,メーカによっては量 産出荷を開始しています。

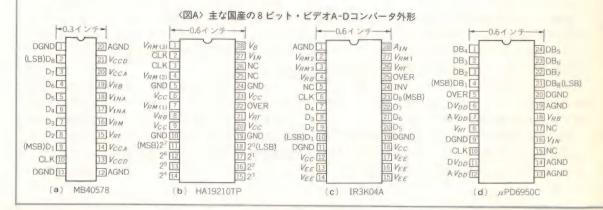
こうなってくると、価格は加速度的に下がります。 サンプルでも数千円、量産時には千円弱まで下がる と思われます。 すると各種応用範囲はさらに拡大し, これからの8ビット20Mサンブル/secクラスのA Dコンバータはおもしろくなりそうです。

写真Aが、国産メーカから出されているビデオA - Dコンバータの一例で、図Aにその外形図、表A に電気的特性を要約したものを示します。メーカと しては、このほかにソニー、松下電子、東芝などが になっているものが多いようです。20Mサンプル/sec ものだけを取り上げました。ほかのものはECL出力

〈写真A〉 国産の8ビット・ ビデオA-Dコンバータ

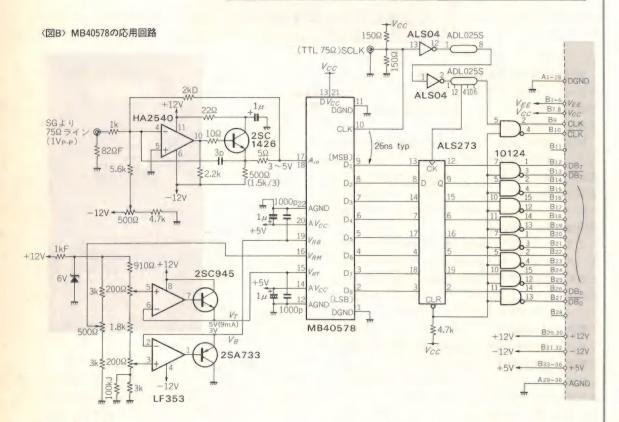


ありますが、ここでは出力がTTL型になっている 以上のデバイスになるとECL出力というのは必然的 になりますが、手軽に使うという点ではTTL出力型



〈表A〉 国産の8ビット・ビデオ A-Dコンバータ (TTL出力型のみ取りあげた)

型名	MB40578	HA19210TP	μPD6950C	IR3K04A
メーカ	富士通	日立	日本電気	シャープ
分解能(ビット)	8	8	8	8
プロセス	バイポーラ	バイポーラ	C-MOS	バイポーラ
寸法	0.3インチ、 22ピン	0.6インチ、 28ピン	0.6インチ, 24ピン	0.6インチ, 28ピン
直線性精度	±0.2%	±0.5LSB	±1.5LSB	±0.5LSB
変換速度	DC~30MHz	DC~30MHz	DC~20MHz	DC~20 MH2
アナログ入力 電圧範囲	3.0~5.0V	1.5~3.5V	0~3.5V	0~-2.0V
ディジタル 入出力電圧	TTLレベル	TTLレベル	TTLレベル	TTLレベル
電源電圧	+5V単一	+5V単一	+5V単一	+5V, -7V
消費電力	480 mW	250 mW	400 mW	1 W



のほうが有利です。

図Bが、代表的な国産ビデオA-Dコンバータである MB40578 (富士通) の応用回路です。この種のA-Dコンバータは入力インピーダンスが高くなく、さらに入力電圧の大きさによっても値が変動する可能性がありますので、入力段にはバッファ・アンプを用意する必要があります。ここではビデオ帯域まで使用できる O Pアンプ HA2540を使用しています。

安定なA-D変換を実現するには、基準電圧 V_{RM} , V_{RT} も安定なものが必要です。ここでは少し高級ですが、 V_{RM} , V_{RT} を任意に設定できるようにした例を示してあります。

表 A を見るとわかるように、大ていのA-Dコンバータは5 V単一電源で動作するようになっています。 したがって、周辺回路をうまく工夫すれば、システムとしての5 V単一電源化も可能でしょう。工夫してみてください。

なお、この種のA-Dコンバータの使用実例としては第 9章(ビデオ・フィールド・メモリの設計・製作)、第10章(倍速スキャン・コンバータの設計・製作)に μ PD6950C(日本電気)が出てきます。周辺回路の設計には、これらを参考にするのがよいでしょう。 (魚田 隆)

Chapter 8

多機能ビデオ・エフェクタの 設計・製作



尾津加 河湖

ビデオ機器にエフェクタを入れると、様々な画像を楽しむことができ、画像処理の入門用としても最適です。ここでは疑似カラー、ディフェクト、モザイクなどの効果を実現する手法を紹介します。 巻頭のカラー口絵も参照してください。

これまで一般ユーザ用ビデオ周辺機器というと、エンハンサやテロッパ、カラー・コレクタといったものが主でしたが、ビデオ・カメラやビデオ・デッキの普及に伴い、ビデオ・エフェクタというものも何種類か出てきています。

ビデオ・エフェクタは、サウンド・エフェクタ(エコー、ボコーダ、フェーダなど)が音を加工するのに対して映像を加工するものをいいます。

テロッパやカラー・コレクタもエフェクタの一種といえますが、ワイプ、クロマキー、ミラー効果、ディフェクト、ページめくり、モザイクなどが、テレビ放送やプロモーション・ビデオではよく見かけることができます。

最近のプロ用ビデオ・エフェクタはイメージ・メモリを使い,ほとんどディジタル処理によって特殊効果を得ています。ここでは簡単に作ることができて,しかも効果の大きいディフェクトと疑似カラーを中心に、ワイプ,フェーダ,スリット,シフト。モザイク,スライスなどの特殊効果を得るための回路の作り方を説明したいと思います。

エフェクタの基本構成 ・ディフェクト&疑似カラー・

今回製作するビデオ・エフェクタの基本となるのが、 ディフェクトおよび疑似カラーと呼ばれるものです。 まず、この効果から説明しておくことにしましょう。

● ディフェクト

少しページをもどりますが巻頭の口絵ページを見てください。この中の写真 2 は最近のスポーツ番組やニュース番組の頭で、このような映像を見かけることが多いと思います。この効果はディフェクトと呼ばれ、専用のエフェクタもありましたが、比較的簡単な回路でこの効果を作り出すことができます。

原理的にはビデオ信号をA-D変換してディジタル化し、それを再びD-A変換します。そして、元の映像信号を再構成する際にピット数を少し減らしてやればよいのです。それによって、油絵で描かれたような映像が得られます。

またD-Aコンバータに送るデータのピットの選び 方をいろいろ変えてやると、口絵の写真 4のようなソ ラリゼーション効果やネガ反転映像が得られます。

これらの回路は、ディジタル・ビデオ・エフェクタの最も簡単な、また基本的な回路といえます。また、A-DコンバータとD-Aコンバータの間に、メモリを入れたり演算回路を入れたりすることで、様々なビデオ・エフェクタへと発展させることができます。

● 疑似カラー

疑似カラーの最も一般的な例は、コンピュータ・グラフィックスでしょう。

コンピュータ・グラフィックスでは、グラフィック・データのビットに色を割り当てて、RGBモニタに映像信号として出力しています。

それと同じように、ビデオ映像信号の輝度信号成分をA-D変換して何ビットかのデータを得ます。そして、このデータのビットにRGB成分としての色を与え、それをRGBモニタに出力します。すると、元の映像の色とはまったく関係ない色付けをされた映像が得られます。これが疑似カラーです(口絵の写真7参照)。

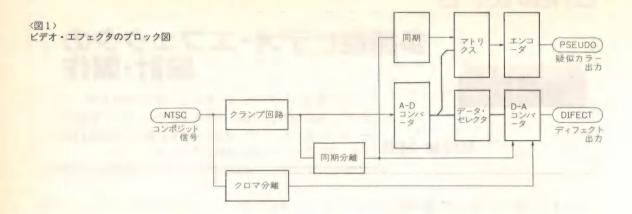
疑似カラーは、元の映像信号の輝度信号レベル(電圧)に応じた色を付けますから、これを利用してサーモグラフ(温度は赤外線テレビ・カメラの輝度に相当する)などが作られています。これは科学番組などでよく見かけると思います。

● 基本回路の構成について

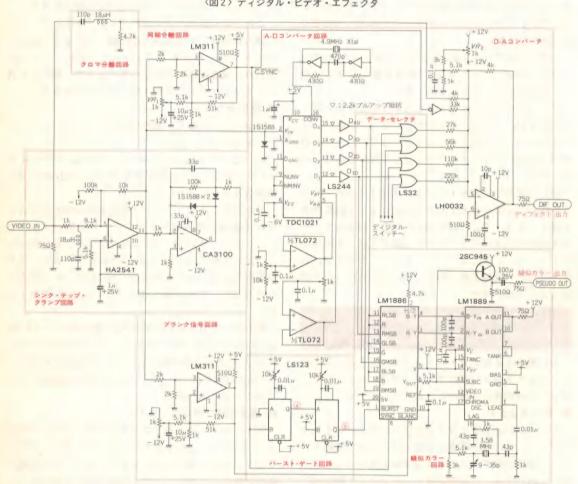
図1にエフェクタのブロック図を示します。回路は シンプルです。しかも調整部分も少ないので。回路図 どおりに作れば確実に動作します。また、この回路を 基本回路として様々なビデオ映像装置に発展させるこ とができます。

実際の回路図は図2のとおりです。以下,各部分の 設計法,注意点について説明します。

なおA-D変換されたデータそのままでも、RGBモニタで見ることができますが、VTRに録画することはできません。したがって録画したり一般のテレビで見るようにするには、これをNTSCコンポジット信号



〈図2〉 ディジタル・ビデオ・エフェクタ



に直してやらなければなりません。これには専用のエ ンコーダICを使用して変換します。

エンコードする際にはどうしても解像度が少し落ち ますから,画像処理や画像計測で高い解像度が必要な 場合は、RGBモニタで確認したほうが良いでしょう。

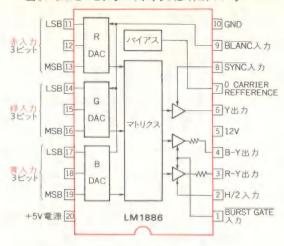
● NTSCコンポジット信号のA-D変換

各種の映像効果を作るには、コンポジット信号をA

-D変換してからディジタル的に操作します。コンポ ジット信号をA-D変換するには、シンク・チップ・ク ランプや同期分離などの前処理が必要ですが、これら の回路は第7章で紹介したとおりです。

ここでは4ビットのA-Dコンバータ TDC1021を使 用しますが、TDC1014を使用すればこのままの回路 で6ビットのA-D変換が可能になります。

〈図3〉テレビ・ビデオ・マトリクスD-Aコンバータ



なお、図1においてクロマ分離の部分は、ビデオ信号のうちの色信号(クロマ信号)を分離する回路ですが、今回は色信号自体は加工しないので、一度分離しておいて最後に再びビデオ信号にもどしてやります。

● データ・セレクタの構成

A-D変換して得た4ビットのデータを、ディフェクト(欠乏)させるための回路です。最上位ビットと最下位ビットだけを選択するというソラリゼーション的効果が得られます。また最上位ビットだけを選択すると2値画像(口絵の写真6)が得られます。そしてデータ・セレクタで選択されたビットの信号をD-A変換し、映像信号に再構成します。

このとき先に分離したクロマ信号と同期信号をミキシングして、NTSCコンポジット信号として出力させます。この信号は通常のビデオ・モニタやVTRに入力することが可能です。

また、ここでクロマ信号をミキシングさせずに出力 すると、出力信号は白黒映像となり、これも特殊効果 として使用することができます。

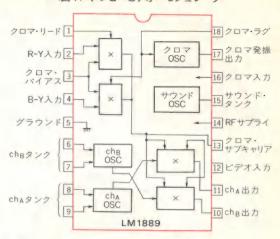
● D-Aコンバータの構成

D-Aコンバータはビデオ専用のICもありますが,6ビット以下なら抵抗とOPアンプによる構成でも十分です。D-A変換は, D_{1D} \sim D_{4D} までの4ビット・データをアナログ値に変換します。各抵抗値は第7章の表1にしたがって,全ビットが"H"のとき変換値が0.7Vになるようにします。

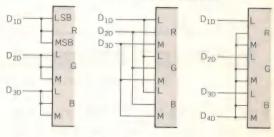
同様に、TTLレベルで入ってくる同期成分が0.3Vになるように抵抗を選びます。もう一つ、 $4k\Omega$ の抵抗を通して入ってくるのは、クロマ成分です。先のサブキャリア・フィルタと同じ定数にセットされたフィルタにより、3.58MHzのサブキャリア成分のみを取り出し、それをこのミキシング回路に加えています。

出力ビデオ信号のクロマ成分があまり小さすぎる場

〈図4〉テレビ・ビデオ・モジュレータ



〈図5〉ビデオ・マトリクスの結線方法



(a) 6 色表示 (b) 8 階調白黒表示 (c) 本器の接続 (グレー・スケール)

合,あるいは大きすぎる場合は、この $4k\Omega$ の抵抗で調整します。

ディフェクト効果の回路構成はこれだけですが、A-Dコンバータの V_{RB} 、 V_{RT} を条件の範囲内で変化させると、フェーダ的な使い方も実現できます。

疑似カラー・エンコーダ

ここではLM1886(ビデオ・マトリクスDAC)と、LM1889(ビデオ・モジュレータ)の二つのICを使って疑似カラー出力を作っています。

図3にLM1886,図4にLM1889の構成を示します。 LM1886はビデオ・マトリクスD-Aコンバータで、 RGB各3ビットの入力データから、色差信号と輝度 信号をエンコードするものです。

輝度信号出力はNTSC方式で,

Y = 0.3R + 0.59G + 0.11B

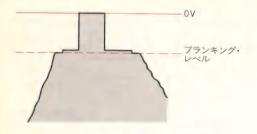
の式によりエンコードされます。また、R-Y、B-Y出力は過変調を防ぐようにウェイトされています。

LM1889は LM1886とペアで使用することで、LM1886の色差信号をコンポジット信号として出力することができます。

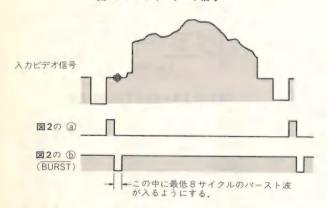
このICペアは、サーモグラフや魚群探知機などの 疑似カラー表示回路としてよく利用されています。

RGB入力信号はR, G, Bそれぞれ3ビットずつ入

〈図 6〉 ブランキング信号スライス・レベル



〈図7〉バースト・ゲート信号



力することができますが、ここで使っているA-Dコンバータは、4ビットのものを1個しか使っていません。したがって、4ビットをこの9ビットの入力に振り分けなければなりません。

図5(a)のように配線すれば6色の表示になり、図(b) のように配線すると8階調の白黒映像が得られます。 ここでは図(c)のように配線しますが、この組み合わせは任意に変えることができますから、自由に変えて効果を試してください。

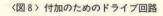
● ブランク信号とバースト・ゲート信号を作る

ブランク信号は簡易的な方法により作ります。同期分離の項で説明した方法とまったく同じ方法です。スライス・レベルを図6に示すようにペデスタル・レベルよりもわずかに上に設定します。この方法でブランキング信号を簡単に得ることができます。

しかし、この方法では入力ビデオ信号の質が悪い場合にジッタが現れることがあります。本格的には先に分離したコンポジット・シンクとワンショット・マルチバイブレータによって作ります。

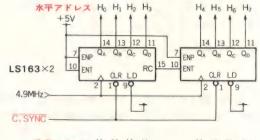
バースト・ゲート信号は、二つのワンショット・マルチバイブレータにより、コンポジット・シンクから作ります。この信号は、カラー変調信号の基準位相を示すバースト信号をビデオ信号(のバック・ポーチ)に乗せるための位置を決める信号です。この位置は、入力ビデオ信号のバースト位置を見ながら図7のようにオシロスコープで調整するとよいでしょう。

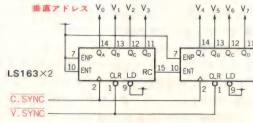
クリスタルは3.579545MHz, 一般に3.58MHzとい



1/2 1574

15123





われる周波数のものを使用します。発振が正しく行われていると、LM1889の1番ピンと18番ピンに現れる発振波形は互いに90°位相が異なる波形(約500m V_{e,p})が得られます。

簡単な回路なのでほとんど調整する所はありませんが、出力ビデオ信号が白黒であったり、またモニタ上ではカラーなのにVTRに録画すると白黒になってしまうような場合は、発振回路を調整してきれいなサイン波が得られるようにしてください。

設計上の基本的な注意点

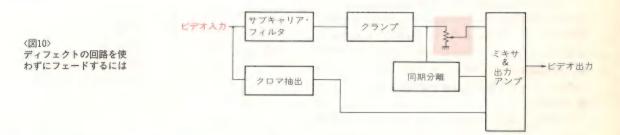
回路製作上の注意すべき点は、まず基板はガラス・ エポキシのものを使用し、パターン化する場合は、い わゆるベタ・アースを基本として、各パターンは太め に設計するとよいでしょう。

また、グラウンドは、ディジタル系とアナログ系を 分けて配線し、電源端子のところで1点アースとなる ようにします。

クロックの信号線は引き回さずに、発振部と入力する素子はできるだけ近くに配置するようにします.

発生するノイズとしては、クロック成分のクロストークが最も発生しやすいので、A-Dコンバータの周辺は特に注意してください。

〈図9〉フェーダの追加 JI (Ā) (B) 500Ω ≷ A-D コンバータ 10k 100k -12V コンポジット 1k 14H_{33p} 入力。 1k 18µH 8 75Ω ≥ ₹ 1k 110p = HA2541 5.1k ≥ CA3100 ≈ 0.7V ₹1k ≈0.3V



回路構成

(a)

エフェクタへの各種付加回路

 $= 1\mu/25V \sim 10\mu/25V$

● ドライブ回路の追加

前述のディフェクトと疑似カラーでは、A-DコンバータとD-Aコンバータの間にはほとんど回路といえるものは入っていません。しかし、この間にエフェクト回路を入れることにより、様々な効果を得ることができます。

エフェクト回路を入れる前に多少の追加回路を作っておきます。これはエフェクト回路をドライブするのに必要なもので、図 8 に示すようにC. SYNCからLS123とLS74でV. SYNCを作ります。また、カウンタによって、C. SYNCとクロックから水平アドレス、V. SYNCとC. SYNCから垂直アドレスを作ります。ここでは水平、垂直を256×256画素に設定しています。回路は少し大き目の基板に一つずつ動作を確認しながら作っていくとよいでしょう。

以下、エフェクトは、その基本機能だけを説明しま

すから自由に変形させて効果を楽しんでください.

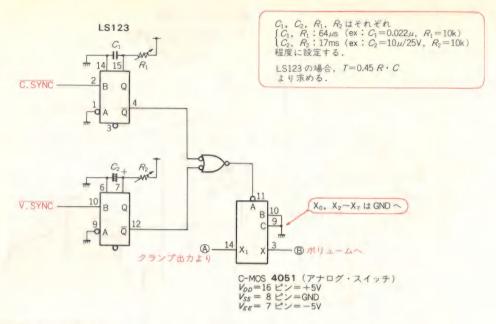
(b) 輝度信号だけを変化させる

● フェーダ

フェーダは、オーディオ・ミキサのフェーダと同様に、フェード・イン、フェード・アウトの機能です。しかし、ビデオ信号の場合は同期成分が信号に含まれていますから、単純に減衰や増幅を行ったのでは、同期成分まで変化してしまうため映像は正常に映りません。

先にディフェクトの回路がありますから、この回路に図9のようにボリュームを1個挿入するだけでフェーダの機能をします。これにより画面が徐々に消えたり、また徐々に現れたりする効果が得られます。口絵ページの写真9と写真10にフェードの様子を示します。フェーダでは、図(b)に示すように、同期信号はそのままで輝度信号成分だけを変化させなければなりません。また、カラー・ビデオ信号の場合には、カラー・バーストおよびサブキャリヤが含まれていますから、これらは変化させずにフェードしなければなりません。そのため、ディフェクトの回路を使わずに、アナログ

〈図11〉 ワイプを作る回路



のビデオ信号をそのままフェードするには、図10に示すような回路構成でなければなりません。

このやり方では正確には、輝度信号とサブキャリヤ成分では時間的なずれを生じますが、実用上それほど問題にならないと思います。もし色がにじむと思われる場合には、クランプ出力の映像信号にディレイ素子を入れて調整してください。ただし、このフェーダでは白にフェードすることはできません。

● ワイプ

ワイプは、画面の一方あるいは複数の方向から映像を消していく手法で、回路的には様々な方法が考えられます。図11の方法は、水平同期(C. SYNCで代用)と垂直同期信号を使ってLS123でゲート信号を作り、アナログ・スイッチ(この場合は4051)をON/OFFさせることで映像を消去させています。

この回路は、ワンショットを使って水平同期の立ち上がりから(画面の左端から)、ある時定数のパルスを作り、その信号をゲート信号として利用しています。ワンショットの時定数はボリュームで調整しますが、このボリュームを引き出すときは、できるだけ短くなるように配置してください。

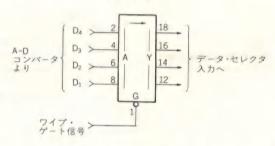
垂直側もまったく同様に、垂直同期信号からパルスを作ります。ここでは回路を簡略化していますから、ゲート・パルスの終わりは、きちんとラインの終わりにはなっていません。そのため、垂直側のワイプの切れ目は、左右に少しちらちらするかもしれません。

垂直側のゲート・パルスと水平側のゲート・パルス のORをとると、両方から同時にワイプをかけること ができます。

また図12に示すように、A-Dコンバータの出力バ

〈図12〉ワイプを作る別の方法(1)

1/2 LS244

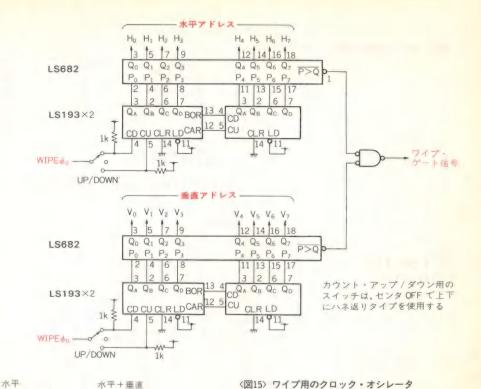


ッファに使っているLS244のゲートに、この信号を入れても同様の効果が得られます。こちらの方法では、ワイプできるのは必ずA-D変換した信号になりますから、ディフェクトやシフト、スリット効果(後述)に使用できます。

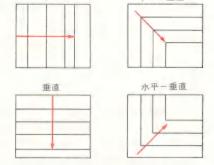
また、LS244のゲートGを"H"にすると出力はハイ・インピーダンス状態になりますから、そのとき出力側を抵抗でプルアップしておくと、ゲートが"H"になったときに全出力信号が"H"になります。

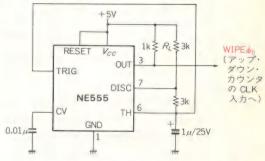
図13に示すのは、アドレス信号を利用したもので、ディジタル・コンパレータでワイプのゲート信号を作っています。この方法はディジタル処理ですので、外部から制御したり、複雑な処理も行えます。

この回路は、先に作っておいたアドレス信号を TTLのコンパレータ、LS682に入れ、もう一方のコ ンパレータ入力にはアップ/ダウン・カウンタの出力を 入れてやります。アップ/ダウン・カウンタは、スイッ チによってアップ/ダウンし、その値よりも小さい範 囲をワイプさせます。 〈図13〉 ワイプを作る別の方法(2)



〈図14〉 ワイプの方向





水平側と垂直側カウンタの, どちらを動かすかによってワイプの方向が異なります。図14にその例を示します。

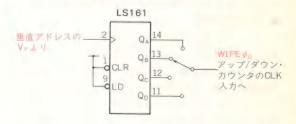
ワイプのスピードはカウンタのクロック入力によります。クロックは、図15に示すようなオシレータを用意するか、図16に示すように、アドレスの $V_{7}(1/60$ Φ)をカウンタで分周し、適当なスピードを選ぶようにします。口絵の写真11、写真12がワイプの実例です。

● スリット効果

ここではスリット効果と仮に名付けましたが、効果としては口絵の写真13のように、縦または横のスダレ 状の画像です。

基本的にはワイプと同じ考え方ですが、ここではアドレス信号をゲート信号として使用します。例えば、水平アドレスを見ると、1,2,3,…画素ごとの信号ですから、これをゲート信号として使えば1,2,3,…画素ごとに画像が現れることになります。

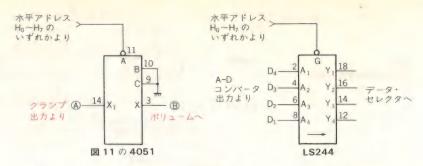
〈図16〉ワイプのスピード可変用カウンタ



垂直方向も同様に何ラインごとかに画像が現れます。 また、口絵の写真14は水平と垂直アドレスのAND をとって入力した例で、チェック模様の画像になります。

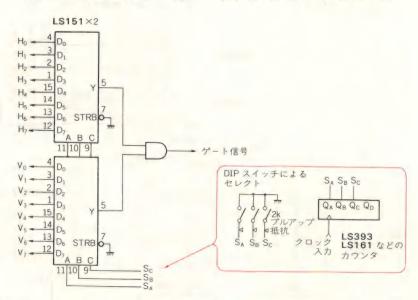
回路は図17に示すように、単純にアドレス信号をゲートに入れているだけです。しかし、これを図18に示すようにデータ・セレクタで水平、垂直のゲート信号を選択する回路を付加させると便利になります。

〈図17〉スリット効果を作る



- (a) アナログ·ゲートを使用した場合
- (b) ディジタル·ゲートを使用した場合

〈図18〉 スリット効果をさらに 上げるセレクタ



また、データ・セレクタのセレクト入力は、ディップ・スイッチで簡単にセレクトするほかに、カウンタをもう一つ用意して、時間的に変化させてやることもできます。これはダイナミックな効果が得られます。また、セレクトするアドレス信号をランダムに並べ替えてやると、さらに変化のある効果が得られます。

● スライス効果

スリット効果ではアドレス信号でゲートをかけましたが、ある輝度レベル以下の信号をカットしたらどうでしょうか。ある輝度レベルに関して、上か下かを示す信号は、コンパレータによって得られます。アナログのコンパレータでもかまわないのですが、ここでは図19のようにTTLを使ってコンパレートします。

そうすると口絵の写真15に示すように、あるレベル以上(または以下)の部分が黒くカットされ、そのレベルでスライスしたように見えます。この黒くなった部分へは、他の映像信号をはめ込むことができます(ただし同期が一致していなければならない)。

この効果は、クロマキーと呼ばれる効果に利用できます。つまり、ゲート信号を得るために、スライスする映像信号を、例えばRGBデコードしたGの信号を使

うと、映像中の緑の色の強い所だけがぬけることになります。したがって、緑の壁をバックに人物などを撮像すると、人物だけが切りぬかれたようになります。

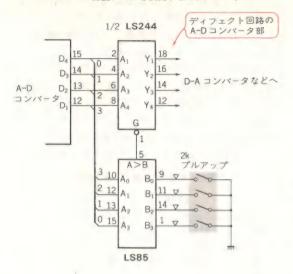
ここでは、輝度信号をスライスすることでゲート信号を作っていますから、画面の明るい部分または暗い部分がカットされることになります。

● レベル・シフト効果

すべてのA-Dコンバータでできるわけではありませんが、ここで使っているTDC1021では、基準電圧 V_{RB} 、 V_{RT} 端子の電圧を広範囲(0 \sim -2V)に変化させることができます。したがって、この端子に図20のようにして定常時な電圧ではなく、別な信号を入れてやることで、A-D変換出力信号に変化を与えることができます。

 V_{RB} , V_{RT} の端子電圧はディフェクトのところで説明したように、A-D変換する入力信号の範囲を決めています。

 $V_{RT}(V_{RT}$ 端子のグラウンドに対する電位)はA-D変換レベルの上限、 V_{RB} は下限を決めています。 V_{RT} と V_{RB} の差が小さいほど、入力信号のせまいレベル範囲を変換することになるので、これはゲインに相当しま



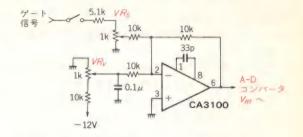
す。

また、 V_{RT} と V_{RB} 入力のインピーダンスも、TDC1021はほかのものに比べて高インピーダンスですから、OPアンプの出力をそのまま入れることができます。TDC1021以外のA-Dコンバータを使うときは、低インピーダンスのものもあるので注意してください。

図20で、ゲート信号には前述のワイプやスリットで 使ったゲート信号をTTLレベルで入力してください。

調整は、まず VR_s を最小にしておき、 VR_v で V_{RT} を設定します。オシロスコープで見ながら、黒レベルに設定します。出力される映像をモニタ・テレビでモニタしながら VR_s を上げていくと、ゲートのかかったところだけコントラストが変化します。

ここで注意しなければならないのは、 V_{RT} の電圧が V_{RB} 以下にならないこと、また、最大定格に示される



-2.1V以下にならないようにすることです。 口絵の写真16にレベル・シフトの一例を示します。

● モザイク効果

モザイク効果は見る機会も多いので、どのような効果かは説明する必要もないかもしれませんが、口絵の写真17にその例を示します。

原理は、画面を縦、横いくつかのマス目状に分けて、例えば、縦10画素(ライン)、横10画素を一つのマス目として画面を考え、そのマス目の中のデータは全部同じであるとすれば良いのです。

画像処理装置などでこれを行うと、一度全画面の画像データを記憶しておいて、上記の処理をソフト的に行います。エフェクタでは、あくまでリアルタイムに映像を変化させなければなりませんから、これをハード的に行わなければなりません。

モザイクの例として次に二つの方法を示しますが、 前者はこれまでの回路を使ってモザイク的効果を出す もの、後者はメモリを使ってやや本格的なモザイク効 果を作ったものです。

▶モザイク(1)

まず、メモリを使わずにモザイク的効果を出す方法 ですが、これには今までの回路、例えばディフェクト 効果の回路で、4ビットをフルに出している状態で行

絶賛発売中!



ハードウェア・デザイン・シリーズ

★電子回路部品活用ハンドブックにつづく第2弾!

アナログIC

B 5 判 320頁 定価 1 850円

活用ハンドブック

- (1) プロローグ
- (2) OPアンプの基本機能
- (3) OPアンプと線形回路
- (4) 非線形の 演算回路
- (5) フィルタ回路

(6) 発振回路および V-Fコンバータ

2色刷

- (7) D-Aコンバータ
- (8) A-Dコンバータ
- (9) 電源用IC
- (10) スイッチング・レギュレータ

CQ出版杠

います。

A-D変換のサンプリング・クロックは、1ライン 256画素程度に設定しましたが、これを128、64、 32……と下げていきます。口絵の写真18にその例を示します。

すると、水平方向の何画素かが同じデータになるため、縦にシマ状にモザイク的な画像になります。

これは、A-Dコンバータがフラッシュ型なので、 出力データはクロックの立ち上がりにサンプリングされた値が、次のクロックまで保持されているためです。 この回路を図21に示します。

A-Dコンバータのサンプリング・クロックは、水平 アドレスからとります。水平アドレスはそのままで、 1,2,4,8,……128画素ごとのクロックになります。

この方法では、水平方向は画素を大きく(粗く)する ことができるのですが、垂直方向、つまりライン方向 は、1ラインごとに値が変わってしまいます。

しかし、場合によってはこの効果のほうが面白いこともあるので試してみてください。

▶モザイク(2)

モザイク(1)では1ラインごとにしか画素を粗くすることができませんでしたが、これはいわばA-Dコンバータのラッチ機能をメモリ代わりに使っていたためです。次のラインまでデータを保持させるには、やはりメモリを使わなければなりません。

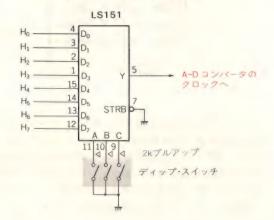
メモリはスタティックRAMを使います。スピードは100ns以上必要です。ここでは4ビット構成で、1024ワードとれる μ PD2149Dを使いました。

ワード数は、1ラインの画像データを最大256と考えていますから、これで十分です。

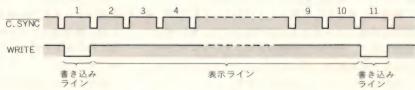
このモザイクの原理は、今モザイクの一つのブロックを10画素×10画素と考えると、最初のラインで、10画素ごとにA-D変換のサンプリングを行い、そのデータをメモリに記憶しておきます。このとき、メモリの水平側アドレスは256とれるようにします。

そして、図22に示すように、その次のラインからは

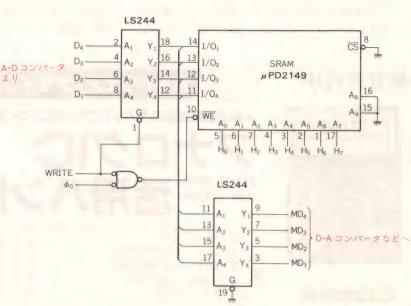
〈図21〉モザイク効果(1)を得る回路

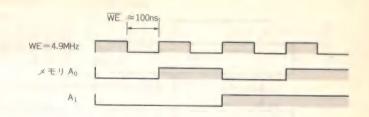


<図22> ライン・サンプリングの タイミング



<図23> モザイク(2)のための メモリ回路





サンプリングを行わずに、1 ライン目のサンプリング・データをメモリから呼び出して表示させます。そして10 ライン目まで表示し、その次のラインでまたサンプリングを行いメモリに書き込みます。これを繰り返して256 ラインの表示を行います。

回路は図23に示すように、1個のメモリと2個のバッファから成っています。A-D変換のデータはバッファを通ってメモリに入っていますが、バッファのゲートに、書き込み期間だけバッファがONするようにゲート信号を入れてやります。

また、メモリのデータ出力には、もう一つバッファを接続して、D-Aコンバータへ信号を送り込みます。 こちらのほうはゲートはONしっぱなしで、書き込み中はA-D変換の出力データを、読み出し中はメモリの出力データを出力します。 また、メモリのアドレスには水平アドレス8ビットを入れて、1ライン256画素に対応させています。

書き込みは、図24に示すように、約100nsの書き込みパルスによってメモリへ書き込みます。

モザイクの大きさをn画素とすると、書き込みはn ラインごとに、最初の1ラインだけ書き込みを行いま す。図25に示す回路によって書き込みのタイミングを 与えます。

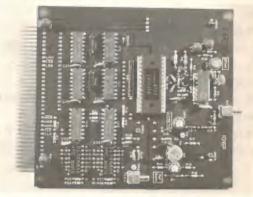
この回路では、モザイクの粗さはディップ・スイッチによって設定するようになっています。これはバイナリで入れなければならないので、ロータリ式の4ビット・ディップ・スイッチを2個使うと便利かもしれません。あるいは、ディップ・スイッチのところにアップ/ダウン・カウンタの出力を入れて、スイッチによって画素を粗くしたり細かくしたり変化させるとさら

実験用ビデオA-Dコンバータ

これから画像処理回路について勉強したいという場合、ディジタル技術との融合という意味で、ビデオ用A-Dコンバータとのつき合いは避けることができません。しかし、アナログ回路の知識が少ない人が、ビデオ帯域(\sim 20MHz)のアナログ信号を扱うことは、そう容易ではありません。

ビデオA-DコンバータのIC が国産化され、低価格化されてきたのは事実ですが、使い方がやさしくなってきたわけではありません。使ううえでの技術としては、相変わらず10万円以上していた時代と同等の高度なアナログ技術(特に実装を主とした技術)が必要です。

そこで、はじめてビデオA-Dコンパータを扱うという場合、あるいは実験的に扱うという場合には、各ICメーカで用意されている評価用ボードの使用をお勧めします。写真Aにその実例を示しますが、これらのボードには 75Ω同軸コネクタによるアナログ入力、入力バッファ・アンプ、基準電圧、ビデオA-Dコンパータ、ECL⇒TTLインターフェース回路などが装備されており、電源とクロックさえ供

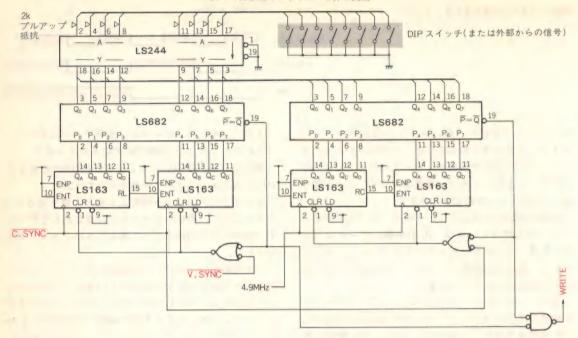


<写真A> CXA1056P 50MHz A-D変換ボード

[ソニー(株)]

給すれば、すぐに実用できるように構成されています。

これらのボードは、見るとよくわかるのですが、ベタ・アースを基本にしてプリント基板パターンが設計されており、電源パスコンのレイアウトなども含めて、製品設計の際のサンプルとしても大いに役立つものです。 (編)



に効果的です。

これまでに説明した各エフェクトではカラー信号の 処理をしていませんでしたが、カラー化をすると少な くともデコーダが必要になります。また、メモリも3 個、RGB用に必要になります。当然A-Dコンバータ やD-Aコンバータ、ビデオ・アンプも3倍必要になり ます。

そのため、今回は特にカラー対応を完全に行っているわけではありませんので、特にモザイクでは画素とカラー信号の1対1対応はとれていません。モニタ・テレビで見る限り、なんとかカラー画像としてモニタすることができますが、ややにじんだ感じになるかもしれません。

また、NTSC信号として厳密に扱っているわけでもないので、個人的な使い方をする以外の場合は、専門

書を参照してください。

エフェクタの使い方

以上で回路の説明は終わりです。特にむずかしい所もないので容易にビデオ・エフェクトの映像を見ることができると思います。

ディフェクトのほうは、カラー・カメラまたはVTR のカラー・ビデオ信号を入力してください。コントラ ストのはっきりした映像のほうが効果的です。

効果をかけた映像はVTRに録画できますから、自 分で編集する作品の一部に作ってみるとよいでしょう。

疑似カラーのほうは、むしろ白黒カメラのほうが効果的です。人物をとると少し異様な感じになってしまいますが、部屋の中の小物をとってみるとビデオ・アートのようで非常に面白いと思います。

ビデオ・フィールド・メモリの設計・製作



岩崎 潔

ディジタル・スチルとも呼ばれる,テレビ1画面分をディジタル 的に記憶させるメモリについて紹介します。専用のシリアル・アク セス・メモリの使用により設計が容易になっています。

画像処理技術を大きく推進させた原動力は、なんといっても大容量メモリと高速A-Dコンバータの普及でしょう。これらが容易に利用できるようになったことで、画像処理のディジタル化が可能になり、身近な技術でも画像が取り扱えるようになってきました。

そこで、この章ではNTSCコンポジット信号をA-D変換してディジタル化し、テレビの1画面分を画像メモリへ取り込んでフリーズ(スチル化;静止画)するフィールド・メモリの設計法について紹介します。

画像専用シリアル・アクセス・メモリ

●1画面分を記憶するために必要なメモリの性能

テレビの1画面分をディジタル的に記憶・保持させるフィールド・メモリの構成を図1に示します。 NTSCコンポジットのアナログ信号はいったんディジタル信号に変換してから記憶しますが、A-D変換用のサンプリング周波数は、理論的には映像信号の最高周波数の2倍以上の周波数でなければなりません(標本化定理)。

そこで、コンポジット信号(NTSC信号)の変換を行うには、通常は色副搬送波周波数の3倍、または4倍の周波数でサンプリングします。サンプリングされたデータは、A-D変換してディジタル信号としてメモリに書き込みます。その後、必要とするタイミングで読み出し、D-A変換することにより、アナログ信号に復元するわけです。

ここでメモリ側に要求される性能を考えてみます。 カラー・テレビ信号としてNTSC信号を例にとると、 色副搬送波周波数 f_{sc} は3.579545MHzです。したがって,サンプリング・レートをその 3 倍とする場合,メ モリ側の処理スピード(サイクル時間)は、 $1/(3579545 \times 3) = 93.1(ns)$

となります。

また、映像信号1フィールド(1画面)分の記憶を考える場合に必要とされるメモリの容量は、量子化ビット数を8ビットとすると、

$$\frac{525}{2} \times \frac{455}{2} \times 3 \times 8 = 1,433,250$$
 (Eyr)

となります。

同様に、サンプリング・レートを色副搬送波周波数 の4倍とする場合についても計算を行った結果を表1 に示します。

このように、画像メモリは一般に大容量かつ、93.1(ns)や69.8(ns)もの高速のメモリ・サイクル時間を同時に満足させなければなりません。

高速のバイポーラRAMを使用すると、処理スピードについては十分です。しかし、大容量化には不経済であるばかりでなく、消費電力も大きく熱的な問題も起こりかねません。したがって、大容量で低電力の既存の汎用DRAMを使用することになるのですが、高速のメモリ・サイクル時間を実現するのは簡単ではありません。

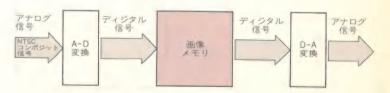
そこで、メモリを複数個同時アクセスし、その並列データを直列データに変換するパラレルーシリアル変換などの処理を行い、見かけ上のサイクル時間を速くすることが考えられます。しかし、これには応用上で複雑なタイミングを作ってやらなければなりません。

〈表 1〉画像メモリに要求される処理スピードと容量

サンプリング・レート	メモリ・サイクル時間	容量(ビット数)
3 fsc	93.1 ns	1,433,250ピット
4 fsc	69.8 ns	1,911,000ピット

(注) fscは色副搬送波周波数、3fscはfscの3倍 4fscはfscの4倍

〈図1〉画像の記憶(映像信号の流れ)



シリアル・アクセス・メモリμPD41221C

テレビやVTRなどのシステムでは、走査線変換(ランダム・スキャン、ラスタ・スキャン)や、図形処理分野の種々の複雑な処理を行わないものがほとんどです。つまり、画像用としてのメモリのアクセスは複雑なものは少なく、シリアル・アクセスがもっとも有効な方法です。

図2に、画像メモリ用として作られたシリアル・アクセス・メモリ μ PD41221Cのプロック図を示します。このICは、ディジタル符号化された映像信号を、あるサンプリング・レートでシリアルに書き込むことにより、容易に1フィールド分の映像信号の記憶を可能としています。特徴を次に示します。

(1) 224,000ワード×1ビット構成のメモリ・セル

メモリ・セルの構成を224,000×1ビット(320行×700列)とし、1フィールド分の映像信号のイメージと、1対1に対応させてあります。これは図3に示すように、テレビの水平走査線に各行を、またディジタル化されたデータを水平走査線上の画素データにそれぞれ対応させてあります。

(2) 連続700ビットの高速シリアル・アクセス

700ビットのライン・バッファを内蔵することにより、連続700ビットまでの高速シリアル・アクセスができます。つまり、1水平走査線期間分のデータのシリアル・アクセスを可能としています。

(3) 非同期リフレッシュ

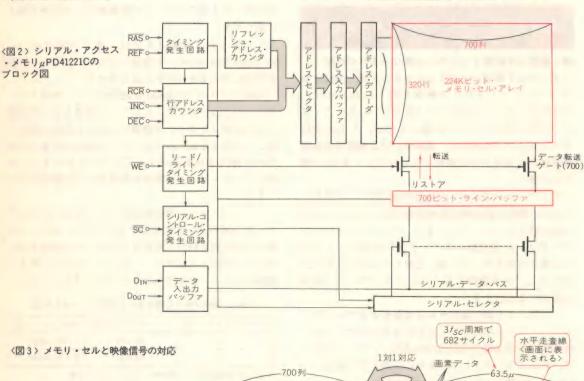
256K DRAMの標準プロセスで設計されたメモリ・セルは、1トランジスタ・ダイナミック型(コンデンサへの電荷の充放電により記憶)を用いていますので、リフレッシュが必要となります。しかし、このICはライン・バッファヘデータを転送した後は、メモリ自体の動作はシリアル・アクセス動作と特に関係なくなるため、シリアル・アクセス中に非同期にリフレッシュ動作が可能となっています。

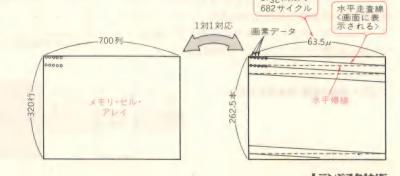
また、アドレスの設定については、アドレス・カウンタを内蔵していますので、 \overline{INC} 、 \overline{DEC} 、 \overline{RCR} 入力により、システム構成が容易となっています。

ICの出力特性に関しては、

 $V_{OH}/V_{OL} = 0.7 V_{CC}/0.2 V_{CC}$

となっており、HC-MOS負荷に対応しています。





シリアル・アクセス・メモリの動作

 μ PD41221Cに一画面分のデータを書き込むには, シリアル・ライト→データ・リストアと呼ぶサイクル を実行します。また,メモリよりデータを読み出す際 には,データ転送→シリアル・リードと呼ぶサイクル を実行します。この動作を水平走査線ごとに行えば, 一画面分の映像信号データの記憶・読み出しが可能と なります。

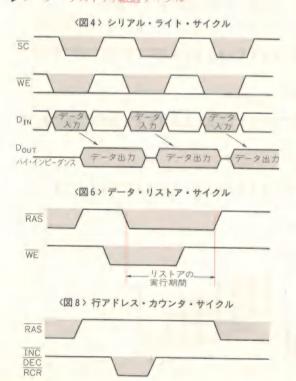
▶シリアル・ライト/リード・サイクル

シリアル・ライト・サイクルは、 \overline{SC} クロック入力時に \overline{WE} を "L" にすることで実行され、 \overline{SC} クロックの立ち下がりエッジでデータが取り込まれます。また、この時に入力されたデータは \overline{D} OUTに同一アクセス時間で出力されます。そのため、ライト・サイクル中にもこの出力を直接用いることが可能で、データの入出力系にバイパスをもたせる必要はありません。

シリアル・リード・サイクルは同様に、WEを"H"とする時に、SCクロックの立ち下がりエッジでシリアル・データが読み出されます。シリアル・ライト・サイクル/リード・サイクルのタイムチャートを図4、図5に示します。

なお各タイミングにおいてDourは一度ハイ・インピーダンスとなる期間がありますが、負荷としてHC-MOSを考慮する場合は、C-MOSの入力インピーダンスが極めて高いため、実際にはデータ出力は次のデータ出力まで保持されます。

▶データ・リストア/転送サイクル



高速シリアル・アクセスのためにライン・バッファに蓄えるデータは、メモリ・セル・アレイとの間で、入出力を行う必要があります。したがって、700ビットのデータ転送ゲートを経由させて、 \overline{RAS} 、 \overline{WE} のタイミングにより、ライン・バッファとメモリ・セルの1行700ビットのデータについて、リード/ライト動作を実行します。

RASクロックの立ち下がり時に、 \overline{WE} を "L" とすることにより、図6のようにデータ・リストア・サイクル(ライン・バッファのデータがメモリ・セルに書き込まれる)を実行します。また、 \overline{WE} を "H" とすることにより、図7のようにデータ転送サイクル(メモリ・セルのデータがライン・バッファに読み出される)を実行します。

▶行カウンタ・コントロール・サイクル

3本の行アドレス・コントロール・クロックは、それぞれ次のように行アドレスをコントロールします。

INC; 行アドレスを+1 DEC; 行アドレスを-1

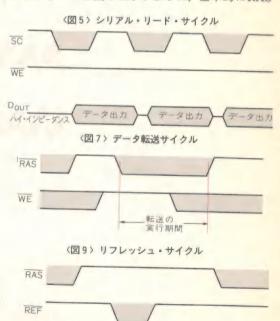
RCR;行アドレスを0にリセットする

図8に行アドレス・カウンタのタイムチャートを示します。

フィールド・メモリのコントロールは、各水平走査線ごとにINCを1回ずつ、またRCRを各垂直走査期間に1回入力することで可能になります。図3で示したメモリ・セルを、映像信号に対応させるのが可能なことは、容易に理解できるでしょう。

▶リフレッシュ・サイクル

リフレッシュは図9に示すように、基本的にRAS



クロックが"H"の期間に、シリアル・サイクルとは 非同期にREF信号を入力することにより、1行分の リフレッシュが実行されます。

このICのリフレッシュは、2 ms以内に320回以上の クロックを入力することで実行できますので、フィー ルド・メモリを構成するときには、

 $2 \text{ ms}/320 = 6.25 \mu \text{s}$

 $>63.5\mu s/11$

から、1水平走査期間に11回以上のリフレッシュ・クロックを入力します。

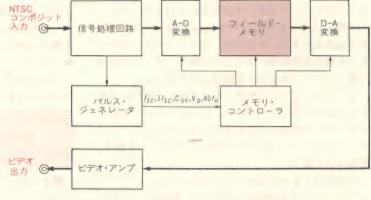
フィールド・メモリの構成法

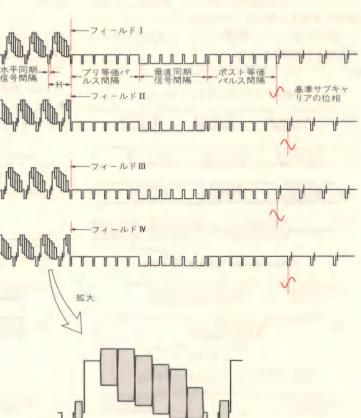
図10にNTSCコンポジット信号のフィールド・メモリ・システムのプロック図を示します。以下、各部の設計法を紹介します。

● 信号処理, パルス・ジェネレータの考え方

ここでは、入力されるコンポジット信号から、システムを構成するうえで基準となるクロックを発生します。またコンポジット信号そのものをA-D変換に適

<図10> フィールド・メモリ・システムのブロック図





バースト信号 水平同期信号

水平同期信号

〈図11〉NTSCコンポジット

パースト信号

した信号に変換します。

このためには図11のコンポジット信号からバースト信号を分離します。そして図12に示すように、バースト信号に同期したクロック f_{sc} (=3.58MHz)と、これを3てい倍した基準クロック3 f_{sc} を作ります。

また、同期信号分離回路により複合同期信号 $C_{\rm SY}$ を分離します。そして、この $C_{\rm SY}$ から垂直同期信号 $V_{\rm D}$ 、および水平同期信号の40てい倍信号40 $f_{\rm H}$ を作り、 $f_{\rm SC}$ と3 $f_{\rm SC}$ と共にメモリ・コントローラに送ります。

これらの信号を作るのは大変そうですが、VTROカラー信号処理用に作られた $\mu PC1536C$ を利用すると、比較的簡単に構成することができます。このICO概要は第6章の図15(57ページ)を見てください。

さらに入力ビデオ信号については、同期信号の先端を一定電位に固定するシンク・チップ・クランプ回路を通して、A-D変換回路に供給します。

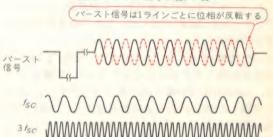
この回路もVTR用輝度信号処理ICの一部を使います。型名はuPC2310Cで、図13にこの構成を示します。

● 信号処理,パルス・ジェネレータの回路構成

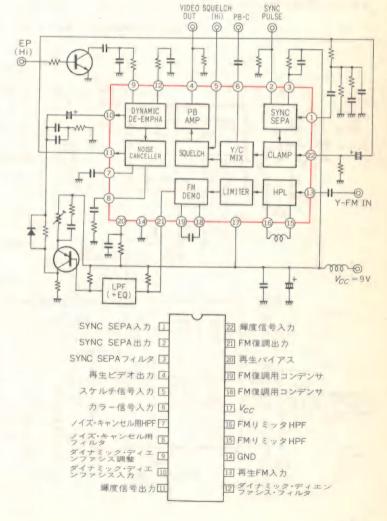
図14に信号処理、パルス・ジェネレータ部の回路図を示します。ビデオ信号は、 μ PC2310Cの22番ピンに入力されます(写真 1)。そして、シンク・チップ・クランプを受け、4番ピンに $2V_{P-P}$ で出力されます(写真 2)。

シンク・チップ・クランプは、同期信号の先端電圧を一定電位に固定する回路のことで、入力信号の各ラインのDCレベルを一定にし、D-A変換によるグリッ

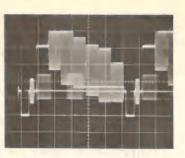
〈図12〉 バースト信号とfsc, 3 fsc



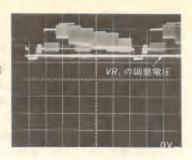
〈図13〉 VTR用輝度信号処理IC µPC2310の構成



〈写真 1〉 入力コンポジット信号 [0.2V/div, 10µs/div]



〈写真 2〉 コンポジット信号と VR₁の調整 [1 V/div, 10µs/div]



チなどが画面に対して与える影響を軽減しています。

一方、コンポジット信号から3.58MHzのバンドパス・フィルタ(BPF)を通して、カラー信号を抜きとります(写真3)。

 μ PC1536Cでは、まず、このカラー信号のバースト信号と同期したクロック f_{sc} を作ります(写真 4)。また、 μ PC2310Cで分離された複合同期信号より、これと同期した $40f_{H}$ 信号(水平同期周波数 f_{H} の40倍の周波数=629.37kHz)を作ります(写真 5)。

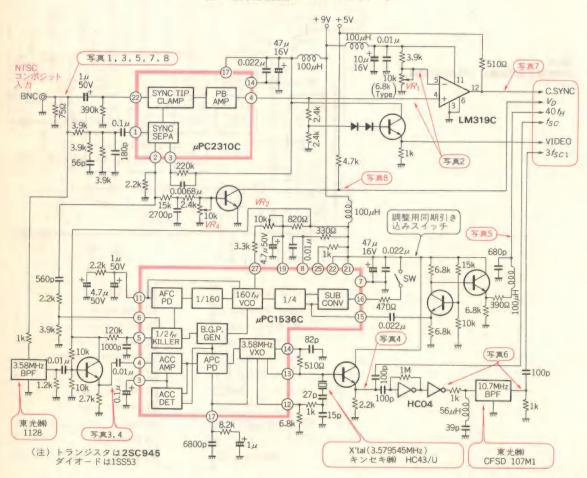
また f_{sc} 信号は、HC-MOSのインバータを使用して、 きれいな方形波に整形します(写真 6)。 さらに、これ から 3 倍の高調波 3 f_{sc} (\leftrightarrows 10.7MHz)を抜き取り、A-D/D-A変換、メモリ・コントロールの基準クロックに使用します。

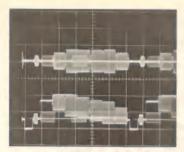
メモリのコントロールは高速に行う必要がありますが、 μ PC2310Cの同期分離回路では遅延時間が約300 nsありますので、高速のコンパレータLM319C(遅延時間 \approx 80ns)を用いて、同期信号を分離しています(写真7)。

● メモリ・コントローラ、A-D/D-A変換、フィールド・メモリの考え方

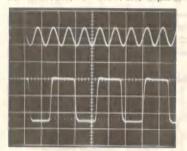
メモリ・コントローラでは、パルス・ジェネレータ

〈図14〉信号処理回路のパルス・ジェネレータ

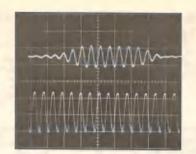




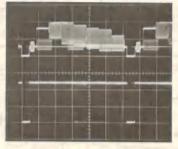
〈写真3〉入力コンポジット信号(下)と カラー信号(上) (上: 0.2V/div, 下: 0.5V/div, 10us/div)



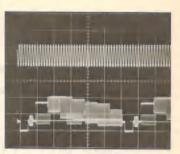
〈写真 6 > fsc の方形波(下)とメイン クロック3fsc(上) (\pm ; 0.5V/div, \mp ; 2 V/div, 0.1 μ s/div) (\pm ; 0.5V/div, \mp ; 0.2V/div, 10 μ s/div)



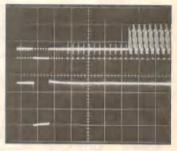
〈写真4〉バースト信号(上)とカラー・ サブキャリア・クロックfsc(下) (上; 0.1V/div, 下; 0.2V/div, 0.5µs/div)



〈写真7〉入力コンポジット信号(上) と同期信号(下)



〈写真5〉入力コンポジット(下)と40fH 信号(上) (0.5V/div, 10us/div)



〈写真8〉入力コンポジット信号(上) と垂直同期信号V₀パルス(下) (上:0.5V/div, 下:2 V/div, 0,2ms/div)

より供給されるfsc, 3fsc, Csy, Vp, 40fH信号から、 μPD41221Cを制御する信号(RAS, WE, SC, REF, INC, RCR)を発生します。

A-D/D-A変換のサンプリング・クロックは3fsc(= 10.7MHz)を用います。これはまた、メモリ・コント ロールの基準となるクロックにもなっています。量子 化ビット数に関しては任意に設定できますが、通常は 6あるいは8ビットが用いられます。フィールド・メ モリµPD41221Cは1ビット分の信号しか扱うことが できませんので、量子化ビット数に合わせた数量が必 要です。

図15にA-D/D-Aコンバータ, およびメモリの構成

1 Mビット映像メモリ

メモリICの発展、ことに容量や速度の面での進 歩には目を見張るものがあります。コンピュータ用 のメモリとしては、すでに1Mビット DRAM が主 流になりつつありますが, これからの市場として有 望視されている映像メモリの分野にも、同様に1M ビットのものが登場しています。

本文でも紹介があるように、NTSC 方式のテレ ビ信号の1フィールド (1/60秒に送られてくるテ レビの画像情報)を記憶するためには約1.8Mビッ ト、1フレーム(1フィールドの2枚分のテレビ画 像情報)を記憶するためには、約3.7Mビットの容量 が必要で、さらに画像をリアルタイムに取り込むた めにはサイクル時間が約70ns以内でなければならな いとされています (サンプリング周波数 4 fsc, 量 子化が8ビットの場合)。したがって、この分野で もメモリの大容量化と高速化とが欠かせないのです。 最近サンプルが用意されだした1Mビット映像メ

モリについて主なものを紹介しておきましょう。(編)

► HM53051P (㈱日立)

構成: 256K×4ビット, 60ns, 18ピンDIP, アドレス発生回路内蔵、

▶TMS 4 C1050 [日本T I(株)]

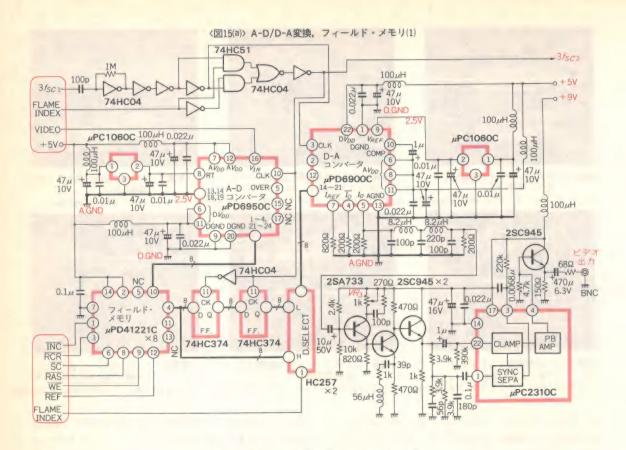
構成:256K×4ビット,60ns/30ns,16ピンDIP, 非同期シリアル書き込み/読み出し方式。

▶MN4700 [松下電子工業(株)]

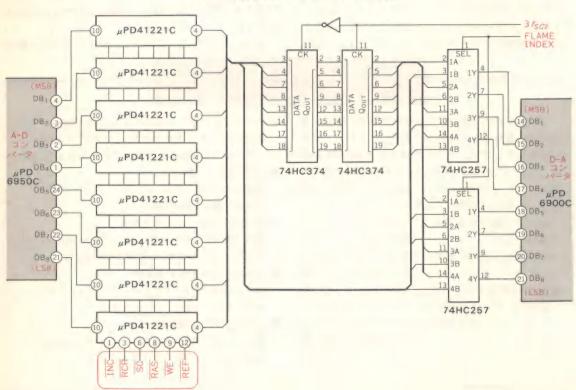
構成:256K(32K×8ビット・シリアル)×4ビット。 30ns, 40ピンDIP, シリアル入出力。

▶ TC 521000 P 〔(株)東芝〕

構成:256K(32K×8ビット・シリアル)×4ビット。 30ns, 40ヒ DIP, シリアル入出力.



〈図15(b)〉A-D/D-A変換,フィールド・メモリ(2)



について示しますが、ここでは8ビットの分解能を期す。 待することにして、A-DコンバータにµPD6950C、D -AコンバータにµPD6900Cを使うことにしました。 したがって、使用するメモリルPD41221Cは8個とな ります。なお、A-D/D-Aコンバータのそれぞれには 基準電圧が必要ですが、ここでは、2.5V出力の基準 電圧IC µPC1060Cを使用しています。

さて、A-D/D-Aコンバータの詳細な動作説明につ いてはここでは省略しますが、その周辺設計について はグラウンドまわりに特に注意が必要です。ピン接続 については69ページに示してあります。

図15に示しているDGND(ディジタル系グラウン ド)とAGND(アナログ系グラウンド)は分離し、でき る限りシステムの主電源に近いところで接続するよう に設計します。

ディジタル系の信号は、アナログ系の信号にノイズ として直接影響を与えることが多く, グラウンドの引 きまわし方でノイズ・レベルは変化するため、苦労す る部分が多くなります。

A-D変換用のサンプリング・クロックは3fscですの で、理論上はこの1/2の周波数(≒5.35MHz)までしか 変換できません。これ以上の周波数を入力すると, 折 り返し誤差が出てしまいます。

実際のテレビジョン放送では、音声信号搬送波が映 像信号搬送波よりも4.5MHz高い所にあります。した がって、映像信号に含まれる周波数成分は0から約4 MHzまでに限られてしまいます。このシステムでは A-D変換の前にローパス・フィルタを通してはいませ んが、入力信号の周波数帯域が広くなることが考えら れる場合には、ローパス・フィルタにより、約5MHz 以上の成分を十分に減衰させたうえでA-D変換する ようにします。

D-A変換によりアナログ信号に復元したビデオ信 号は, LC構成のローパス・フィルタにより、グリッ チなどの変換ノイズを低減します。そして周波数特性 補正を行った後, μPC2310Cの 4番ピンから 2 Vp-pで 出力します。そして最後にインピーダンス変換により、 75Ωの出力インピーダンスでBNCコネクタより出力 します。なおこの時にアナログのビデオ信号を処理す る回路のグラウンドは、アナログ系グラウンドに接続 することに注意します。

● メモリ・コントローラ

メモリ・コントローラの構成はやや複雑です。ブロ ックを分けて説明しましょう。図16が回路構成です。

▶水平同期信号Hp発生回路

図17にタイムチャートを示します。 同期信号には水 平同期, 垂直等化パルス, 垂直同期の3種類の信号が あります。図18に示すようなフィールド記憶を行うに 当たり、各水平ラインにナンバを付ける必要がありま

そのためには、同期信号は一定位相でなければなり ませんので、垂直等化パルスや垂直同期信号に含まれ る(1/2)fuのタイミングのパルスを消去するのがこの回 路の役割です。

FF21のCKに入力される3種類のどの信号に対して も, FF22のQに1H期間に1発のパルスを出力し、図 19に示すように複合同期信号より水平同期信号Hpを 得ることができます。

▶フレーム・インデックス回路

メモリに記憶された信号を読み出す時には, フレー ムごとに何らかの処理を施す必要があります。そこで、 各フレームにはインデックスを与えて区別しています。 図20にこの部分のタイムチャートを示します。

カラー・サブキャリアの位相は, 各ラインごとに反 転しています。したがって、これを利用して各ライン に奇数ラインか偶数ラインなのかのインデックスを割 り振ります(FF26Q)。そして垂直同期パルスVpと論 理をとることにより、フレームのインデックスが可能 となります(FF21Q)。なお、Vpパルスの立ち上がり のタイミングは, 垂直等化パルスの直後の垂直同期信 号の期間にくるように、図14の積分回路を設計してい ます。

FF23のQからは、各水平ラインごとにデューティが 約50%の信号を出力しています。したがって、これと Vpパルスの論理によりフィールド・インデックスが可 能です(FF24Q)。フィールド・インデックスの立ち下 がりエッジで、G48より1発パルスを発生し、水平ラ インのカウンタをフィールドごとにリセットしていま

なお、図20からも明らかなように、カウンタのリセ ット時は, 実際のフィールドの始まりとは合致しませ ん. カウンタの示す数値は、実際のラインNo.よりも4 少ない数値となりますので、この点は後の回路で考慮 します.

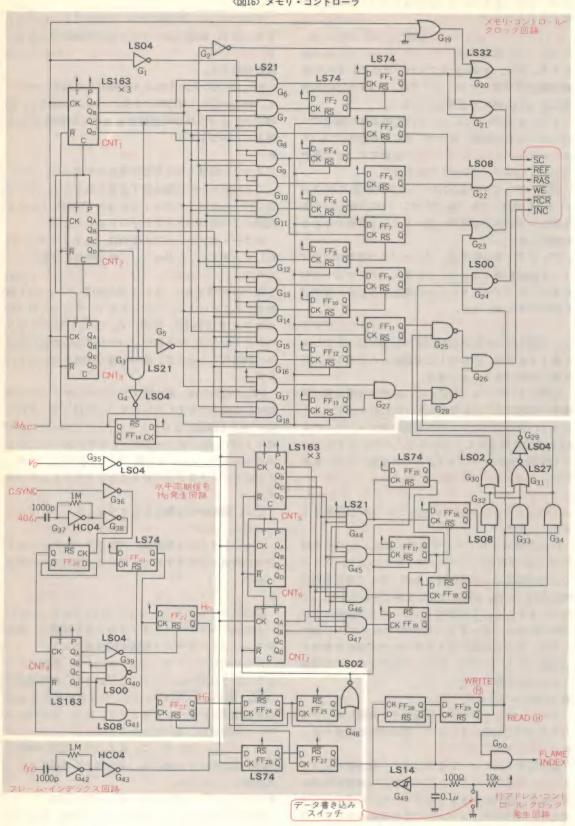
▶行アドレス・コントロール・クロック発生回路

図21にタイムチャートを示します。CNT。~CNT により10ビットのバイナリ・カウンタを構成し、各水 平ラインごとにカウンタ数値を順次進めます。

メモリの行アドレス・コントロールは、図22に示す ように行う必要があります。したがって、各制御信号 (INC, INC2, RCR)について、パルスを与える必要 のある期間だけゲートを開きます。また、この時のカ ウンタの数値は、先に述べたように実際のラインNoよ りも4少ない数値になっていますので、図21の数値は 図23や図20のラインNoでは、4を加えて考慮すること に注意してください.

▶メモリ・コントロール・クロック発生回路

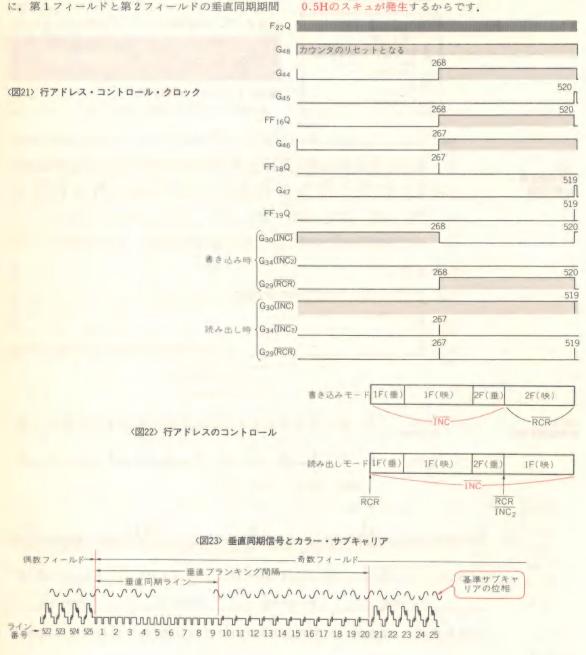
図24にタイムチャートを示します。基準となるクロ





タレース走査により2フィールドで構成されています。 を、メモリ・セル上に構成させます。 したがって、1フレームを1単位として1番目から 273番目までと、その直前のフレームの525番目のライ ンをメモリに記憶させます。そして図18に示したよう に、第1フィールドと第2フィールドの垂直同期期間

ここで第2フィールドの垂直同期期間を記憶するの は、読み出しの時に第1フィールドの信号だけで連続 して読み出すと、各フィールド間で、図25のように 0.5Hのスキュが発生するからです。



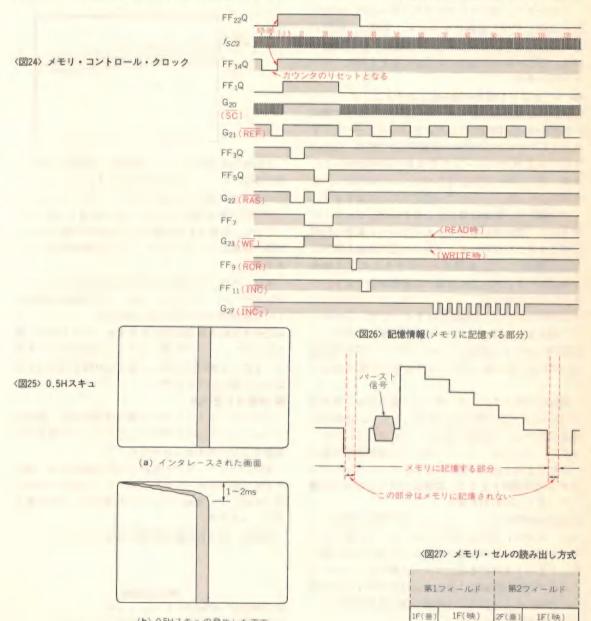
また525番目のラインの記憶は、1ライン中で実際 にメモリに記憶している部分は、図26に示す部分だけ です。そのため、1番目のラインより記憶した場合の、 1番目のラインの同期信号の立ち下がり部分の記憶情 報が欠けることを防いでいます。

この処理は, 通常の動作上はどのラインの水平同期 信号も同位相であるため、特に直前フレームの525番 目のラインを記憶する必要はありません。ほかのライ ンのものでも代用は可能ですが、ここではフィール ド・メモリを前提として、あえて記憶しています。

実際のメモリ・コントロール。特に行アドレスの指 定については、記憶させるラインでは直前の1ライン 期間にINCパルスを1発与えることにより、ラインご とに順次アドレスを進めます。そして記憶させないラ インに関しては、直前の1ライン期間にRCRパルス を与えることにより、行アドレス・カウンタをリセッ トしています。

● リード・モード(静止画表示)

メモリに記憶した情報を読み出す時は、図27に示す ように、第2フィールドの映像信号期間は、メモリに 記憶した第1フィールドの信号で補います。そして, 垂直同期期間に関しては、第1フィールドと第2フィ ールドのものを交互に読み出すようにしています。こ うすることにより、読み出した信号をモニタ出力とし



(b) 0.5Hスキュの発生した画面

調整点	調整方法
図14 VR1	LM319Cの5番ピンのDC電位が図Aに示すAの範囲(できる限り中心が望ましい)にくるように調整する.
図14 VR2	μPC1536Cの16番ビンの SW を ON した時に(通常は OFF), 40 fμ信号の周波数が, 629kHz ± 5 kHz になるように調整する。
図15 VR₃	入力ビデオ信号を白100%信号とした時に、ビデオ 出力端子のレベルが 2 V _{P-P} になるように調整 する。
図14 VR4	垂直同期信号 VDパルスが、写真8に示す波形となるように調整する。

て、インタレース走査を可能としています。

そのために、行アドレスのコントロールは、記憶の時に比較して少し複雑になります。実際は、 \overline{RCR} パルスと $\overline{INC_2}$ (= \overline{INC} ×10)パルスを図22に示す位置に与え、 \overline{INC} パルスは各ラインごとに与えて順次アドレスを進めます。

コンポジット信号の読み出しのテクニック

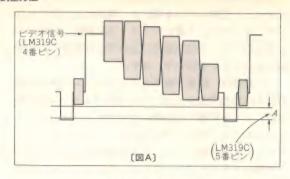
NTSC信号では、1フレームは2フィールドで構成されています。図23に示したように、カラー・サブキャリア(バーストと同位相の連続波)の位相は、最初のフレームと次のフレームとでは180°位相反転しています。そのため、同期信号とカラー・サブキャリアの位相関係は4フィールドで一巡することになります。

この関係は、映像信号をディジタル化してメモリに書き込み、読み出しを行ううえでたいへん重要な問題となります。したがって、メモリの記憶情報を図19に示した構成にして、基準クロックを $3f_{sc}$ にする場合を考慮すると、次の点に注意する必要があります。

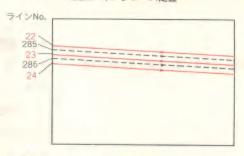
▶メモリに記憶されているラインは、1~272番目とその直前フレームの525番目のラインです。したがって、読み出しの時に1フレームを構成するためには、記憶時にメモリに記憶していないライン(273~524番目)に関しては、第1フィールドの信号で置き換えます。

図28に示すように、インタレース走査では、例えば 285番目のラインの置き換え信号としては、22番目か 23番目のラインの画素情報がもっとも適しています。しかし、ここでカラー・サブキャリアは連続波でなければなりませんので、図23に示したタイムチャートよりその位相関係をみると、23番目のラインのほうが適していることがわかります。

▶前記の操作により、1フレーム分の信号は構成できます。しかし、NTSC信号では、フレーム間でカラー・サブキャリアの位相は反転していますので、読み出しをそのまま続けると、フレーム間でカラー・サブキャリアの連続性がなくなることになります。この場合、実際のモニタ出力では画面上部で色相が回り、たいへん見苦しくなります。



〈図28〉インタレース走査



この点の防止策としては、読み出し信号のカラー信号のみをフレームごとに位相反転する、あるいは、フレームごとに信号そのものをカラー・サブキャリアの1/2周期分だけ位相をずらすことなどが考えられます。

しかし、前者はY/C分離などの処理が必要であり、 回路が複雑になりますので、ここでは後者を用いています。

また、メモリに記憶した信号を読み出す時のサンプリング・クロックSCについては、これを常時入力されている映像信号からSCを作る場合は、フレームごとに位相を反転させる必要があります。というのは、書き込んだフィールドを異なるフレーム側の信号でクロックを作って読み出す時に、書き込み時と同位相となる条件で読み出すためです。

● 調整法と使い方

このフィールド・メモリの操作は簡単です。図16の リセット・スイッチを押すことにより、その時点での 画像をフリーズすることができます。

また、パソコンなどと接続して使う場合には、図15のメモリ出力をポートを介してパソコン側メモリに転送すれば、データをパソコンで処理することができるようになります。

最後に、表2に回路の調整方法を示します。

●引用文献●

- (1) 日本電気, µPD41221Cデータ・シート。
- (2) 日本電気, µPC1536C, µPC2310Cデータ・シート。

Chapter 10



倍速スキャン・コンバータの 設計・製作

湯川達雄

テレビの水平走査周波数を倍速にしてノンインタレースにする と、画面が塗りつぶしたようにくっきりとなります。ここでは高 速ライン・メモリを使用した具体例を紹介します。

インタレース→ノンインタレース変換の効果

● インタレース走査とは

テレビやVTRなどの映像信号は、画面のちらつきを少なくするためにインタレース(飛び越し)走査を採用しています。すなわち、図1のように走査線を1本おきに走査して垂直方向の画素密度を下げる代わりに、フィールド周波数(1秒間当たりの画面の数)を2倍にする方式をとっています。

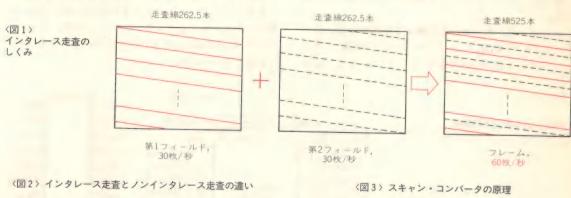
インタレース走査では、第1フィールドと第2フィールドとで1枚の完全な絵(フレーム)ができあがります。したがって、NTSC方式のテレビの場合、一つのフィールドの走査線数は262.5本で、画面数は30枚/秒となっています。

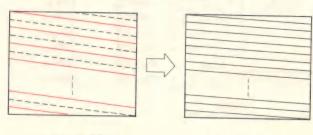
このように、インタレース走査では1画面当たりの 垂直方向の画素密度(走査線数)を下げていますので、 走査が粗くなり、走査線と走査線の間のすき間が見え ることになります。これは画面が大きいほど顕著になり、見づらい画面になります。

■ スキャン・コンバータとは

このインタレース走査による垂直方向の画素密度の 劣化を解消するには、1走査線単位での信号を2倍に 圧縮します。そして、フィールド周波数(垂直周波数) はそのままで水平周波数を2倍にして、1フィールド 当たりの走査線数を2倍にする方法があります。これ によりインタレース走査がノンインタレース走査に変 換され、垂直方向の画素密度を上げることができます。 このようすを図2に示します。

このインタレース \rightarrow ノンインタレース走査変換を実現するためには、1走査線ごとにメモリに信号を書き込み、書き込みの2倍の速度で読み出せばよいことになります。これがスキャン・コンバータと呼ばれるものの原理です。このようすを図3に示します。





インタレース走査

ノンインタレース走査

画像用高速ライン・メモリ

前述のようなスキャン・コンバータを実現するには、 1 走査線ごとのライン・メモリが必要となりますが、 これに適したメモリがμPD41101Cです。

µPD41101Cの働き

このμPD41101Cは、910ワード×8ピット構成の高速ライン・メモリです。NTSC方式の映像信号をカラー・サプキャリアの4倍の周波数(14.3MHz)のサンプリング・レートで8ピットに量子化した場合に、

fsc:カラー・サブキャリア周波数

f_H;水平周波数

とすると、

$$4 f_{8C} = 4 \times \frac{455}{2} f_H = 910 f_H$$

となり、ちょうど 1 ライン分(1水平走査線)が記憶できる構成になっています。

したがって、映像信号をディジタル処理するのに最適であり、1ライン遅延、時間軸変換などが容易に実現できます。

図 $4 \kappa_{\mu}$ PD41101Cのブロック図と端子接続を示します。このICは速度により表 1 のようにファミリがあります。今回は-2 を使用します。

μPD41101Cはアドレス・ポインタを内蔵していますので、外部にアドレス発生回路は不要です。また、ライト/リードが独立で、かつ非同期に行うことができますので、汎用のスタティックRAMを使用する場合と異なり、ダブル・バッファ構成にする必要はありません。

したがって、本メモリを制御する外部信号は、ライト・クロック(WCK)、リード・クロック(RCK)、ライト・リセット信号(RSTW)、リード・リセット信号

〈表 1〉μPD41101Cファミリ構成

ファミリ	リード・サイ クル時間	アクセス時間	ライト・サイ クル時間
μPD41101C-3	34 ns	27 ns	34 ns
μPD41101C-2	34 ns	27 ns	69 ns
μPD41101C-1	69 ns	49 ns	69 ns

(RSTR)の4種類だけとなります。

● タイミングの説明

ライト・サイクルは、図5に示すように \overline{WE} が "L" レベルのとき、WCKに同期して1サイクルに1アドレス(8ビット=1バイト)ずつ行われます。

ライト・アドレスは、ライト・サイクルが終了する たびに自動的に1アドレスをインクリメントします。 したがって、ライト・データは、WCKの立ち上がり エッジに対して、セットアップとホールド・タイムを 満足するように加える必要があります。

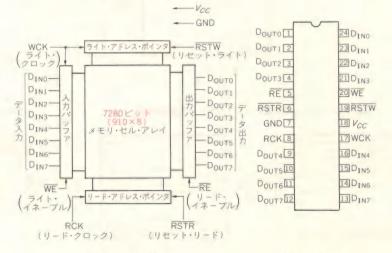
RSTW信号は図6に示すように、ライト・アドレス・ポインタを0アドレスにリセットするための信号入力です。WCKの立ち上がりエッジに対して、セットアップとホールド・タイムを満足するように入力します

ライト・アドレス・ポインタはWCKに同期して一つ ずつインクリメントされ、最後のアドレスまでくると、 次のアドレスは自動的に 0 にもどります。

 $\overline{\text{WE}}$ が "H" レベルのときはデータは入力されず、 $\overline{\text{WCK}}$ に無関係にライト・アドレスも停止します。

リード・サイクルは図7に示すように、 \overline{RE} が"L"レベルのとき、RCKに同期して1サイクルに1アドレス(8ビット=1バイト)ずつ行われます。リード・アドレスは、リード・サイクルが終了するたびに、自動的に1アドレスをインクリメントします。リード・データは、RCKの立ち上がりエッジからアクセス・タイム後に出力されます。

<図 4 > μPD41101Cの構成



(a) ブロック図

(b) ピン接続

RSTR信号は、リード・アドレス・ポインタを0アドレスにリセットするための信号入力です。図8に示すようにRCKの立ち上がりエッジに対して、セットアップとホールド・タイムを満足するように入力します。リード・アドレス・ポインタは、RCKに同期して一つずつインクリメントされ、最後のアドレスまでくると、次のアドレスは自動的に0にもどります。

REが"H"レベルのときはリードが禁止され、出力がハイ・インピーダンスになると同時に、RCKに無

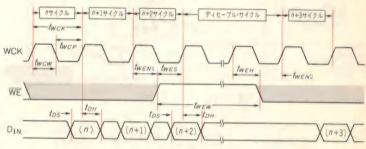
関係にリード・アドレスも停止します。図8がリード・リセット・サイクルです。

スキャン・コンバータの構成方法

● ビデオ信号入力部の構成

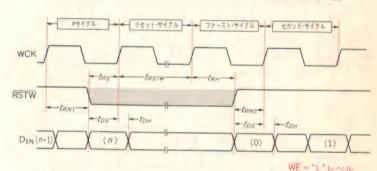
図9にスキャン・コンバータのプロック図を示します。信号入力としてはNTSCコンポジット信号とRGB入力とがあります。NTSCコンポジット信号入

〈図5〉 µPD41101Cのライト・サイクル

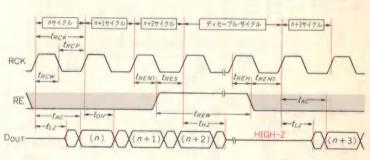


RSTW = "H"レベル

<図 6 > μPD41101Cのライト・リセット・サイクル

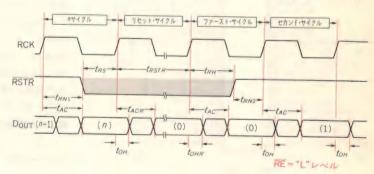


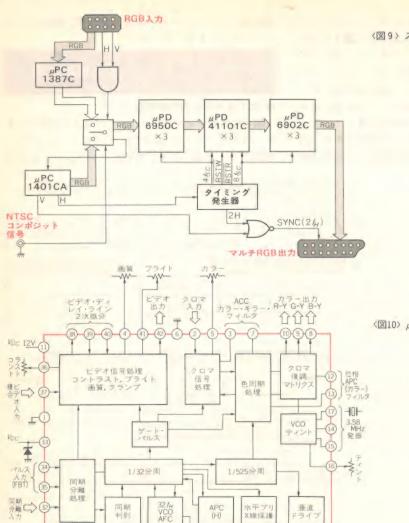
〈図7〉 µPD41101Cのリード・サイクル



RSTR = "H"レベル

<図8> μPD41101Cのリード・リセット・サイクル





X 989 4早 1春

几X線保護

<図10> µPC1401CAのブロック図と端子接続



11 81

101

(b) ピン接続

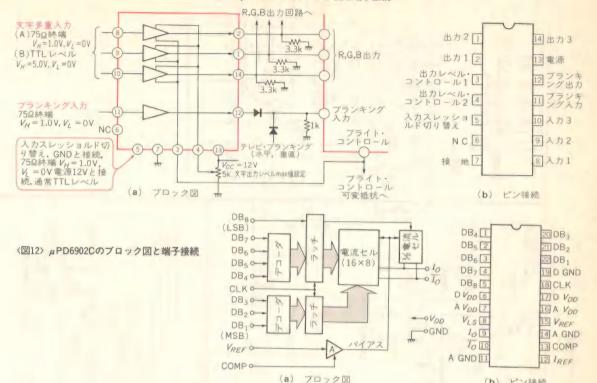
力端子は、テレビやVTRのビデオ出力端子に、RGB 入力端子は、パソコンの出力端子に接続します。

NTSCコンポジット信号は、µPC1401CAにより復 調され, RGB信号となります。

このµPC1401CAは、NTSC方式カラー・テレビの 色信号, ビデオ信号, 同期信号処理用ICです。色同 期(APC), 水平同期(H-HOLD), 垂直同期(V-HOLD)の完全無調整化が実現でき、周辺部品点数お よび調整の簡素化が実現可能です。図10に構成と端子 接続を示します。

● RGB信号のA-D変換

パソコンからのRGB信号は、µPC1387Cによりレベ ル合わせをします。そして、二つのRGB信号を切り



替えスイッチにより選択し, A-Dコンバータ μPD6950Cに入力します。

ここで使うµPC1387Cは、ディジタルRGB信号とテ レビのカラー出力段とのインターフェース用ICです。 RGB信号のレベル変換回路と、ブランキング信号の レベル・シフト回路を内蔵しており、高速のスイッチ ング特性を実現しています。図11に構成と端子接続を 示します.

一方,パソコンからの水平同期信号(H)と垂直同期 信号(V)とを合成し、複合同期信号とします。そして、 切り替えスイッチをRGB入力側にしたときには、こ の複合同期信号がビデオ信号の代わりにµPC1401CA に入力されます.

RGB信号は、A-Dコンバータ µPD6950Cで 4 fsc (14.3MHz)の周波数でサンプリングされ、ディジタ ル信号となってライン・メモリµPD41101Cに書き込ま れます。ここで使うA-DコンバータルPD6950Cは、第 9章のフィールド・メモリで使用したものと同一です。

● ライン・メモリとD-Aコンバータの構成

μPD41101Cでは、書き込んだときの倍の周波数 8 $f_{sc}(28.6 MHz)$ で信号を読み出します。そして、読み 出した信号はD-Aコンバータでアナログ信号に戻し ます。

したがって、D-Aコンバータの変換速度としては、 28.6MHzに十分対応できるものでなければなりませ

ん。ここでは50Mサンプル/secに対応できるµPD6902 Cを使用します。図12がその構成です。

(b) ピン接続

● タイミング回路の構成方法

タイミング発生器では、システムを駆動するのに必 要な信号として 8 fsc クロック, 4 fsc クロック, RSTW, RSTRを発生します。このとき, µPC1401 CAからの水平駆動信号(H)と、8fscのクロックを分 周して作った水平信号とをPLL(フェーズ・ロックト・ ループ)で位相比較し、ロックをとっています。

また、8fscのクロックを分周して作った水平周波 数の 2 倍の信号(2 H)と, μPC1401CAからの垂直駆 動信号(V)とを合成し、ノンインタレース走査用の複 合同期信号として出力します。これらRGB出力信号 と複合同期信号とは、21ピン・マルチ・コネクタを経 て外部のテレビ・モニタに出力されます。

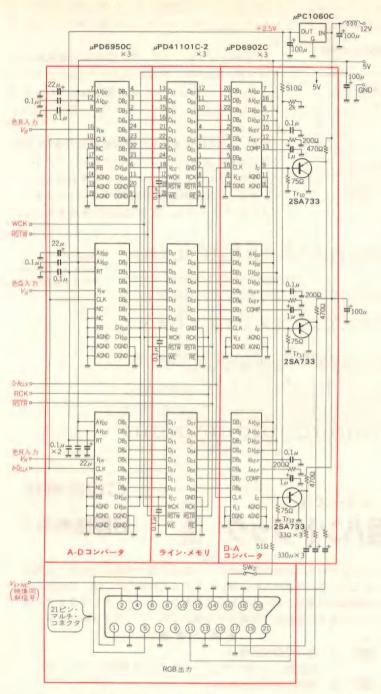
スキャン・コンパータの実際の動作

図13にスキャン・コンバータ全体の回路図を示しま す。以下、各ブロックごとに動作を説明します。

● ビデオ信号入力部

ビデオ信号はスイッチ(SW1)により選択され, μPC1401CAに入力されます. μPC1401CAでは,入 力されたNTSCコンポジット信号を復調し、RGBの コンポーネント信号にすると共に、ビデオ信号に同期

トランジスタ技術 SPECIAL



した水平駆動信号、および垂直駆動信号を出力します。 このICは色差出力形式(Y, R-Y, B-Y, G-Y)ですので、外部でトランジスタ 3本 $(Tr_3 \sim Tr_5)$ を使用し、マトリクスを構成してRGB信号としています。

なお、この部分のワンショット・マルチバイブレータ4528BCは、水平駆動信号を適当なパルス幅にするために使用しています。一つはバースト・ゲート・パ

ルス, およびブランキング・パルス として, μ PC1401CAの34番, 35番 ピンに入力します。もう一つは, ク ロック発生器の位相比較用として, 位相比較用IC MC4044へ入力します。

● RGB信号入力部

8 ピン角型コネクタより入力された RGB 信号 は、74LS08を経て μ PC1387C に入力されます。74LS08および Tr_6 は、水平帰線期間を無信号にするためのものです。

 μ PC1387Cでは,入力されたRGB信号を適正なレベルに調整して出力します。一方,水平駆動信号と垂直駆動信号は74LS08で合成され複合同期信号となり,スイッチ(SW₁)により選択されて μ PC1401CAに入力されます.

● A-Dコンバータ部

スイッチ(SW₁)により選択されたRGB信号は、ローパス・フィルタ(LPF)を経て μ PD6950Cへ入力されます。このローパス・フィルタは7MHzのもので、サンプリング周波数(14.3MHz)の1/2以上の周波数をカットするために使用します。図14にこのフィルタの特性を示します。

入力されたRGB信号はそれぞれ 14.3MHzのクロックでA-D変換され、8 ビットのディジタル信号として μ PD41101Cに入力されます。

ライン・メモリとD-Aコンバータ
入力された8ビットのディジタル
信号を14.3MHzで書き込み、2倍
の28.6MHzで読み出しながらD-A
コンバータμPD6902Cへ入力します。
メモリのコントロール信号
(WCK, RCK, RSTW, RSTR)は
タイミング発生器から供給されます。
これらのタイムチャートを図15に示します。

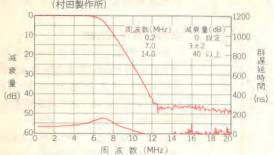
ライン・メモリより入力されたディジタル信号を $28.6 \mathrm{MHz}$ のクロックでD-A変換し、2 倍に圧縮されたRGB信号に再生します。

● タイミング発生部

74F04を使用したLC発振回路により、28.6MHzの クロックを発生します。このクロックは、そのままライン・メモリおよびD-Aコンバータの駆動用クロック

として使用します。また、このクロックを74LS74に より1/2に分周(14.3MHz)して、A-Dコンバータおよ びライン・メモリの駆動用クロックとして使用します。

〈図14〉ローパス・フィルタ、LT15LP7, OM01-32の特性 (村田製作所)

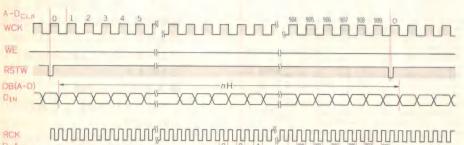


なお、この回路の部分は第5章で示したスーパインポ ーズ回路での水平同期型クロック発生回路と同じです. したがって、タイミングとしては第5章図7と同一で す。

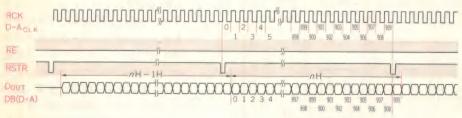
14.3MHzのクロックは、74LS163を3個使用した カウンタで455分周され、31.5kHz(2fu)のクロック となります。このクロックを28.6MHzのクロックで タイミングをとり、ライン・メモリへのRSTR信号と しています。

また, μPC1401CAからの垂直駆動信号を74LS123 で適当な幅に調整し、この2fuのクロックでタイミン グをとったものと、2分のクロックとを合成し、ノン インタレース走査用の複合同期信号としています。

 $2f_{H}$ のクロックは、さらに1/2に分周され、14.3



〈図15〉 スキャン・コンバー タのタイムチャート



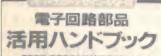
CQ出版社

好評発売中!!

ハードウェア・デザイン・シリーズ 11-

電子回路部品活用ハンドブック

B5判 288頁 定価 1,850円





エレクトロニクス化が進む中でIC周辺の電子回路部品に対する関心 も大きくなってきました。良いシステムを作るためには、受動部品/ 機構部品の適切な使い方を知ることがキー・ポイントとなります。本 書では電子回路部品の基礎から応用までのノウハウを詳解します。

2

色

● 目 次

■第1章:基本受動回路部品

抵抗器/コンデンサ/インダクタ/水晶振動子/バラン他

■第2章:機構的電子回路部品

コネクタ/スイッチ/感温リード・スイッチ/同軸リレー他

■第3章:電源回路部品

トランス/電池/サージ・アブソーバ/パワー・サーミスタ他

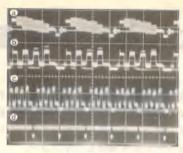
■第4章:ノイズ対策用部品

EMIフィルタ/バスバー/導電性塗料他

MAPPENDIX

部品の信頼性/部品のアートワーク図

〈写真 1〉 各部の動作波形 (@; NTSC コンポジット信号, ⑩; 復 調された B 信号, ⑥; スキャン変換後 の B信号, @; ノを用 複合同期信号)



MHzのクロックでタイミングをとり、ライン・メモリへのRSTW信号としています。また、クロック発生器の位相比較用としてMC4044へも入力します。

 μ PC1401CAからの水平信号と、クロック発生器からのクロックを分周して得られた水平信号とをMC4044で位相比較し、ローパス・フィルタを通してクロック発生器(VCO;電圧制御発振器)のバラクタ・ダイオード(1SV164)に印加し、発振周波数を制御します。

● RGB出力部

ノンインタレース化されたRGB信号と複合同期信号を、21ピン・マルチ・コネクタによりテレビ・モニタに出力します。

「アレビ・モニタは、水平走査周波数が31.5kH2で動作可能なものを使用します。この種のモニタとしては PC-TV451[日本電気ホームエレクトロニクス(株)] や KX21HD1、KX14D1[ソニー(株)] などがあります。 切り替えスイッチ(SW_2)は、モニタの表示モードの切り替え用(外部/内部)です。スイッチがONの時に外部表示モードとなり、ノンインタレース化された画面がモニタに表示されます。

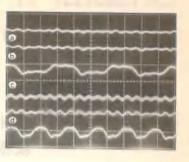
● 調整方法

▶ uPC1401CA周辺

ブライトネス(VR_1), コントラスト(VR_2), カラー(VR_5)は、A-Dコンバータ μ PD6950Cの入力で見て、信号の振幅が最大で0~2.5Vの範囲になるように調整します。

ビデオ・トーン(VR_4)は好みの画質に合わせてください。また、ティント(VR_6)は適正な色相が得られるように調整してください。カラー(VR_6)およびティント(VR_6)は調整用つまみをセットにつけてもよいと思

<写真2> 各部の動作波形 (②:ライン・メモリへのデータ入力, ⑤:ライト・ノロック, ⑥:ライト・イン・メモリからのデータン・メ出力, ので、ラグデータン・カーック, ⑥:リード・クロック)



います。

 VR_3 は水平位置調整用です。適当な位置が得られるように調整します。

▶ µPC1387C周辺

 VR_7 は信号レベルの調整用です。A-Dコンバータ μ PD6950Cの入力で見て,信号レベルが $2\sim2.5V$ 程度になるように調整します。

▶タイミング発生器周辺

 $VR_{\rm s}$ は垂直同期出力信号の幅を調整するものです。 水平クロックのエッジによって垂直同期信号がばたつかないように、74LS123の出力で見て、垂直同期信号の立ち下がりエッジが、水平クロック(74LS74のクロック入力)の立ち上がりエッジと立ち上がりエッジの中間あたりになるように調整します

写真1,写真2に実際の各部の動作波形を示します。

製作上の注意点

このシステムは、ディジタル回路とアナログ回路と の混在になっていますので、基板製作には特に注意が 必要です。

第9章で紹介したフィールド・メモリと同等な慎重な注意が必要です。特にA-D/D-Aコンバータ周辺では、アナログ・グラウンドとディジタル・グラウンドとの分離が大切です。

●引用文献●

- (1) 日本電気, μPD41101Cデータ・シート。
- (2) 日本電気, μPC1401CA, μPC1387Cデータ・シート.
- (3) 日本電気, µPD6902Cデータ・シート(開発速報)。

パソコンによる画像処理技術



桑村伸一 坂巻 暴頂

カメラで捉えた画像を、パターン認識などに利用するのにパソ コンを利用する例が増えています。ここでは市販のパソコン用画 像入力ボードを使い、画像処理技術の実情について検討していま す。巻頭のカラー口絵も参照してください。

最近のメモリ素子の大容量化に伴い, 画像処理シス テムが身近になってきました。特にパソコンの処理速 度の向上に伴い、パソコンで画像処理を実用的に行い たいという要望が出てきました.

また、パソコンの拡張スロットに差し込んで数画面 分のメモリ容量をもった,画像処理用のボードが各社 から販売されています。ここではこのようなボードを 利用して、どのようなことができるかをわかりやすく 解説したいと思います。

画像処理とは

● 用途から考えると

画像処理の用途は非常に広範囲にわたり一概に決ま りません。パソコンで行う場合は価格が安いために, 実際に画像処理をして役立てようという場合の基礎的 な実験が簡単にできます。しかし、実際にシステムに 組み込んで利用している例も多くあります。

画像処理を行う目的として一番多いのが、目視検査 を自動化する用途です。この用途では検査しようとす る物の個数、長さ、面積、重心といったデータを画像 から求めます。もっと単純化すれば、画面中のあるエ リアに、検査する物があるかないかということをチェ ックすることもあります。

工業用途では、処理は簡単でもスピードを要求する 場合が多くあります。その場合はシステムのスピード を最初に検討しておくことが重要です。

そのほか医学用途も以前から研究されでいます。医 学用途では細胞の顕微鏡画像をテレビ・カメラで取り 込み,画像処理を行って検査します。また、CT画像 や超音波断層像から断層像を多数取り込み、3次元に 再構成し立体像にするシステムもあります。

今後。画像処理を応用したシステムが多くなるもの と思われます。

2値化がベース

今回実験する画像処理用メモリ・ボードは、表1の ような仕様になっています。

この画像処理ボードの説明は、後述のパソコン画像

処理システムの構成法で詳しく解説します。写真1に その外観を示します。

写真2が実験に使ったシステムの全景です。CCD カメラ, PC9801VX2, マルチスキャン・カラー・モニ タ・テレビを使いました。モニタ・テレビは白黒モニ タ・テレビでもよいのですが、メモリ・ボードから疑 似カラーが出力できますのでカラーにしました。

写真3が処理される入力の原画像の一例で、写真4 が写真3の原画像を2値化した画像です。

メモリ・ボードのデータは6ビット(64階調)ですの で、写真4は階調がちょうど中間値で2値化されてい ます。中間値より明るいと白、暗いと黒の2色の画像 に変換します。 平面的な被写体の場合は、 この例のよ うに照明が均等に当たっている必要があります。

2値化して白または黒の画素の数を数えると面積が 求められます。この面積はたんに画素数にすぎません ので、長さがわかっている既知のものでキャリブレー

〈表 1〉 画像処理ボードFDM98-4の仕様 〔㈱フォトロン〕

負論理

入力信号:日本標準テレビ信号 水平周波数 15.75kHz

垂直周波数 60 Hz

映像レベル (複合映像信号) 1 VP-P 75Ω

出力信号

映像レベル (複合映像信号) 1 V_{P-P} 75Ω

擬似カラー映像信号

RED(TTL) 正論理

GREEN(TTL) 正論理

BLUE (TTL.) 正論理 H. SYNC(TTL)

画像メモリ容量

 $256 \times 256 \times 8 \times 4$

合計 256 Kバイト

A-Dコンバータ

6ビット (64階調)

基準電圧コントロール

(+) 側電圧 256段階に設定可能 (一) 側電圧 256段階に設定可能

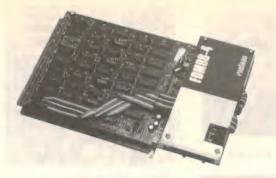
D-Aコンバータ

8ビット (256階調)

画 泰 类

横 256画素

縦 256 画素



〈写真 1〉画像処理ボードFDM98-4の外観



〈写真2〉システムの全景



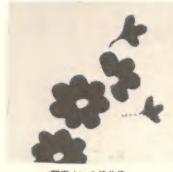
〈写真3〉入力原画像



〈写真5〉(a) トレース



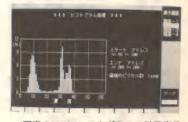
〈写真 6 > (a) カーソル内側の ヒストグラムを求める



〈写真4〉2値化像



〈写真5〉(b) 面積の結果表示



〈写真 6〉(b) ヒストグラムの結果表示

ションしておく必要があります。キャリブレーション した係数と画素数をかけて, 実際の面積を求めます.

2値化する目的は被写体の面積を求めたり、ラベリ ング(番号付け),収縮,膨張,細線化などを行う前処 理です。

● いろいろな画像処理技術

写真 5(a)は、花の部分の面積を求めるためにディジ タイザでトレースしています。写真 5(b)は、その面積 の結果をパソコンのディスプレイに表示したものの例 です。

2値化する場合は、原画像のうち目的とする像を背 景から分離するための、スレッショルドまたはしきい 値と呼ぶ濃度値を決める必要があります。しきい値は

画像を目で見ただけでは決めにくいため、ヒストグラ ムで画像濃度の分布状態を求めると決定しやすい場合 があります.

ヒストグラムは画像のなかの濃度値を、各濃度値ご との個数としてグラフにしたものです。

写真 6(a)は求めようとするエリアの所にカーソルを 表示し、カーソルの内側のヒストグラムを求めます。

写真 6(b)にヒストグラムを求めた例を示します。こ の写真に示すヒストグラムでは、背景と目的とする像 にヒストグラムの谷の部分があるため, しきい値が求 めやすくなっています。このヒストグラムだと、谷の 部分にしきい値を設定します.

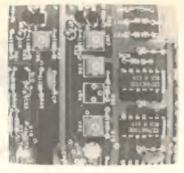
写真7は2値化像からラベリング。面積、重心など を求めたものをPC9801のディスプレイに表示したも のです。



〈写真7〉 ラベリングした物体の 結果表示



〈写真10〉 2×2ドット表示



〈写真13〉 実装忘れ基板 (中央のボリュームがない)



〈写真8〉 ラベリングした物体を カーソルで指示する (カーソルは実際は点滅してる)



〈写真11〉文字フォントの作成



〈写真14〉差の表示



〈写真 9〉 エッジの抽出結果 (中心部のみ)



〈写真12〉正常基板

また、テレビ・モニタの画像上のラベリングしたエリアにカーソルでわく取りをしています。その様子を写真8に示します。写真では見えにくいかも知れませんが、重心にもカーソルのポイントが出ています。

写真9は2値化した画像にエッジを抽出するフィルタをかけて、2値化像の輪郭を取り出したものです。 わかりやすくするため、画像の中心部のみを処理してあります。

写真10は、画像データ濃度をPC9801のディスプレイに2×2ドットを1画素に対応させて、2×2ドットのなかの光らせるドット数を変化させ、5階調の画像に変換して表示したものです。この方法を使うとPC9801のグラフィック画面に画像を簡単に表示できます。

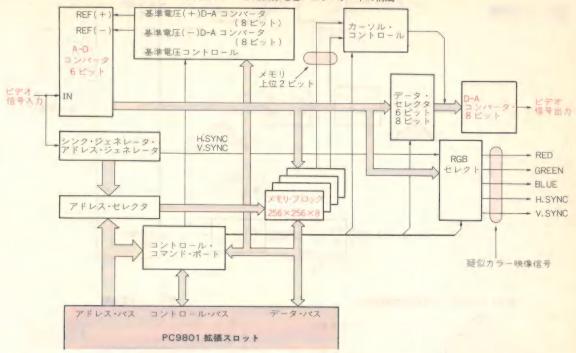
● 実際に使われている画像処理

実際にこの画像処理システムを応用した例として, 文字のフォントを作成するシステムがあります。文字 を手書きで紙に書き,それをテレビ・カメラで画像メ モリに取り込み,PC9801の画面で修正して文字のフ ォント・データとして利用しています。

修正している様子の画面を、写真11に示します。この方法だと、文字フォントの作成が手書きに比べて修正が簡単なため、スピード・アップが図れます。

このほかに、2枚の画像を取り込み、その差を調べて画像間の違っている所だけを検出する用途があります。この応用では、プリント基板の部品の実装忘れなどが簡単に検出できます。

写真12は正常な基板、写真13は部品実装ミスのある



基板です。写真14はその差を表示したものです。この 方法を使うとプリント基板の実装不良検査に応用でき ます。

画像処理システムのハードウェア

前述の実験に使った画像処理ボードについてハード ウェアの説明をします。

このボードはPC9801の拡張スロットにダイレクト に挿入するだけで、あとはテレビ・カメラとモニタ・ テレビ、パソコン(PC9801)を用意すれば画像処理シ ステムが構成できるものです。

図1にボードのブロック図を示します。このボードは大きく分けて四つのブロックになります。

第1は入力のビデオ信号をA-D変換する部分と、 処理結果をモニタ・テレビに出力するD-A変換部分です。第2はA-D変換した画像データを蓄えるメモリ部分です。

第3は同期信号を発生する部分で,第4はPC9801 とのインターフェース部分から構成されています。

● A-D変換部

図2でA-D変換部の動作を説明します。カメラから入ってきたビデオ信号(NTSCコンポジット映像信号)は、バッファ・アンプを経由しプランキング部分(ビデオ信号の黒の基準となる電位)をクランプしてA-Dコンバータに入力します。

A-Dコンバータは、外部から供給される(+)の基準 電圧と(-)の基準電圧の差を、このボードの場合は6ピットのディジタル・データに変換します。

もしA-Dコンバータの入力端子に入れる電圧が、(+)の基準電圧より高い場合はデータはオーバフローします。しかし、A-Dコンバータの出力は6ビットのフル・スケールのオール"1"です。このことをクリッピングされたと言います。

また(一)の基準電圧より低い電圧をA-Dコンバータの入力端子に入れた場合は、出力データはオール"0"になります。

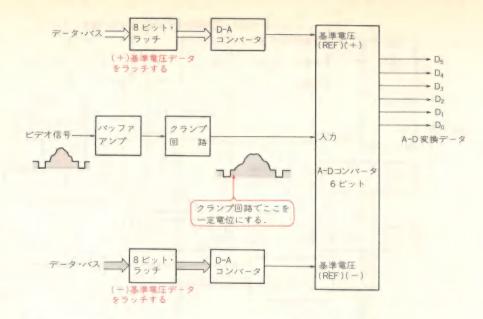
このボードは、PC9801から書き込めるポートを持っていて、このポートに(+)と(-)の二つのデータを書き込むと、書き込んだデータが8ビットのD-Aコンバータに接続され、各々A-Dコンバータの(+)と(-)の基準電圧としてA-Dコンバータにつながっています。

この各々の基準電圧を、入力の信号に応じて適当に変化させることによって、任意のレベルの濃度域をA-D変換することができます。また、入力の映像信号のレベルが低くコントラストがない場合でも、(+)の基準電圧を入力レベルに応じて変化させると、A-Dコンバータの有効な取り込みができます。この説明を図3に示します。

● D-A変換部

D-Aコンバータは**図4**のようになっており、メモリからのデータをアナログ信号に変換します。





〈図3〉A-Dコンバータの基準電圧設定



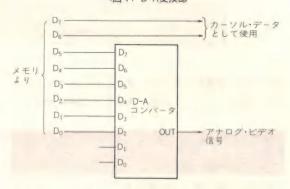
基準電圧をコントロールしてゲイン調整をする.

D-Aコンバータには8ビットのものを使っています。もしカーソルを使わないならば、メモリ・データの8ビットをそのままD-Aコンバータに接続することもできます。そして、PC9801からメモリに対して8ビットでデータを書き込むと、256階調の出力も行うことができます。

ここでは、メモリの上位2ビットはカーソル用として使います。2ビットありますので、1ビットずつ2枚のグラフィック・ビットとして画像信号に重畳します。写真15はこのカーソルを出した画像です。なお、カーソルの背景が明るい所に白のカーソルを書くと見えにくいので、カーソル部分の背景濃度が中間濃度(64階調の32階調目)より明るいとカーソルは黒になり、中間濃度より暗いと白くなるようになっています。

この方法を図5に示します。カーソルのビットと画像データのビット5のEX-ORをとり、データ・セレクタの出力で画像データを強制的に白または黒に置き換

〈図 4 〉 D-A変換部



えます. こうすることで、背景の濃度によってカーソルが見えにくいということをなくしています.

● 画像メモリ

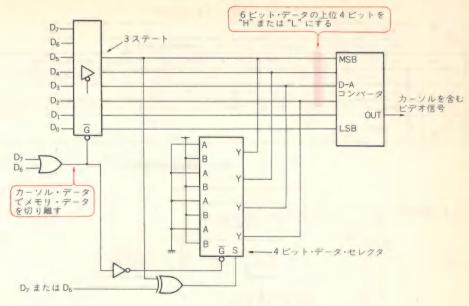
メモリ部分は64Kビット×4構成の256Kビットの ダイナミック・メモリを8個使っています。

表1に示したように、1画面は縦横256画素で構成していますので、アドレスは65536となり、4画面分の容量がポード上に実装されています。また、メモリは図6で示すようにPC9801のメモリ空間の1バンクを占有します。ビデオ信号の取り込みはリアルタイムに取り込まれます。1バンクに重なって四つの画像バンクがあり、バンク・セレクトして画面の切り替えを行います。

このボードには、PC9801から書き込めるコマンド・ポートがあり、表 2 のようになっています。このポートのビット 7 を "H" から "L" に変化させると、メモリに対してライト信号が出されます。

このライト信号は、このポートで4画面書き込みモードに設定してあると、(4/60)秒間メモリに対してラ

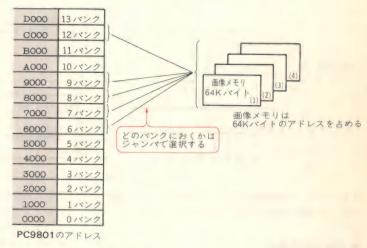






〈写真15〉カーソル表示 (背後の濃度により白黒反転する)

〈図 6〉 画像メモリのマッピング



イト信号がでます。

メモリ素子のアドレスは、PC9801からリードまたはライトするときと、モニタ・テレビに表示しているときと両方からのアドレスを必要とするためアドレス切り替えをしています。

通常は表示するためのアドレスが供給されていますが、PC9801からメモリ・リードまたはライトのときのみ、PC9801のスロットに出るアドレスがメモリ素子に供給されるよう切り替えます。メモリ・アクセスはサイクル・スチールで行われているため、モニタ・テレビに画像を表示中に、PC9801からリード/ライトしても表示画面は乱れないようになっています。

サイクル・スチールの方法は、1走査線中を64分割し、交互にCPUアクセス時間と表示アクセス時間と に割り当てます。表示アクセス時間中にCPUアクセ スが発生すると、CPUアクセス時間になるまでCPU にウエイトを発生します。

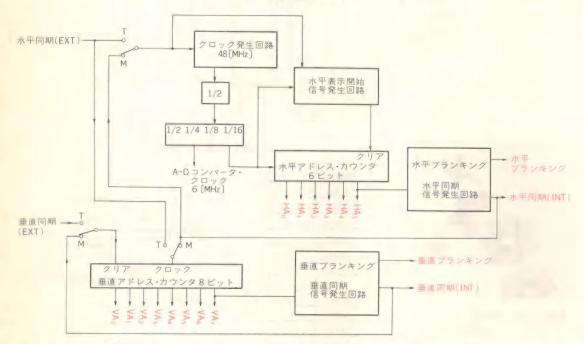
このCPUアクセス時間を作り出すために、リアルタイムにA-D変換しているディジタル・データを4画素分シリアル-パラレル変換し、4画素分を1アドレスとしてメモリに書き込みます。また、CPUより1画素単位でアクセスするには、PC9801のアドレス・バスの下位2ビットABOO1、ABO11を4画素の選択に用いて、ABO21からAB151でメモリ素子のアドレスを構成しています。

PC9801から見たアドレスと画素は対応していますので、座標の変換は不要です。

ダイナミック・メモリにつきもののリフレッシュは、 常時画像出力を行うために読み出していますので自動 的に行われます。テレビ信号の1走査線を64分割して

ピット 7	書き込みトリガ
ピット 6	取り込み画面数設定(1画面取り込み、または4画面連続取り込み)
ピット 5	カーソル・コントロール(メモリ・データ・ビット7をカーソルとして有効/無効の選択)
ピット 4	カーソル・コントロール(メモリ・データ・ビット6をカーソルとして有効/無効の選択)
ピット 3	D-Aコンバータ.8ビット・モード/6ビット・モード選択
ピット 2	画像メモリのデータをディスプレイに出力するか、入力信号をスルーでディスプレイに出力するかを選択
ビット 1	画像メモリ・バンク・セレクト

〈図7〉同期信号発生部



いますので、1 走査線でアドレスは64アドレス進み、 4 本の走査線で256アドレスとなってリフレッシュで きます。

同期信号の作成

同期信号の作成はアドレス・カウンタと共用しています。

図7で示すように、入力信号から分離した、水平および垂直の同期信号(EXT)でアドレスのカウンタをクリアします。図7で示すスイッチは、入力画像をスルーでモニタ・テレビに表示するか、メモリの内容を読み出すかを選択します。この図ではメモリの読み出し側になっています。

水平同期信号は、水平同期(EXTまたはINT)でクロック発生回路のクロック・ゼネレータをクリアし、原発振の48MHzをイニシャライズします。

これを分周して、A-Dコンバータの変換クロックとして用いる6MHzと、水平アドレス・カウンタのクロックとなる1.5MHzを作ります。

水平アドレス・カウンタは、水平表示開始時間まで

クリアがかかっています. このクリアが解除されると, 水平アドレスをカウントしていきます.

水平アドレスは6ビットあり、水平アドレスの最上位アドレス HA_5 が立ち下がるとブランキング、水平同期パルス発生回路でブランキングおよび同期パルスを作ります。

水平画素数は256個なので、水平アドレスは8ビット必要ですが、図の分周器の1/8、1/16出力で残りの4画素を選択します。

垂直のアドレスは垂直同期(EXTまたはINT)で垂直アドレス・カウンタをクリアし、水平同期(EXTまたはINT)をクロックとしてカウントします。垂直は256本ありますので8ピット必要です。水平のときと同じように、最上位アドレス VA_7 が立ち下がるとブランキング、垂直同期パルス発生回路でブランキングおよび同期パルスを作ります。

このように、アドレス・カウンタと同期信号発生器 を一部兼用しています。

スイッチは,入力画像を取り込むときと入力画像を

〈表3〉疑似カラー, 基準電圧 コントロール・ポート

ビット 7 使用していない	ピットフ	
ピット6)	ビット6	
ビット5 擬似カラー・モード選択	ビット5	
ビット4	ビット4	
ビット 3 使用していない	ビット3	基準電圧データ8ビット
ビット2 使用していない	ビット2	
ビット1 基準電圧のデータがプラスかマイナス選択	ビット1	
ビット 0 基準電圧コントロールの有効/無効選択	ピットロ	
(a)		(b)

モニタリングするときはT側になり、メモリの内容を 読むときはM側になります。画像を取り込んだ後でM側にしておけば、入力信号がなくなっても表示ができ ます。

PC9801の拡張バスから見たこのボードは、拡張メモリのようになっています。このほか、ボードの動作を決めるためのポートが三つあります。三つのうちつつは表2です。そして、残り二つは表3に示します。表3で示したポートは、A-Dコンバータの基準電圧コントロールの有効/無効の切り替えと、次に説明する疑似カラーの切り替え、および基準電圧のデータを書き込むポートです。

● 疑似カラー出力部

最後に疑似カラーの出力部の説明をします。疑似カラーとは、取り込んだ6ビットのデータの各ビットをディジタルのRED(赤)、GREEN(緑)、BLUE(青)の各色に表4に示すように割り当てます。

また、RGBの割当は 4 種類に変更できます。変更するには、表 3 (a)のポートの疑似カラー・モードを書き換えます。表 4 の(a)のときは、6 ビットの濃度が明るい順に白、黄、水色、緑、紫、赤、青、黒、と割り当てられます。表 4 の(b)、(c)、(d)と切り替えていくと、(a)の時の 1 色の中がより細かく表現できます。これを巻頭の口絵ページの写真に示します。この方法によって、白黒画面では判別しにくい濃度変化を、よりはっきりととらえることができます。

画像処理プログラムの設計法

今回使ったシステムで、簡単な画像処理プログラム を作ってみました。環境は以下のとおりです。

パソコン PC9801VX2

ハード・ディスク 20Mバイト

RAMディスク 2Mバイト

MS-DOS Ver2.11

MASM Ver3.0

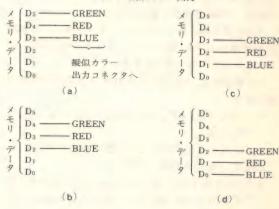
LINK Ver3.0

Microstft C Ver3.0017

処理の内容は以下のように決めました。

- (1) カメラからの画像をメモリに取り込む。
- (2) 取り込んだ画像の白黒を反転させる。

〈表4〉疑似カラー出力



(3) 反転させた画像を2値化する。

以上の処理を行うために、Microsoft C(以下MS-C)で使える関数をアセンブラで作成しました。ここで作成したプログラムはすべてスモール・モデル用です。

アセンブラのプログラムをリスト1に示します。

● 基本的な使い方

ここで使用した関数はfdmgetl4(), fp eek(), fpoke()です。

fdmget14は画像メモリのコマンド・ポートを4画面モードにし、書き込みトリガを"H"から"L"に変化させます。これで画像メモリは、入力信号を4画面分リアルタイムでメモリに取り込みます。実際は、コマンド・ポートのほかの状態を変化させないで書き込みトリガだけを変える必要がありますが省略します。

f pok e は画像メモリのセグメント・アドレスと X, Y座標, 書き込むデータを指示して画像メモリに 書き込みます。

座標は画面の横方向をX座標,縦方向をY座標とします。

以上の関数を使い、最初に決めた処理を行います。 そのプログラムをリスト2に示します。リスト1とリ スト2のアセンブルとコンパイル, リンクはリスト3 のバッチ・ファイルで行います。

画像処理のプログラムは、このようにX、Y座標を移動しながら画素データを読み込み、そのデータを加工して元の座標にもどすという処理が多くあります。

● 自動 2 値化の方法

このプログラムで行った2値化は、2値化する濃度 が一定でしたが、次に自動2値化のアルゴリズムを簡 単に説明します(この方法は大阪大学工学部応用物理 学教室 一岡研究室のご協力による)。

方法は図8(a)に示したように、 9×9 エリアの濃度の平均値をしきい値として、 9×9 の中心の A_s の 3×3 のエリアを2 値化します。

まず最初に $A_i - A_s$ のそれぞれのエリアの平均値を求めます。

 $A_1 = (P_{11} + P_{12} + P_{13} + P_{21} + P_{22} + P_{23} + P_{31} + P_{32} + P_{33}) / 9$

エリアの A_2 から A_3 についても同様に求めます。 次に A_1 $-A_3$ の平均値Aを求めます。

 $A = (A_1 + A_2 + A_3 + A_4 + A_5 + A_6 + A_7 + A_8 + A_9)/9$ ここで求められたAをしきい値として、 A_5 の 3×3 のエリアを図(b)に示すように 2 値化します。

画像の濃度階調を $0 \sim 63$ の64階調として、2 値化する画素の濃度をP、しきい値をAとすると、

 $A \leq P$ のときはP = 63(白)

A > PのときはP = 0(黒)

とすることにより2値化像が得られます。

例えばある3×3のエリアが図9(a)であるとき、しきい値が32であれば、結果は図(b)のようになります。この操作を1画面全体について行いますが、X座標を3画素ずつ移動していき、Y座標についても同様に行います。

この方法による自動2値化では、画面の端の3画素 については2値化できません。また3で割り切れない ものの端数のエリアについても2値化できないため、 これらのエリアを"0"とする必要があります。

2値化にはこのほかいろいろの方法が考えられますが、希望するしきい値を決定することは難しいようです.

コントラストを強調するには

次に入力した画像のレベルが小さい場合,次のような処理を行うとコントラストが強調されます.

まず、処理するエリア全体の最高濃度 H_a 、最低濃度 H_a を求めます。処理する前の画素の濃度を L_P とし、処理後の濃度を L_X とします。そして各画素ごとに次の計算を行います。

 $L_X = 63 \times (L_P - H_i) / (H_a - H_i)$

この方法を使い処理した画像を**写真16**に示します。 処理は画面の中心だけを行っています。

マスク処理について

画像処理の方法では、このほかにマスク処理という ものがあります。マスク処理は注目した1画素に隣接 する8画素と、マスク・データとの演算結果を注目し た1画素に反映させる処理です。

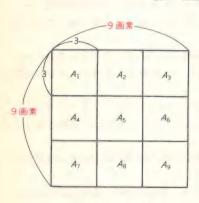
この方法で<u>画面のノイズを減少</u>させることができます。マスク・データとしては図10を使います。

演算の方法は、隣接する画像データとマスク・データを次式のように計算します。図11の P_0 は、注目した画素の濃度、 P_1 から P_0 は隣接した画素の濃度です。また M_1 から M_0 はマスク・データです。 P_0 は演算結果

〈写真16〉 中央部のみ コントラスト強調



〈図8〉自動2値化のアルゴリズム



(a) 9×9 画素

| P₁₁ | P₁₂ | P₁₃ | P₂₁ | P₂₂ | P₂₃ | A₂ | A₃ | P₃₁ | P₃₂ | P₃₃ | A₅ | A₆ | A₇ | A₈ | A₉ | A₇ | A₈ | A₉ | A₉ | A₇ | A₈ | A₉ | A₉ | A₇ | A₈ | A₉ | A₈ | A₉ | A₇ | A₈ | A₉ | A₈ | A₉ | A₇ | A₈ | A₉ | A₉

〈図9〉濃度階調の2値化

	20	33	27	
(a)	30	35	38	
	40	30	24	
		1	しきい	(值 3)

つ値化像

	= 12.019						
	0	63	0				
(b)	0	63	63				
	63	0	0				

トランジスタ技術

M_1	M ₂	M ₃
M ₄	Mo	M ₅
M ₆	M ₇	M ₈

Mo~M8はすべて1とする. また、Moを8とする場合も ある.

〈図11〉注目画素に隣接した 画素データ

P1	P2	P ₃
P ₄	Po	P ₅
P ₆	P ₇	P ₈



Po:注目画素



〈写真17〉 3次元表示

の濃度値です。

 $P_A = (P_1 \cdot M_1 + P_2 \cdot M_2 + P_3 \cdot M_3 + P_4 \cdot M_4 + P_5 \cdot M_5 + P_5 \cdot M_5$ $P_6 \cdot M_6 + P_7 \cdot M_7 + P_8 \cdot M_8 + P_0 \cdot M_0) / 9$

このマスク・データの場合では、処理後の画像のぼ けが大きいため、マスク・データのMoを8にした次式 の方法もあります.

P4=(ここは同じ)/16

● 濃度を3次元的に表示するには

最後に取り込んだ画像の濃度を読み、その濃度を3 次元的にPC9801のディスプレイに表示するプログラ ムを紹介します。

このプログラムでは、先のリスト1を拡張して、 MS-Cで使えるグラフィック・ライブラリSLIB98. LIB(自作)と、この画像ボード専用のライブラリ SLIBFDM. LIB(自作)を使用しています。MS-C用 の市販されているグラフィック・ライブラリもありま す。

使用した関数を次に示します。

ginit() PC9801のグラフィックLIOを初 期化します。PC9801のグラフィックを使う場合は最 初に必ずこの関数を呼びます。

gcls() PC9801のグラフィック画面をクリ アします。

t c l s() PC9801のテキスト画面をクリアし

ます

tlocate(x, y) PC9801のカーソル位置 をx, yに移動します。

fdminit(FDM-SEG, WORK-SEG, FDMPORT-A, FDMPORT-B, FDMPO RT-C)

画像ボードの画像メモリ・アドレス、ポート・アド レス、ワーク・アドレスを初期化します。

gline(x0, y0, x1, y1, palle t, style)

PC9801のグラフィック画面に、pallet,s tyleで指定したラインを書きます。

リスト4にMS-Cで書いたプログラムを示します。 リスト5にリスト4のプログラムのコンパイル、リン クを行うバッチ・ファイルを示します.

写真17にその結果を示します。

●参考文献●

- (1) 長尾真;ディジタル画像処理, ㈱近代科学社, 昭和60年5月 1日, 第8刷.
- (2) 吹抜敬彦; FAX, OAのための画像の信号処理, 日刊工業新 聞社, 昭和57年10月20日, 初版第1刷。
- (3) 田村秀行; コンピュータ画像処理入門, 総研出版, 昭和60年 8月10日, 第1版。



I/F BOOKS

好評発売中

画像処理システムの基礎と設計・製作

Z80システムで学ぶ入門から実践まで-

A5判 定価 1,545円 216頁

マイクロコンピュータの及ぼした影響のひとつに、パターン処 理技術の進歩があり、その典型的なものとして画像処理技術が 普及しつつあります。 本書は、パソコンを効果的に使い、身近 かに画像処理システムを構築しようという目的で書かれたもの です。ハード/ソフト共に、その実用技術を公開しています。

CQ出版社◇◇◇〒170 東京都豊島区巣鴨1-14-2

######################################			t	4	u.			
FOR MILES SEEC Macro CONNST Segment ENDDS macro DATA Segment ENDDS macro TEXT Segment BSS Segment BSS Segment BSS Segment BSS Segment BSS Segment ENDD MACRO ENDD MACRO ENDD MACRO ENDD MACRO TEXT Segment SESUM ENDPS macro TEXT Segment ASSUM ENDPS TABLE FOMPORT B FOMPORT C TEXT SEGMENT ASSUM CONST	**** procedure	macro for data segment	macro for data segment:end	macro for code segment:	macro for code segment;end	K12 r MODE SET		

gfmit(); gcls(3,7); tlocate(23,0); tcls();
fdmint(FDM_SEG, WORKSEG, FDMPORT_A, FDMPORT_B, FDMPORT_C);
three(); x1 = ((x-ix0)*5)/3; fy = fyoff-(fpeek(FDM_SEG,x,y)/5); gllne(x0,fy0,x1,fy,4,-1); fy0 = fy: x0 = x1; Gazou memory segment Work segment Command port fy0 = fyoff-(fpeek(FDM_SEG,1x0-2,y)); 1: MSC SAMPLE2 /1a:\INCLUDE\; 2: LINK SAMPLE2.SAMPLE2.nul,a:\ID\SLIBC+SLIB98+SLIBFDM fy0.fy,x0,x1,x,y,ix0=11,iy0=20,fyoff=20; for(x = 1x0; x < fmax; x += 2) for (y = 1y0; y < 256; y += 3){ x0 = 0;* * * 0x00D0 0x00D4 0x00D8 0x00DC 0xC000 0xB000 fyoff += 2; 1: MASM MSC,MSC; 2: MSC SAMPLE1 /IA:*INCLUDE*; 3: LINK SAMPLE1 MSC,SAMPLE1; 1: #define FDM_SEG
2: #define POMFREG
4: #define FDMPORT_A
4: #define FDMPORT_B
5: #define FDMPORT_C
6: #define FDMPORT_C
7: #define fmax 255
8: くリスト3> くリスト4> 〈リスト5〉 18: three() main() int

dat = fpeek(FDM_SEG.1 . J) & MASK_DATA:
dat = ~ dat:
fpoke(FDM_SEG, 1, J , dat);

データ2値化(3fhのマスク)

for (j = 15; j <= 255; j++)

for (i = 0 : i <= 255 ; i++)

19: int dat; 20: int i, j;

neg()

FDM SCREEN NEGATE

fdmget14();

two();

main()

6ピット最大データ6ピット最小データ

* *

63

f d m セグメント マスクデータ

*

0xC000

<stdio.h>

1: #include 2: #define FDM_SEG

ベリスト2>

*

4: #define MASK_DATA

5: #define MAX_DATA
*/
6: #define MIN_DATA

dat = fpeek(FDM_SEG , i , j) & MASK_DATA;

for (j = 15; j <= 255; j++)

for (i = 0; i <= 255; i++)

int dat: int i. j : int thresh = 31 :

(* ---

(dat>thresh) dat = MAX_DATA; else dat = MIN_DATA ; fpoke(FDM_SEG , i , j , dat);

パソコン用画像入力ボードの 設計・製作



小野隆夫

パソコン用画像入力ボードも、高機能を望まなければ、低価格に実現できます。ここでは特別なA-Dコンバータや画像メモリを必要としない、多階調の画像入力ボードの実例を紹介します。

ここ数年のマイコンの処理能力の向上は目ざましく。 10年前には考えられなかった個人レベルでの画像処理 が、現在では十分可能な状態になってきました。

画像入力装置には、ディジタイザ、タブレット、ライト・ペンといった従来からの装置のほかに、最近ではイメージ・スキャナといったハンド・スキャン方式の簡易画像入力装置も製品化されるようになりました。

ところで、上記のものよりコスト高にはなりますが、 効率のよい入力装置として、テレビ・カメラを使用したものがあります。これはフレーム・メモリなどとも呼ばれ、1/30秒ほどで画像全体を入力してしまいます。 つまり、高速A-Dコンバータによって量子化された画像データを、CPUを介さずに次々と画像メモリに書き込むという、DMA方式で動作しているものです。

しかし、この方式は、大容量の画像メモリと高速A-Dコンパータが必要とされます。そこで、フレーム・メモリの 1/10~1/100のコストで、テレビ・カメラからの画像入力ができないかと考えたのが、ここで述べるカメラ・インターフェース・システムです。

ここで製作するインターフェースには、次のような 特徴があります。

- (1) NTSC方式に準拠する白黒テレビ・カメラが接続される
- (2) 静止画を 2 値化して入力する
- (3) 8階調入力も可能
- (4) ホスト・コンピュータとしてPC9801を使う
- (5) PC9801の後部スロットに納まるサイズ
- (6) フレーム・メモリの 1/10~1/100の製作コスト
- (7) 1 画面の入力時間は約1.4秒。

画像入力インターフェースの構成

ビデオ・カメラの画像を入力する装置として、画像メモリ装置(フレーム・メモリ装置)というのがあり、数種類のものが市販されています。これらは、映像信号をサンプリングして、明るさに応じてディジタル化(量子化)した画像データを、DMAにより次々とリフレッシュ・メモリに入力します。1 画面につき、1/30

秒程度で入力できますが、高速A-Dコンバータと大容量のリフレッシュ・メモリを必要とします。

表1が、DMA方式とプログラム方式の相違点です。 入力に要する時間が多少かかってもよい、または2値 化が入力できればよい、といった用途には、安価で小型に製作できるプログラム制御方式がよいでしょう。

● 動作の概略

プログラム制御方式によって画像入力をするための インターフェース構成は,図1に示したとおりです.

1フレームは図2のように座標化されており、データの欲しい座標をインターフェースに与え、サンプリング要求をすると、1/30秒以内にデータを用意して、レディ信号を返送します。これが動作の概略です。

走査線カウンタは、図3の走査線を数えます。ただし、上から順に1、264、2、265…と数えるのではなく、これを0、1、2、3…と数えていきます。

第1フィールドでは、1、2、3…263で、第2フィールドでは、263、264…525の走査線は、コンピュータから見たときに、第1フィールドで、0、2、4…となり、第2フィールドで1、3、5…となります。したがって、1フレームは、カウンタ値が偶数になるフィールドと、奇数になるフィールドとから成り立っていると見なすことができます。

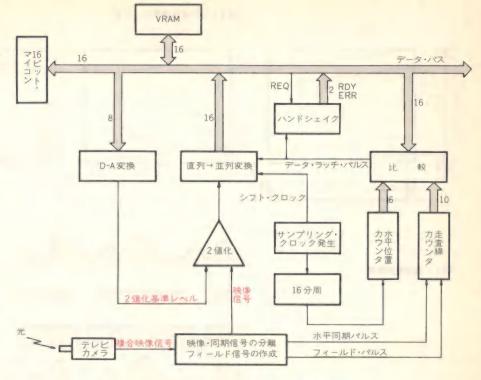
水平位置カウンタ値は、1本の走査線の左端からの 大きさを示します。

両カウンタによって、1フレームはVRAMの座標

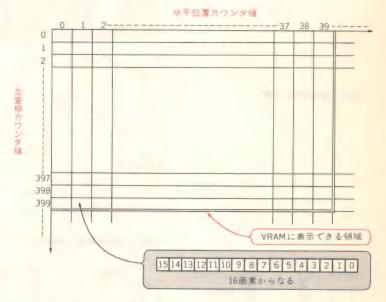
〈表 1〉 DMA方式とプログラム方式の相違点

	DMA方式	ブログラム方式
入力方法	ハードウェア制御 (ダ イレクト・メモリ・ア クセス方式)	ソフトウェア制御 (CPUによるアクセス 方式)
入力時間	リアル・タイム	CPUの動作速度による が, DMA 方式の数十倍 以上かかる
A-D変換器	高速なもの (一般的に 200ms程度)が要求される	低速なものでよい
画像メモリ	専用の外部メモリが必 要	不要
コスト	高い	DMA方式の数分の1~ 数十分の1

〈図 1〉 カメラ・インターフェ ース・システムの構成



〈図2〉フレームの座標化



のように扱うことができます。図2の縦400ライン、 横40ワードを取り出すと、それはちょうど 640×400 の VRAMに表示できる領域になります。

図1にある直列-並列変換の並列出力の16ビットには、走査線カウンタ、水平位置カウンタによってポイントされた、フレーム内のある位置の画像データを2値化したものが出力されています。このデータは、両カウンタ値の変化に伴い、次々に更新されます。

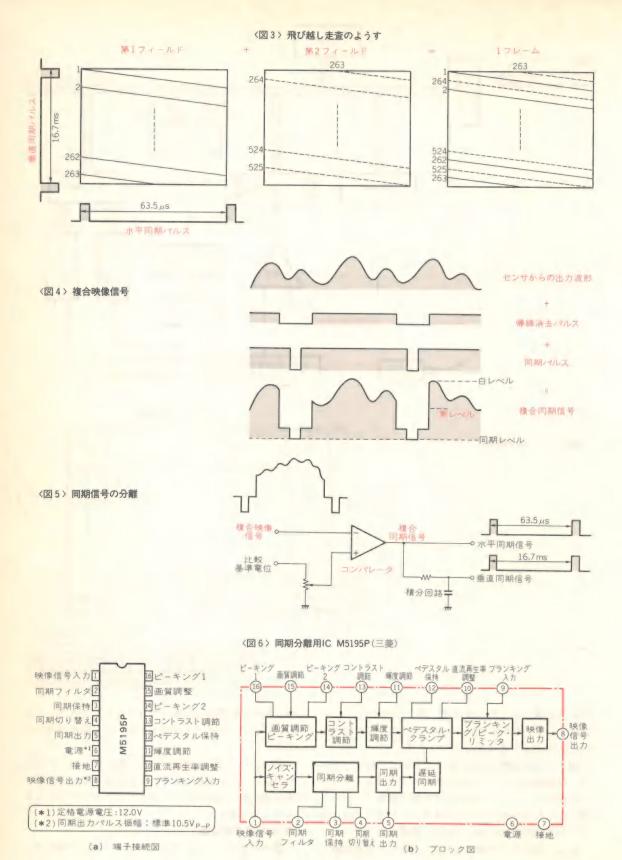
もし,両カウンタ値がコンピュータから比較回路に

与えられた座標値と一致したならばデータはラッチされ,ハンドシェイク・ポートからレディ信号が送出されます。

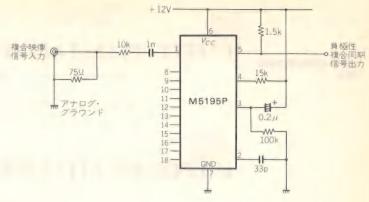
図1のD-A変換回路に与える値によって、2値化の比較レベルが変化します。これによって、8階調の表現や照度の自動補正などが、ソフトウェアによって可能になります。

同期信号の分離

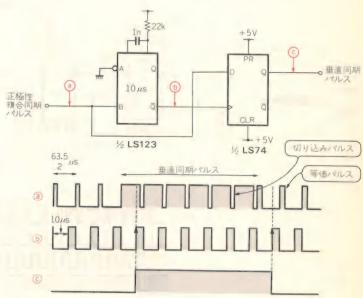
図4にあるように、テレビ・カメラの出力信号は、



〈図7〉同期分離回路



〈図8〉垂直同期信号の分離



複合映像信号です。図のように、映像信号の黒レベルと同期信号レベルの間にしきい値を設けたコンパレータによって、容易に分離できます。複合映像信号から分離した同期信号を、積分回路に通して垂直同期信号を得ます。図5に分離の概念図を示します。

ここでは、同期信号を分離するのに専用の同期分離 ICを使い、垂直同期信号の分離はディジタル的に行います。

図6に、同期分離用IC M5195Pのブロック図とピン接続図を示します。このICは、映像信号の処理ができますが、ここでは同期分離の部分しか使っていません。図7に回路例を示します。

図8が、複合同期信号から垂直同期信号を分離する回路です。

● フィールド識別信号の作成

図3のように、1フレームは2フィールドからできており、第1フィールドの終わり~第2フィールドの始めと、第2フィールドの終わり~第1フィールドの始めのようすは、図9のようになっています。

1フレームを正しく作るには、両フィールドの重ね方が問題となります。

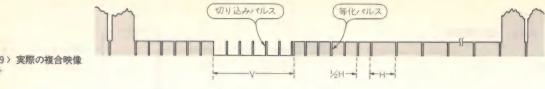
第1フィールドと第2フィールドを識別するための 信号をつくる回路を図10に示します。

ここでは、垂直同期信号の後ろ側に現れる等化パルスの数の違いを利用しています。図9のような正確な標準信号を作るのはめんどうなため、テレビ・カメラの中には、等化パルス、切り込みパルスが簡略化されているものがあります。数種類のカメラで試してみましたが、この回路でいずれも正しい論理のフィールド識別信号が得られました。

● サンプリング回路の構成

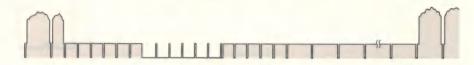
図4のように、連続した映像信号はアナログ信号ですので、これを離散的なディジタル信号に変換しなければなりません。このためには、普通、図11にあるようなサンプリングと量子化を行います。

入力信号は、特別なスイッチであるサンプラを通ります。スイッチは、サンプリング・パルスによって時間間隔tで開閉されます。このスイッチの開閉が、い



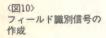
〈図9〉実際の複合映像 信号

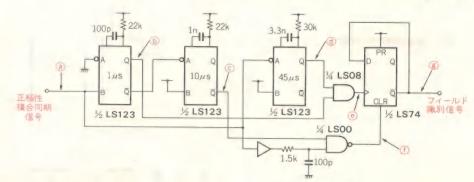
(a) 第2フィールドの終わり~第1フィールドの始め

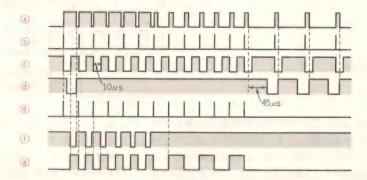


(b) 第1フィールドの終わり~第2フィールドの始め

(V:垂直同期期間 H:水平同期期間







わばサンプリングに当たります。

スイッチを閉じたときに、出力にはその時刻の入力 信号の大きさが現れます。しかし、その値は無限の精 度で得られるのではなく, 例えば四捨五入して整数化 されるわけです。一言でいえば、この整数化を量子化 といい、四捨五入したことによる誤差を量子化誤差と いいます。

走査線1本分を横640ドットのVRAMに表示するた めには、どのくらいの周波数のサンプリング・パルス を与えればよいでしょうか。

水平走査の周期は63.5µsですが、この中には画像 データではない水平同期パルスと水平帰線消去パルス の期間が含まれ、それは最小16.5%あります。したが って、画像表示に関係する期間は、53.0µsになりま す. この期間に640のサンプリング点を設ければ、サ

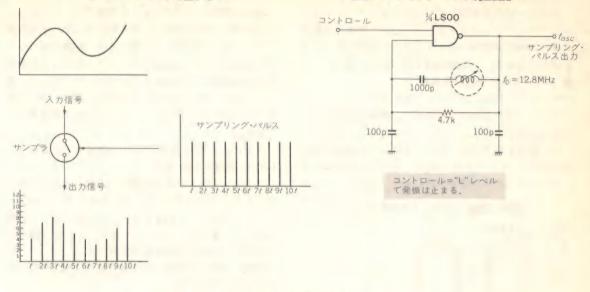
ンプリング周期は82.8nsとなり、サンプリング周波数 は約12MHzとなります。図12にあるのが、サンプリ ング・パルス発生回路で、周波数が可変でき発振停止 のコントロールができます。

さて、ここでは、映像信号を2値化するだけなので、 量子化は容易です。映像信号をあらかじめ定めた基準 レベルで比較し、直列-並列変換のために、シフトレ ジスタに入力します。シフトレジスタのシフト・クロ ックとして、サンプリング・パルスを加えます。する とシフトレジスタの並列出力には、ディジタル化され た画像データが出力されています。

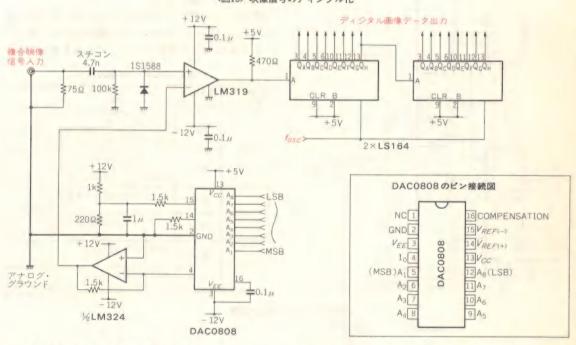
2 値化のための基準電位は、D-Aコンバータによ って与えます。コンピュータから、2値化レベルをソ フトウェアによって変更できるようにするためです。 この回路を図13に示します。

〈図11〉サンプリングと量子化

〈図12〉サンプリング・パルス発生回路



〈図13〉映像信号のディジタル化



● 走査線カウンタ、水平位置カウンタ

走査線カウンタは、走査線の物理的な位置関係を示します。走査線を走査順で数えると、上から、1、264、2、265…となりますが、2641、20、265 なりますが、2641、20、265 なりますが、2640 となります。

走査線カウンタは、10ビットのカウンタですが、上から9ビットはバイナリ・カウンタで、LSB(最下位ビット)はフィールド識別信号をそのまま使います。このことによって、1フィールドごとに、奇数・偶数の列を発生します。バイナリ・カウンタは、垂直同期

パルスでクリアされ、水平周期パルスでカウントされます。

水平位置カウンタは、1走査線中の位置を示すものです。ここでは、前述のシフトレジスタが16回シフトされるごとに、バイナリ・カウンタをインクリメントします。したがって、画像データの640ドットは、このカウンタの40に相当します。水平位置カウンタは、水平同期パルスでクリアされ、サンプリング・クロックを16分周したクロックによってカウントされます。

両カウンタによって、1フレームは先に示した図2

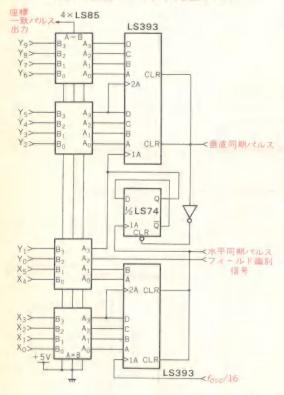
のように座標化されます。

両カウンタの出力は、ディジタル・コンパレータに入力され、コンピュータから与えられた座標と比較されます。両方の値が一致したときに、座標一致パルスが出力されます。この回路図を図14に示します。

● ハンドシェイク回路の構成

サンプリングは、コンピュータからサンプリング・ リクエスト信号を受けて開始され、画像情報のディジ タル化が終了すると、コンピュータに対してデータ・ レディ信号を送ります。もし、1フレーム期間(1/30 秒)以内にディジタル化に成功しなかった場合は、サ ンプリング・エラー信号を返します。以上が、ハンド

〈図14〉走査線カウンタ、水平位置カウンタ



シェイク回路の動作です。

図15が実際のハンドシェイク回路です。コンピュータから与えられた座標と、走査線カウンタ、水平位置カウンタの示す座標とが一致すると、座標一致パルスが入力されます。この時点で、シフトレジスタの並列出力には画像データが現れていますので、データ・ラッチ・パルスでこれをラッチします。同じパルスでD型フリップフロップをトリガして、レディ信号をつくります。

コンピュータが次のリクエスト信号を与えるまで、 レディの状態は続きます.

コンピュータが与えた座標が、実際にはフレームに存在しないような値であったときは、データ・ラッチ・パルスは出力されません。このとき、エラー信号が出力されますので、ソフトウェアで、レディ信号と共にエラー信号を監視すると便利です。

REQ, RDY, ERRなどの信号線は, I/Oアドレス に割り付けておきます。

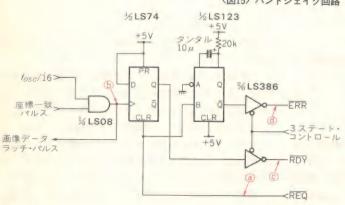
● 1/0ポートの割り付け

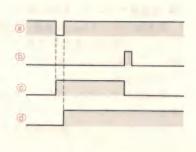
表 2 に、I/Oアドレスの割り付けのようすを示します。また、図16に、I/Oポートの構成図を示します。 ここでは $\frac{PC9801}{E}$ 接続することにしますが、8086を

〈表 2 > 1/0ポートの割り付け

I/O アドレス	CPUから 見た方向	機能					
	IN	レディ信号 (ビット 0)					
DOH	114	エラー信号 (ビット7)					
DOH	OUT	サンプリング要求					
	001	D-Aコンバータ用ラッチ					
D2H	IN	ディジタル画像データ用ラッチ (下位バイト)					
Dan	OUT	サンプリング位置座標用ラッチ (下位バイト)					
рзн	IN	D2HのINと同じ (上位バイト)					
DoH	OUT	D2HのOUTと同じ (上位バイト)					

〈図15〉ハンドシェイク回路





端子番号	信号名	方向	機 能	端子	信 号 名	方向	機 能
A ₁	GND			Bı	GND		
A ₂	V1			B ₂	V1		
Аз	V2			B ₃	V2		
A4	AB001	I/O	アドレス・バス	B ₄	DB001	I/O	データ・バス
A ₅	AB011	I/O	アドレス・バス	B ₅	DB011	I/O	データ・バス
A ₆	AB021	I/O	アドレス・バス	B ₆	DB021	I/O	データ・バス
A7	AB031	I/O	アドレス・バス	B ₇	DB031	I/O	データ・バス
As	AB041	I/O	アドレス・バス	B ₈	DB041	I/O	データ・バス
A9	AB051	I/O	アドレス・バス	B ₉	DB051	I/O	データ・バス
A10	AB061	I/O	アドレス・バス	B ₁₀	DB061	I/O	データ・バス
A11	GND			B ₁₁	GND		
A ₁₂	AB071	I/O	アドレス・バス	B ₁₂	DB071	I/O	データ・バス
A ₁₃	AB081	I/O	アドレス・バス	B ₁₃	DB081	I/O	データ・バス
A14	AB091	I/O	アドレス・バス	B ₁₄	DB091	1/0	データ・バス
A ₁₅	AB101	I/O	アドレス・バス	B ₁₅	DB101	1/0	データ・バス
A ₁₆	AB111	I/O	アドレス・バス	B ₁₆	DB111	1/0	データ・バス
A17	AB121	1/0	アドレス・バス	B ₁₇	DB121	1/0	データ・バス
A ₁₈	AB131	1/0	アドレス・バス	B ₁₈	DB131	1/0	データ・バス
A19	AB141	I/O	アドレス・バス	B ₁₉	DB141	1/0	データ・バス
A20	AB151	I/O	アドレス・バス	B ₂₀	DB151	1/0	データ・バス
A ₂₁	GND	-		B ₂₁	GND	2/0	, ,
A22	AB161	I/O	アドレス・バス	B ₂₂	+12V		
A23	AB171	I/O	アドレス・バス	B ₂₃	+12V		
A ₂₄	AB181	I/O	アドレス・バス	B ₂₄	IR31	I	INTo
A ₂₅	AB191	I/O	アドレス・バス	B ₂₅	IR51	I	INT
A ₂₆	AB201	I/O	アドレス・バス	B ₂₆	IR61	I	INT ₂
A27	AB211	I/O	アドレス・バス	B ₂₇	IR91	I	INT ₃ (5'HD)
A28	AB221	I/O	アドレス・バス	B ₂₈	IR101/IR111	I	INT41/INT42 (1)
A29	AB231	I/O	アドレス・バス	B ₂₉	IR121	I	INT5
A ₃₀	INTO	0	7 1 5 7 7 7 7	B ₃₀	IR131	I	INT ₆
A ₃₁	GND	-		B ₃₁	GND	1	114.1.0
A32	IOCHK0	I	外部 NMI	B ₃₂	-12V		
A33	IOR0	1/0	コマンド	B33	-12V		
A34	IOWO	I/O	コマンド	B ₃₄	RESET0	0	DECET
A ₃₅	MRC0	I/O	コマンド	B ₃₅	DACK00	0	RESET
A ₃₆	MWC0	I/O	コマンド	B ₃₆	DACK30/DACK20		5'HD
A ₃₇	S00	1/0	S0	B ₃₇	DRQ00	0	AUX (1)
A38	S10	I/O	S1	B ₃₇	DRQ00 DRQ30/DRQ20	I	
139	S20	I/O	S2				AUX ⁽¹⁾
140	LOCK0	I/O	32	B ₃₉	WORD0	I	
-	GND	1/0		B40	CPKILL0	I	
Au				B ₄₁	GND		A TO AN ALL MAY IN
142	CPUENB10	0		B42	RQOT0	I	バスの解放要求
143	RFSH0	0		B ₄₃	DMATC0	0	END OF PROCES
Ass	BHE0	I/O		B44	NMI0	0	
145	IORDY1	I	E 0050 // 01503 (7 /2)	B ₄₅	MWE0	0	
146	SCLK1	0	7.9672/4.9152MHz ⁽²⁾	B46	HLDA00	0	
47	S18CLK1	0	307.2kHz	B47	HRQ00	I	
148	POWER0	0	電源信号	B48	DMAHLD0	I	
149	+5V			B ₄₉	+5V		
A50	+5V			B50	+5V		

(1) スロット ø 1, ø 2, ø 3/スロット ø 4 (2) 8 MHz/5 MHz



使った16ビット・マイコンであれば、デコーダを少し変更すれば接続できます。回路図を示す前に、PC9801の拡張スロットについて説明します。

PC9801の背面には、拡張スロットが用意されています。ここには表3に示すスロット・バスが出ています。普通はここに、増設RAMボードや固定ディスク・インターフェース・ボードを実装します。自作したインターフェースは、ユニバーサル・ボード(PC9801-04)に組むとよいでしょう。

ここで利用する信号線とその機能を,表 4 にまとめておきます。この中でBHE0について説明を加えます。これは,8086のBHEに接続されています。BHEと A_0 の組み合わせによって,アクセスするI/Oの選択を行います。

80860 I/O構成は、I/Oアドレスが $0\sim65535$ で、それぞれが 1 バイトの大きさです。16 ビットのワード・データは、任意の連続した 2 バイト単位で扱われます。表 2 の D 2 H, D 3 H 番地には、それぞれ 8 ビットのポートが設けてあり、1 バイトごとに 2 回のアクセスでデータを扱うことができます。

また, D2H, D3Hの計16ビットを1ワードとみなして, 1回のアクセスでデータを転送することもできます。ワード単位でのアクセスは, 偶数アドレスに対して行うのが時間的に有利です.

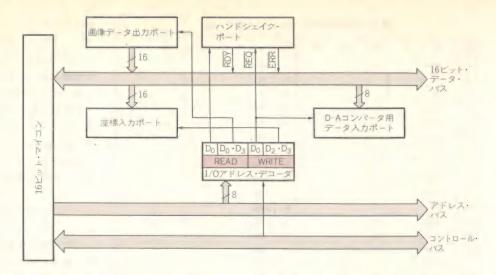
また、ワード単位でのアクセスのほうがバイト単位よりも有利で、機械語でのアクセスはそうすべきでしょう。バイト単位でのアクセスをせざるを得ないのは、BASICのINP関数やOUT命令を用いるときです。

図17に,バイト転送をした場合と, ワード転送をした場合の, BHEと A₀の組み合わせを示します.

I/Oポートの回路図を図18に示します。

図19に、PC9801用のカメラ・イン ターフェース・システムの全回路図 を示します。図1のブロック図や、

〈図16〉 I/Oポートの構成



〈表 4 〉 使用するPC9801の信号線

信号名	機能
AB001 AB008	アドレス・バス
DB001 DB151	データ・バス
IOR0	I/Oアクセスのリード・ストローブ
ĪOW0	I/Oアクセスのライト・ストローブ
BHE0	データ・バスの上位8ビットを有効にする
CPUENB10	CPUがバスを使用中にロー・アクティブ
+ 5 V	1スロット最大 0.5A
+12 V	1スロット最大 0.06A
-12 V	1スロット最大 0.07A
GND	

前記の各部の説明と合わせて見れば理解しやすいと思います。写真1がインターフェース・ボードで、写真2がPC9801Fの後部スロットに挿入したところです。

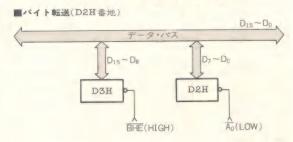
ソフトウェアの設計

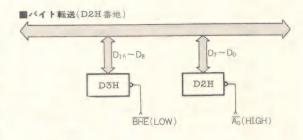
● ハンドラの機能

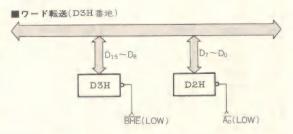
このハンドリング・プログラムの機能は、ひとことでいうと、フレームからVRAMへ画像データを転送することです。映像信号の1フレームは、ハードウェアによって図20のように座標化されています。この1フレームの中の縦400ライン・横40ワードがVRAMに納まる大きさです。PC9801では、縦400・横640ビットのグラフィック表示のとき、1画素が正方形になります。ここで紹介するハンドラには、次のような特徴があります。

(1) フレームの中の、縦400ライン・横40ワードを、VRAMの640×400ドットの領域に転送する。

〈図17〉バイト転送とワード転送

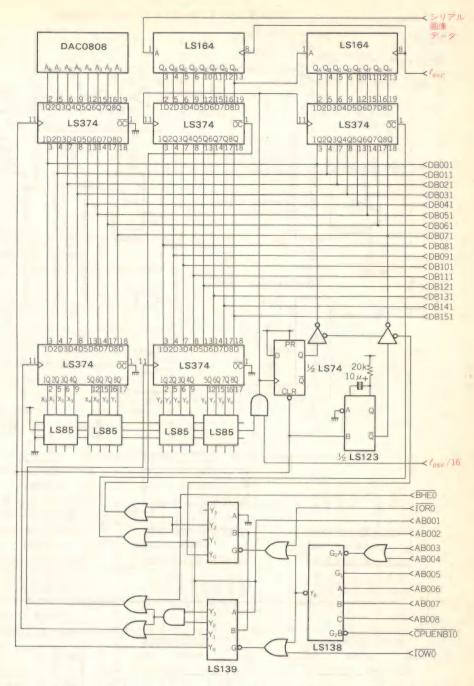






- (2) 上の範囲内で、フレームの部分領域を、VRAMの 部分領域に転送することもできる。
- (3) 転送先のVRAMは、B・R・Gプレーンのいずれか を選択できる。
- (4) VRAMに転送するときのデータの置き方は, OR・XOR・AND・PSETのいずれかを選択できる.

〈図18〉 I/Oポートの回路図



(5) 8 階調入力のための、VRAM間転送ができる。B, R, Gプレーン相互間で転送される転送モードには OR, XOR, AND, PSETがある。

● ハンドシェイクについて

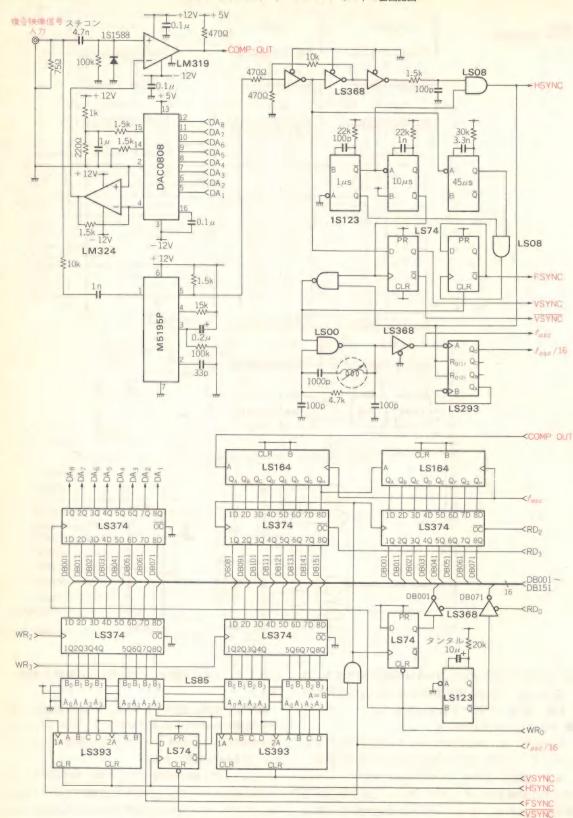
I/Oポートは、前述の \mathbf{z} のように割り付けてあります。データを入力する手順は次のようになります。

まず、図20のように、入力しようとする1 ワードのデータの座標をセットします。次に、2 値化レベルを設定するために、D-A コンバータに適当な値を書き

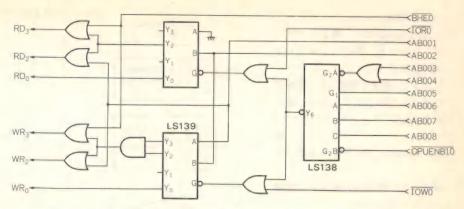
込みます。これは同時に、サンプリング要求を意味します。

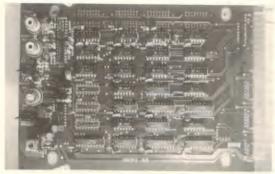
指定した座標が適正であれば、1/30秒以内に、DOH番地のLSBが0となるはずです。このレディ信号を確認したら、画像データをD2H番地からロードし、VRAMへ転送します。

もし、レディ信号を待っている間にMSBが 0 になった場合はエラーです。指定した座標がフレーム内にない場合や、カメラからの信号がNTSCに準拠してい



〈図19〉 テレビ・インターフェー ス・ボードの全回路図 (つづき)





〈写真1〉 完成したテレビ・インターフェース・ボード 〔㈱テックメイト☎03-792-1750〕



〈写真 2〉 PC9801のバスに挿入したところ

〈図20〉サンプリング位置座標の与え方

MSB							LSB	MSB			D,	~11			LSB
Y ₉	Y ₈	Y ₇	Y ₆	Y ₅	Y ₄	Y3	Y ₂	Y ₁	Yo	X 5	X ₄	X ₃	X ₂	X ₁	Xo

D3H - INT(Y/2^2)

D3H

D2H $+((Y AND 3) *2^6)$

ない場合や、ハードウェアが不具合な場合などが原因として考えられます。

● サンプリングの方法

上に述べたことを繰り返せばよいわけですが、指定する座標の与え方によって、VRAM1画面の入力に要する時間が決まります。サンプリング要求をして、レディ信号が出るまで待つ時間が短いほど、入力時間は短くなります。

CPUのデータ取り込みの時間間隔が最小になるように、座標を次々と与えるためには、あらかじめ与える総座標を算出するプログラムによって座標テーブルを作り、順次与えてはデータ入力をする。という方法があります。しかし、ここではスピードは多少遅くなりますが、理解しやすい次のような方法を紹介します。

Y,Xは,図2の水平位置カウンタ値と 走査線カウンタ値を示す。

それは、1水平期間に1ワード入力する方法です。 1 水平期間の 63.5μ sがサンプリングの周期となり、 PC9801の場合、5 MHzで動作させても十分間に合います。 640×4000 VRAMに転送するのに要する時間は、40フレーム期間の約1.33秒です。与える座標は、 規則的に発生すればよく、プログラムはやさしくなります。

ハンドリング・プログラム

リスト 1 (章末に掲載)に、その一例を示します。 PC9801のCPUである8086の機械語です。CP/M-86に 付属のASM86でアセンブルできるソースになってい ます。図21に、入力に関するゼネラル・フローチャートを示します。

この機械語は、N₈₈(86) BASICから呼ばれ、パラメ

ータはBASICとインターフェース するための引数です。表5にパラメ ータ・リストを、図22にメモリ・マ ップを示します。

リスト2(章末に掲載)は、機械語 プログラムを呼び出すための、最も 簡単なBASICプログラムの例です。 表5とこのプログラムによって、機 械語の呼び出し方がわかると思います。

写真4は,写真3の原画を2階調で入力したものです。

● 階調付き入力プログラム

この装置は、基本的には映像信号を2値化して、ディジタル映像信号とするものですが、2値化レベルを変えながら数度にわたって入力することで、階調性を表現することができます。

例えば、第1回目は、青プレーンに入力します。次に2値化レベルをやや白レベルのほうに移し、赤プレーンに入力したあと、赤プレーンから青プレーンに向かってXORで転送します。第3回目は青プレーンにORで入力します。

ここまでで、一番暗いところが青で、次が赤で、一番明るいところが紫になっています。これをモノクロ・ディスプレイで見ると、色番号の順が明るさの順に見えます。

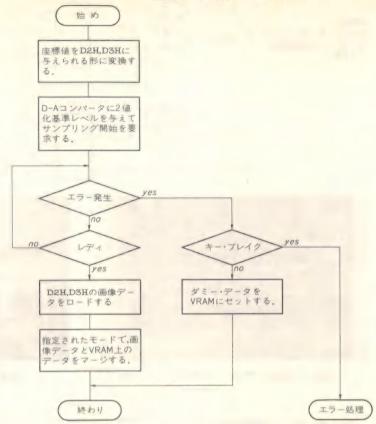
このように7回入力すると、黒を含めた8階調が表現できます。

リスト3(章末に掲載)が、階調入力のできるプログラムの例で、2階調のほか、4階調、8階調の入力ができます。

プロンプト行の, "LEVEL" というのが2値化レベルで, 右上のローマ数字が階調を表しています. 入力は [Y] キーまたは [RET] キーで開始し, 2 階調の場合は[ESC] キーで終了し, 4,8 階調の場合は自動的に終了します。左右カーソル・キーで2値化レベルの設定ができ,シフト・キーとの併押で10飛びに変化します。2値入力の最中などでもレベル変更は可能です。

写真5は、写真3の原画を8階調

〈図21〉データ入力のフローチャート



〈表5〉変数の意味

	パラメータ名	ピット長	機能
	inpseg	16	入力する VRAM のセグメント
	bgnadr	16	VRAM の入力エリアの左上のオフセット・アドレス
	vbgn	16	入力を開始する走査線番号
入	yleng	16	VRAM の入力エリアの縦の長さ
力用	xleng	8	VRAM の入力エリアの横の長さ(ワードで指定)
州バラ	inpmod	8	VRAM データをセットするときのモード 0:or, 1:xor, 2:and, 3:pset
1	hbgn	8	入力を開始する水平位置
1 9	dadat	8	D-Aコンバータに与える2値化レベル
y	subcode	8	0:インプット、1:VRAM 間転送
	retcd	8	BASIC に返す引数 0:正常に入力が完了した。 1:入力中にエラーが発生した。 2:入力中にエラーが発生した。 割り込みがあった。
	yscrn	8	0:高解像度CRT, 1:低解像度CRT
	srcseg	16	ソース・データのあるセグメント
転送用パ	dstseg	16	デスティネーションのセグメント
	sttadr	16	転送エリアの左上のオフセット・アドレス
	ywidth	16	転送エリアの縦の長さ
ラメ	xwidth	8	転送エリアの横の長さ(ワードで指定)
19	xmode	8	転送データをセットするときのモード 0:or, 1:xor, 2:and, 3:pset
	subcode	8	0:インプット、1:VRAM 間転送



〈写真3〉入力した原画



〈写真4〉2値入力画面



〈写真5〉8階調入力画面

入力したものです。

● おわりに

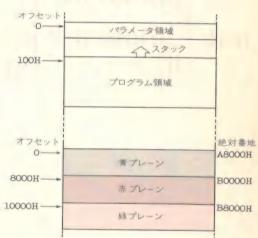
テレビ・カメラとPC9801を容易にインターフェース する方法を紹介しました。ここでは、PC9801をホスト・コンピュータとして使用しましたが、8086をCPU とするほかの機種との接続も容易です。

カラー・カメラとのインターフェースや,入力時間 を短縮する方法や,色々な応用については,ここに述べ てきたインターフェースをベースにして可能ですので, 機会がありましたらまた紹介したいと思います。

●参考·引用"文献●

- (1) ソニー, XC-37カタログ。
- (2) 日立, CCTV装置カタログ.
- (3) 日立, リモートアイカタログ。
- (4) テックメイト, カメラ・インターフェース・システム仕様書。
- (5)*NEC, PC9801ユーザーズ・マニュアル。
- (6)*三菱、データブック テレビ/ビデオ編、1983年、
- (7)*NS, リニア・データブック, 1980年。
- (8) 水野博之;オプトエレクトロニクス,日刊工業新聞社。
- (9) 木内雄二:電子画像のはなし。日刊工業新聞社。
- (10) 木内雄二;イメージセンサ、日刊工業新聞社。
- (11) 井出裕巳;8086の使い方,オーム社。
- (12) 木下健治: 画像処理システムの基礎と設計・製作, CQ出版 社.
- (13) 尾崎,谷口,小川;画像処理,共立出版。
- (14) 高橋恒雄;静止画像入力装置の製作, トランジスタ技術, 1983年2月号。
- (15) ビデオカメラ最新ガイド, 別冊電波科学, 日本放送出版協会、
- (16) 佐藤, 林; 画像伝送とその機器, コロナ社.
- (17) 長谷川伸;画像工学, コロナ社.

〈図22〉メモリ・マップ



<リスト1〉機械語によるハンドラ部

: jump by subcode value

bn.@ bl.subcode bx.l bx.offset jmptbl ax.[bx]

add add

: resave registers and back to BASIC

return: 800 800 800 800 800 800

tion of constants *** tion of constants *** bodobn cate to indee of feet address cad st. istack top cad st. can line number cad st. cad	k			
*** :code offset address :code offset address :stack top :serial key port :serial key port :beain of data :left upper address of input are :stan line number :night of input area (1'400) :wight of input area (1'400) :serior and sequent :deta set mode: 2and 3pset :serior key break :serior key break :serior key break :serior key break :gestination vram sequent :deta set mode: same as inpmod :data set mode: same as inpmod :data set mode: same as inpmod :get sequent value	***	****	*******	*******
: data difset address : scack top : stack top : stack top : stack top : stack top : serlal key bort : seconn of data : seconn of data address of input are : scan inner of input are : scan inner of input are : scan inner of input are : data set mode: 0or invor : data set mode: 0and 3or individual input are input are input are input address of transfer are input of transfer are individual of transfer are individual of transfer are individual address of transfer are individual address of transfer are individual address of transfer are individual of transfer are individual address of transfer are in	***	+101t10r	o+ constants	**
stack too stack too stack too serial key port begin of data seedment of input area (17400) which of input area (17400) which of input area (17400) which of input area (17400) sudth of input area (17400) serror & key break se	datotst		GODON	
:secret too :serial key port :secret too :secret too at a second to a second t	cdotst	edu	W1 WWh	o++set
:serial key bort :beain of data :sedment of inbut vram :left unper address of input are :scan inhe number :data set mode: 0or :data set mode: 0or :data set mode: 0or :derindin of input area (1'400) :width of input area (1'400) :width of input area (1'400) :genror % key break :genror % key break :genror % key break :genror vram seqment :derindin of ramsfer area :width of transfer area :data set mode: same as inpmod :data set mode: same as inpmod :genror % as inpmod :genror % as inpmod :get seqment value	Stktop	pode	cdo+st-≥	: Stack top
:Sedment of input vram :Sedment of input area :Sedmine number :Sedmine number :Stan inne number :Stan inne number :Stan inne number :Gata set mode: 0or 1xor :Sedmine of input area (1'400) :Gata set mode: 0or 1xor :Sedmine of input area (1'400) :Gata set mode: 0or 1xor :Sedmine of code :Gata set mode: same as inpmod	Keypot	nba	TN4	
:Sequent of lata :Seament of input vram :left upper address of input are :scan line number :night of input area (1'400) :wight of input area (1'400) :wata set mode: 0'or 1xor :searor % key break :perror % key break :searor % key break :searor % key break :searor % key break :gearor				
:sedoment of input wram :left upper address of input are :stan inne number :night of input area (1'400) :width of input area (1'40) :data set mode: 0sor :data set mode: 0sor :derination wram sequent :destination vram sequent :left upper address of transfer :night of transfer area :data set mode: same as inpmod		0000		0
:secoment of input vram :seam line number seam line number :nant of input area (1°400) :width of input area (1°400) :data set mode: 0or 1xor :data set mode: 0or 1xor :denormal ilend with error :2eerror & key break :destination vram sequent :destination vram sequent :left upper address of transfer :night of transfer area :udth of transfer area :udth of transfer area :udth of transfer area :udth of transfer area :data set mode: same as inpmod :eeein of code :amake dma stop :qet sequent value		DAO	dato+st	
:left upper address of input are sean line number sean line number so input area (1740) swidth of input area (1740) swidth of input area (1740) seats set mode: 0or lines left mode: 0or lines search % key break seament search % key break seament search % key break seament search with of transfer area swidth of transfer area swidth of transfer area swidth of transfer area stands seament seament of code same as inpmodes seame as seasch of example seament se	· ***	rameters	tor input	
:scan line number sea (1'400) :width of input area (1'400) :width of input area (1'400) :width of input area (1'400) :data set mode: 0'ord 1sor :banormal, lend with error :2-error veam seqment :0-400. 1=200 lines ** :source veam seqment :def upper address of transfer :night of transfer area :width of transfer area :data set mode: same as inpmod :cean of code :amake dma stop :qet seqment value	100560	3	ממממח	indut vram
: intent of input area (17400) : width of input area (1740) : data set mode: 0or 1xor : data set mode: 0or 1xor : denormal inent with error : 2 error % key break : 3 earce vram sequent : defupper address of transfer : inght of transfer area : width of transfer area	Vhan	3 3	PARAMA PA	address of
inidit of input area (17400) idata set mode: (1740) idata set mode: (2and 3pset iberormal, lend with error idearnor % key break idearnation vram sequent idearnation idearnati	j) 			
: width of input area (1"40) : data set mode: 0ord 1xor : horizontal position number : 2=error % key break : 0=400. 1=200 lines ** : source vram seqment : left upper address of transfer : inqui of transfer area : data set mode: same as inpmod : peqin of code : same as inded as sequent : data set mode: same as inpmod : sequent area : data set mode: same as inpmod : sequent area : data set mode: same as inpmod	viena	30	MADDA	of input area
: data set mode: 0or 1xor : inorizontal bosition number : 2=eror ak kev break : 2=eror k kev break : 3=eror ak kev break : 3=eror ak kev break : 1=eror ak	xiena	qp	MON	of input area
: Dorizontal position number : d=normal, l=end with error : 2=error % key break : 0=400, l=200 lines ** : source vram seqment : left upper address of transfer : linft upper address of transfer : linft upper address of transfer : linft of transfer area : width of transfer area : data set mode: same as inpmod : seque as stop : seque as source : sequent value	1 npmod	db	WIGH	mode: 0or
: horizontal position number : 2=error % key break : 0=400. 1=200 lines ** : source vram seqment : 1eft upper address of transfer : inthi to transfer area : width of transfer area : data set mode: same as inpmod : cedin of code : same as inpmod : sequent value : sequent value	.,			979
:0=normal, l=end with error :2=error % kev break :0=400, l=200 lines ** source vram sequent :defubber address of transfer :nght of transfer area :udth of transfer area :udth of transfer area :udth of code :ueqin of code	прап	db	MON	position num
:0=normal, l=end with error :2merror % key break :0=400, 1=200 lines ** :source vram seqment :1eft upper address of transfer :1nft upper address of transfer :1	dadat	qp	MOD	
:@enormal, leend with error :@eago. 1=200 lines ** :Source vram seqment :left upper address of transfer :night of transfer area :width of transfer area :width of transfer area :data set mode: same as inpmod ::seqin of code :aake dma stop :get seqment value	subcode		MON	
** :20urce '% key break :0=400. 1=200 lines :3cource vram segment :3estination vram segment :1eft upper address of transfer :1night of transfer area :1data set mode: same as inpmod :2estin of code :2estin of code :3estin of code :3estin of code :3estin of code	retro	qp	HOD	1=end with
** source vram segment destination vram segment destination vram segment left upper address of transfer inight of transfer area width of transfer area data set mode: same as inpmod make dma stop qet segment value		ı,	100	. Zherror & kev break
** :Source vram seqment :destination vram seqment :left upper address of transfer :night of transfer area :wdth of transfer area :data set mode: same as inpmod :cedin of code :aake dma stop :qet seqment value	V 3C !!!	20		sall more income
:source vram segment :deft upper address of transfer :night of transfer area :udth of transfer area :deta set mode: same as inpmod :nake dma stop :qet segment value	***	rameter		
:destination vram segment :idet upper address of transfer :iniqht of transfer area :width of transfer area :data set mode: same as inpmod :ata set mode: same as inpmod :qata segment value	Srcsed	30	DODON	: Source Vram Segment
:left upper address of transfer inquire distance area :width of transfer area :data set mode: same as inpmod :data set mode: same as inpmod :amake dma stop :get sequent value	dstseo	3	JOSEPH	:destination vram segment
inght of transfer area indth of transfer area idata set mode: same as inDmod code.	sttadr	30	- LOGOOD	:left upper address of transfer area
: width of transfer area : data set mode: same as : data set mode: same as : make dma stop : qet segment value	VWIGEN	3	HOODE	o+ transter area
: data set mode: same as : bedin of code : make dma stop : qet segment value	×width	qp	BBh	transfer
	×mode	db	d@h	set mode: same as
	4.0			
0 0				
0 0	SSSAVE	30	00000h	
	Spsave	M D	DODON	
D 8				
D H		CSed		+0
0) 91 10 91		oro	cdofst	
D 61 D 41 S 41	.,			
61 61 81			11	
H	save :	register	s and jump	
ax . Cs				
S C C C C C C C C C C C C C C C C C C C		011		. make dma stop
		NO.	S C C C C C C C C C C C C C C C C C C C	:det sedment value

make dma tree : return to pasic

55.555ave 50.555ave 8x.ax

mov mov xor sti

JMDtDl	M D	oftset input	:input picture
	30	offset xfer	transter vram
: excute patch	excute patch		
10 or	ler to	in order to change data set mode	node
Datch:	VOW.	ai.inbmod	
	CMD	al. Oon	: or :
	11	ormod	
	CMD	al, Øin	: xor
	32	xormod	
	CMD	a1.02n	: and
	NO	andriod	
	CMD	al.03n	: oset?
	23	psermod	
Spomic	VOW	al "Ogh	: patch data
	JMDS	Datch	
*ormod:	>□	al.Sin	: patch data
	Samo	Datch2	
andmod:	NOW	al.21h	: patch data
	JMDS	patch2	
psetmod:	. mov	al.89h	:patch data
patch2:	NOW.	pch0.al	: patch done
10			
	CMD	VSCrn.Ø	
	32	V400	
V-200:	YOU .	DX . 9090h	select 200 line
	NOW	al . 50n	
	MOV.	ah. 90h	
	Sami	patch3	
**			
V400:	\O₩		: select 400 line
	MO \	al. Dadh	
	VOE	ah . MeBh	

トランジスタ技術 SPECIAL

nsnd nsnd nsnd nsnd nsnd nsnd nsnd

ax.cs ds.ax sssave.ss spsave.ss sp.ax sp.ax

> > 0 E E E E

0

11001 cm 1400 100	Datch3:	mov mov ret	ochl.al pch2.ah pch3.bx	: patch done	ercont: mov	setd	:load dummy data
1		11			: Indut main	#22000000000000000000000000000000000000	
1	200 200	lines with 1	16 bits w	Adth)		retcd.0	
mov mi.cl make sampling position data mov mo	put:		vleng	0	>0m	ax.bqnadr	
March Marc			×	:out of lines ?	>OE	sı.ax	:set vram pointer
may an only only an only only only an only only only only only only only onl			pua	stump it input end	YOU	0 1	
Second S			Ic	: make sampling position data		10000	
Tecr ah.1						רט, רט	1000
Main							יייייייייייייייייייייייייייייייייייייי
Main					>0m	05.v0gn	save value of vram pointer
## 11.1 ## 1.1 #			11				
## 1			*		Last	vinbut	
### ### ### ### ### ### ### ### ### ##) UC t	X X X X X X X X X X	
### ### ### ### #### #### #### ########			_		>0E	S1.DD	
### ### ### ### ### ### ### ### ### ##					>0E	ax.d@5@h	
						N O	
Section Sect			12			Wesh	
Mov al.dadat			×	מסיולים מסיו חשבה פעונס:		Ø++6bn	
mov double,all irequest for sampling with da-convert data inc ax ax ax ax ax ax ax a						ax .bp	
10			ladat		201	×	
test al.80h serror? test al.81m serror? test al.81m serror? incop i not ready incop i not read i not ready incop i not read i not ready incop i not read i not read i not read incop i not read			HOP	tread status port	מרו	× 00 × 00	
10			HØS	; error ?	001	CI	
include the state of			110				
10 26h 1900 190				:loop 1+ not ready	Dep	00,000	. decrement * length counter
1			i				
Second S			ld 2h	: get degitalized video data		return	
1				:write it on vram			
1				is du	: patch in ord	der to change di	ot set mode
db dbbh : dabh :							
December						al.xmode	
December 20 December 3 December 3 December 3 December 4 December 4 December 4 December 5 December 6 De				mov ax.	N	orset	
10 10 10 10 10 10 10 10				Gadn	CMD	al.Olh	:xor set?
10	0		×		250	xorset	
10C					CMD	andset	and set?
incomparison incomparison incomparison incomparison of frame context and all 89h conte							
imp viniop ax iset error tiaq andset; mov al.3ih al.42h iset error tiaq al.42h iset error tiaq al.42h arror tiaq al.42h iset error tiaq al.42h and al.42h iset error tiaq al.42h and al.42h arror	. 0			:ubdate bx to next scan line o+ +rame		al. B9h	
mov retcd.1 :set error +laq corset: mov al.31h al.31h al.42h al.4	-0		aa			al.21h	
mov retcd.1 :set error +laq al.31h al.kevot al.402h la ercont :lump if not kev break mov prodat2.al mov retcd.2 :set error-break +laq mov ax retcd.2 :set error-break +laq						pchexe	
mov retcd.i :set error +laq orset: JD pcnexe 1n al.(22h :key break? lagh pcnexe: mov		E C				al.31h	
al.kevoct al.kev break? ercont :key break? ercont :lump if not key break retco.2 :set error-break ilaq			1.1	:set error +lag		al.09h	
ercont jump 14 not kev break retci.2 ;set error-break flag	- 1		evpot			pendat2.al	:patch excution
retcd.2			זר	A NOT THE POST OF	787		
×	E		1.2	: Set error-break +lao			
	a						

〈リスト2〉機械語を読み出すBASICプログラム

1000	CLEA
1010	DEF SEG=%H1F80 : BLOAD "HANDLER"
1020	DEF
1030	
1040	GOSUB *DEF. PARA
1050	IF YSI
1060	GOSUB *POKE.PARA
1070	EXEC-USRU(0) : RETCD-PEEK(13)
1080	
1090	IF RETCD=1 THEN PRINT
1100	IF RETCD=2 THEN PRINT "Kev Br
1110	END
1120	
1130	*DEF. PARA
1140	1 YSCRN=0 : 0=400 line CRT/1=200 line CRT
1150	SEGH=&HAB : SEGL=0 : Input
1160	BGNADR=80+0+0 : left upper
1170	YLENG=400 : vertical length of in
1180	xLENG=40 : horizontal word length of input
1190	INPMOD=3 : Input mode: 0=or
1200	VBGN=80
1210	HBGN=4 : 'first horizontal
1220	DADAT=70
1230	SUBCODE=0
1240	RETURN
1250	
1260	*FOKE. PAKA
1270	POKE W. SEGL : POKE 1, SEGH
1280	FOKE 2. BGNADR MOD 256 : POKE
1290	POKE 4, VBGN MOD 256 : POKE
1300	IF YSCRN=Ø THEN
	POKE 6, (YLENG #2) MOD 256 :POKE 7, (YLENG # 2) # 256
	ELSE POKE 6, YLENG MOD 256 : POKE 7, YLENG # 256
1310	POKE B. XLENG
1320	POKE
1330	POKE
1340	POKE
1350	POKE
1360	POKE
1370	RETUR

(2)

: get source data

ax .ds: [51]

*vlob:

cx.vwidth ax.srcseq ds.ax

es: ; or ; [sı], ax

26h 09h 14h

ochdat2 db

ax . WØSØh 81.81

xvlop

100p bob ret

: loop until done

return

I MD

x+100

XVert

x+lobi

call call bob lnc loob

ci.xwidth ax.sttadr si.ax

ax.dstseq

>0E

KOCh

×+er:

xter main Call

xter one vertical line

vert: bush

〈リスト3〉階調入力プログラム

1490 " Decide returen code †rom M.C 1500 IF REICD=0 THEN RETURN 1510 IF RETCD=1 THEN RETURN 1520 IF RETCD=2 THEN GOSUB 1550:PRINT "User Kev Break":END 1530 SIOP 1540 FOR BEE=070 6:BEEP (BEE MOD 2):FOR DLY=0 TO 100:NEXT:RETURN 1550 GOSUB 1540:FOR I=0 TO 7:COLOR=(I,1):NEXT 1:SCRENNOD,0.0.0.0.0.0.	1560 LUCATE 30,23:PRINT "Hit (f":CHR*(165):"5} (RUN)":LOCATE 30,11:RETURN 1570	1650 BUSUB 1690:LUCATE 62.0:PRINT "LEVEL"::LUCATE 67.0:PRINT USING "###":DA: 1680 BUT & MD0.DA :POKE 11.DA 1680 RETURN 11590 LI SADO.DA :POKE 11.DA 11590 LI SADO.DA :POKE 11.DA 11590 LI SADO.DA :POKE 11.DA 11590 LINE(192.0)-(192+DA-1.0),2:LINE(192+256.0),0:LINE(192+256+1.0)- 1720 LINE(192-DA.0)-(192+256.0),7 1720 LINE(192-DA.0)-(192+256.0),7 1720 LINE(192-DA.0)-(192+256.0),7	1750 ' Transter VRAM data to other one 1750 ' Transter VRAM data to other one 1750 IF 1=2 THEN SRCSEG=%HB0:DSTSEG=%HB0:XMODE=1:GOSUB 1800:DSTSEG=%HAB 1770 IF 1=4 THEN SRCSEG=%HB0:DSTSEG=%HB0:XMODE=1:GOSUB 1800:DSTSEG=%HAB 1770 IS ETURN 1780 CHORNEL SUD 1780 CHORNEL SUD 1780 CHORNEL SUD 1880 CHORNEL SUD SECSEG STOKE SH11,0 :POKE SH12,DSTSEG 1880 CHOR SH14,ST1ADR MOD 256:POKE SH14,STTADR # 256 1840 POKE SH15,ST1ADR MOD 256:POKE SH14,STTADR # 256 1840 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH MOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH :POKE SH15,YMIDTH WOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH SOKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH SOKE SH15,YWIDTH WOD 256:POKE SH16,YWIDTH # 256 1850 POKE SH17,XMIDTH SOKE SH15,YWIDTH WOD 256:POKE SH16,YWIDTH # 256	1890 1890 1890 1890 1890 1990 19 GRADSAVEESKAD: OCCATE 75,0:FRINT " 11"::GKAD=2:KETURN 1990 1970 1970 1970 1970 1970 1970 1970
くリスト3〉階調入力プログラム ************************************	1030 ** 1030 ***********************************	1130 Hard ware check 1130 Hard ware check 1140 POSH=10 * 2°2:POSL=0UT %HD3.POSH:UUT %HD0.255 1150 OUT %HD2.POSL:UUT %HD3.POSH:UUT %HD0.255 1150 FOR DLv=0 TO 1000 %HB0)=0 THEN DLv=1000 1170 FF (INP(%HD0) AND %HB0)=0 THEN DLv=1000 1190 FF (INP(%HD0) AND %HB0)=0 THEN RETURN 1200 GOSUB 1540:SCREEN SCRNMOD.0.0.0:CLS 1210 LOCATE 15.15:FRINT "Camera interface system is not on-line," :END	1230 Kanji KOM & memory size check 1240 DEF SEG=%4A3FE : MSW3=PEEK (%H4) 1250 MSIZE=MSW3 AND / 1280.1290.1300.1310 1250 MSIZE=MSW3 AND / 1270.1280.1290.1320.1310 1270 CLEAR .%H1F80 : MASEG=%H1F80 : GOTO 1320 1270 CLEAR .%H5F80 : MASEG=%H5F80 : GOTO 1320 1270 CLEAR .%H5F80 : MASEG=%H5F80 : GOTO 1320 1300 CLEAR .%H9F80 : MASEG=%H5F80 : GOTO 1320 1310 ULEAR .%H9F80 : MASEG=%H100 is 200 1330 DEF SEG=MASEG : DEF USK0=%H100 is 200 1350 PUT(0.0) .KANJI(%H213D) .PSET, 7,0 1350 FUT (0.0) .KANJI(%H213D) .PSET, 7,0	1370 IF SUMK. 763 THEN BOTO 1050 1380 CHAIN MERGE "KANJI, DAT", 15, ALL, DELETE 1500 1390 GOTO 1050 1400 CRI type check 1410 CRI type check 1420 ON ERGUR GOTO 1470 1440 SCKEEN 0.0, 0.0; YSCRN=400; SCRNMOD=0 1450 ON ERGOR GOTO 0 1450 CNEEN 0.0, 0.0; YSCRN=200; SCRNMOD=0 1450 CNEEN 0.0; YSCRN=200; YSCRN=200; YSCRNMOD=0 1450 CNEEN 0.0; YSCRNMOD=0

SRCSE6=%HAB: DSTSE6=%HB0: XMODE=1: GOSUB 1800: DSTSE6=%HB8: GOSUB 1800 3020 IF AS="Y" OR AS="Y" THEN CLOSE: SCREEN ,2,0,1:WIDTH 80,25:CONSOLE ***************** SEGH=%HB0:INPMOD=1:GOSUB 2180 SEGH=%HB0:INPMOD=0:GOSUB 2180:SEGH=%HB8:GOSUB 2180 AND &H40)=64 THEN 3030 IF A\$="K" OR A\$="k" THEN CLOSE:WIDTH 80.25:CONSCLE 0.25.0:END THEN DA.STEP=DA.WINDOW # 2:COLOR=(1.1):LAST.FIC=4 GRAD=8 IHEN DA.STEP=DA.WINDOW # 6:COLUR=(1,1):LAST.PIC=8 AND &H40)=64 GOSUB 2390: LINE(0,0)-(639,YT-1),0,BF:WIDTH 80,25:COLOR THEN DA.MIN=DA:COLOR=(1,7):LAST.PIC=2 INC C*="DIR": UC=DA.MIN+DA.STEF* (J-1): GOSUB 1580 IF A\$=CHR\$(28) THEN C\$="INC" : IF (INP(&HE8) (INP(&HEB) . ESC SEGH=&HBB: INFMOD=0:GOSUB 2180 IF A\$=CHR\$(27) THEN GOSUB 2910 : 60T0 2470 A\$=INKEY\$:FOR 1=1 TO 32:B\$=INKEY\$:NEXT 1 MATE SEGH=&HBO: INPMOD=0: GOSUB GOSUB 2400 : FRINT "COMMAND = <- . -> DASAVE=DA : DA. MIN=DA-DA. WINDOW # 2 IF I=6 THEN INPMUD=1 ELSE INFMUD=0 CC=-1:60SUB 1580 ELSE CC=-10:60SUB 1580 IF A\$=CHR\$(29) THEN C\$="INC" : IF CC=1:60SUB 1580 ELSE CC=10:60SUB 1580 T E K GOSUB 2380: PRINT"OK ? (Y/K/Esc) IF GRAD=2 THEN 1=3 :GOTO 2690 : GO FU 2690 FOR C=0 TO 7: COLOR= (C,C): NEXT Indut binary picture --THEN 1=0 ELSE STOP GOSUB 2390: PRINT "** END **" 2 IF TIMES=0 THEN 2940 GRAD=4 [HEN I=J Copyright Input loop -TIMES=1 :GUSUB 2580 FUR J=1 TU GRAD-1 *** END *** THEN IF 1=7 THEN THEN LHEN GRAD=8 COLOR= (3.8) GUSUB 2080 GUSUB 2180 60SUB 1750 GOSUB 1950 SEAD=X GKAD=4 DA=DASAVE GOTO 2840 60TO 2420 J=6 NEXT J RETURN RETURN 0.25,1:END 16 1 IF IF IF 2620 2820 2840 2870 2610 2640 2740 3000 3010 3040 2650 2660 2680 2690 2710 760 2790 2800 2850 2930 2960 2970 2670 2700 2810 2830 2860 2880 2890 2900 2910 2920 2940 950 2980 0662 3000 3100 3050 3070 2080 3090 3110 6. (YLENG*DIV) MOD 256 :POKE 7. (YLENG*DIV) # 256 :POKE 8.XLENG -> . Esc ? ":: 60SUB 1950 2520 IF ASC(A\$)=29 IHEN US="INC" : IF (INF(&HEB) AND &H40)=64 THEN DD=-1 THEN CC=1 YL: 1F GRAD=2 LUCATE W.11:PRINT SPACE*(80)::SCREEN SCRNMOD, W. W.11:RETURN SIU IF ASC(AT)=28 THEN CS="INC" : IF (INP(&HEB) AND &H40)=64 SCREEN SCRNMUD, 0, 0, 0: LUCATE 30, 11: PRINT "Input Error"; FORE 12. SUBCODE : U-USR(@) : RETCD=PEEk(13) : 60SUB 1496 POKE 10.HBGN :POKE 4.VBGN MOD 256 :POKE 5.VBGN # 256 IF YSURN=400 !HEN POKE 14.0 ELSE POKE 14.1 : 1=XDK IF A\$="Y" OR A\$="V" OR ASC (A\$)=13 THEN ROLL 1:ROLL IF GRAD=2 THEN INPMOD=3 : '0=OR,1=XOR,2=AND,3=PSET IF AS="V" UR AS="v" UR ASC(AS)=32 FHEN GUSUB 1890 POKE 9, INPMOD : POKE 14,0 : POKE 0.0 : POKE 1.SEGH 25.W:PRINI SPACE*(55):LOCATE 25.0:KETURN 0.0:PRINI SPACE*(80):LOCATE 0.0:RETURN LUCATE 25.0: PRINT SPACE* (46): LUCATE 25.0: RETURN IF 1=6 THEN INPMOD=1 ELSE INPMOD=0 : 0=0K 2440 LUCATE W.W:PRINT "** INPUT NEW PICTURE **"; STOF 2. BGNADR MOD 256 : POKE 3. BGNADR # 256 2430 GUSUB 2390:FOR C=0 10 7:COLOR=(C,C):NEXT C BRK=1 : DLY=100 LUCATE 25.0: PRINT "CUMMAND = Y . V . <- . BGNADK=0+Y1*80 :YLENG=YSCRN-Y1 :XLENG=40 B\$=1NKEY\$: B\$=1NKEY\$: B\$=1NKEY\$: B\$=1NKEY\$ ASC(A\$)=1 THEN GOSUB 2820 : GOTO 2420 ELSE 6070 2820 ELSE 60SUB 2580 :6070 2470 SEGH=&HA8 : GOTO 2160 THEN SEGH-&HAB : GOTO 2160 :60T0 2160 SEGH=&HA8 : GOTO 2160 :60f0 2160 :60T0 2160 : GOTO 2160 GRAD=GRADSAVE: TIMES=0: GUSUB 1890 ***** INFUL PICTURE MAIN **** BUSUB 1580 ELSE CC=-10:60SUB 1580 GOSUB 1580 ELSE CC=10:GUSUB 1580 - Input picture sub --AS=INKEYS : IF AS<>"" THEN VEGN=80 : HBGN=4 : SUBCODE=0 IF RETCD=1 THEN BUSUB 2330 FOR DLY=W 10 3000:NEXT DLY Write vram ASU (A\$)=27 IHEN 2970 SEGH=%HBD SEGH=%HAB SECH-WIBB SEGH=%HAB A\$="INC": 60SUB 1580 RETURN Clear line -FOR DLY=0 10 100 C#="":60SUB 1580 Select DIV=YSCRN#NBB LEN LHEN LIEN I=5 THEN LHEN LHEN POKE / SEGH NEXT DLY G010 2470 MI RETURN IF 1=1 1=4 1F 1=6 IF I=7 LUCATE LUCALE RETURN POKE POKE TE 41 4 11 H 2060 2140 2150 2160 2070 2100 2110 2200 2210 2240 2290 2380 0602 2130 2190 2220 2250 2260 2310 350 2360 DADE 2120 2170 2180 2230 2270 2280 2300 2320 2550 2340 23/10 2390 2470 2400 2410 2420 2450 460 2480 25.30 2560

END

パソコン用 1 次元イメージ・センサ・ ボードの設計・製作

白川光英

工業用の測定,検査にはライン・センサ・カメラが広く利用されています。ここでは、このカメラをパソコン上で利用するためのインターフェース・ボードの実例について紹介します。

イメージ・センサというと、現在では家庭用小型ビデオ・カメラに使われている2次元のCCDイメージ・センサを思い起こされる人が多いと思われます。しかし、第14章でも紹介するように、イメージ・センサには1次元のものと2次元のものとがあります。

確かに2次元CCDイメージ・センサが、高速に、また画素数がより多くなるに伴い、1次元のイメージ・センサは2次元のものにとって変わる用途も少なくないと思います。しかし、1次元のイメージ・センサは、コスト面と高分解能を買われ、目立たない所ではずいぶん利用されています。

よく知られているものでは、ファクシミリに使用され、文字や図形、絵を読み取って、情報の伝送に大きな役割を果たしています。また、昨今脚光をあびたオート・フォーカス・カメラの位相差検出による自動焦点機構にも応用されています。

このように、1次元のイメージ・センサは、高速読み取りを必要とする所には高速応答のものを、精度を必要とする所には画素数の多いものを、コストを追求される所にはカスタム化を、と今後もまだまだ多方面での利用が期待されています。

というわけで、ここでは1次元イメージ・センサ用のパソコン・インターフェース・ボードを製作し、測定/検査への応用を考えてみることにします。

1次元イメージ・センサ・カメラについて

● 近ごろでは

イメージ・センサは、民生用だけでなく産業用とし

ての利用も年々増加しています。この分野においても、2次元イメージ・センサの利用はかなり進んできており、制御面からも各社より画像処理機器が発売されています。そして、パソコンに画像データを取り込んだり、あらかじめ作られたソフトを呼び出し、被測定物の面積比較や重心検出を、パソコンで行えるボードやコントローラが多く発売されています。

一方、1次元イメージ・センサの制御は、各センサ・メーカが、自社のイメージ・センサ・カメラと同時に各種のコントローラを発売しています。しかし、それらのほとんどは、イメージ・センサのビデオ信号をいったんコントローラ内に取り込み、スライス・レベルで比較した後、データとしてRS-232Cなどのシリアル伝送や、BCDやバイナリ符号出力の形で、パソコンやシーケンサへ受け渡しを行っています。

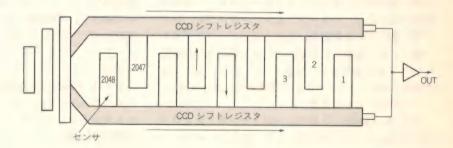
ところで、実際にイメージ・センサを利用したいという話を聞くと、高速で処理する必要性、たとえばプリント基板の孔を高速で数えたり、落下する部品の数を数えたりと言う処理は、ソフトでの対応にはスピード的に無理があります。

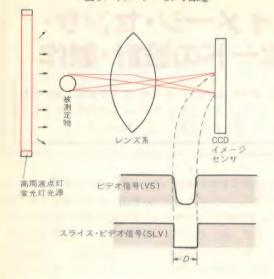
しかし、データをフロッピに保存したい、データを プリント・アウトしたい、偏差値をグラフ化したい、 というデータを加工する必要のある処理には、パソコ ンによるソフトウェアの利用は大変効果的です。

● イメージ・センサの原理

イメージ・センサ・カメラに使われている CCD (Charge Coupled Device=電荷結合素子) は、図 1 のように例えばフォト・ダイオードが2048個(2048ビットという), あるいは4096個(4096ビットという)一列

<図1> 1次元CCDイメージ・センサ 基本構造





に並んで、その両側に二つのCCDシフトレジスタが トランスファ・ゲートを介して並んでいます。これが CCDの基本構造です。

この感光部(フォト・ダイオード)に入った光は、光電変換により、入光量に比例した電荷を蓄積します。 そして、この電荷は両端に配置されたシフトレジスタにより次々と転送され、最終的にはアンプされて出力部から電気信号として取り出せます。

1次元イメージ・センサ・カメラの利用法

イメージ・センサ・カメラは、このようなイメージ・センサ素子に、レンズ系を通して被計測物をCCD上に結像させることにより取り出される電気信号を、光源に応じたスライス・レベルで比較して、制御の容易なON/OFFのディジタル信号に整形して、計測などに利用されます。

例えば、円柱状の被測定物の直径を計測する場合は、 図2のようにビデオ信号をカメラから取り出し、それ を適当に設定したスライス・レベルで比較することに より、スライス・ビデオ信号を取り出すことができま す。

そしてスライス・ビデオ信号の時間幅Dのビット数をカウントして、1ビット当たりの分解能を乗算して実際の被測定物の径を求めることができます。測定分解能に関しては、イメージ・センサ・カメラに、レンズ系を通して映る視野を、そのイメージ・センサのもつ素子の数で除算した値が、1ビット当たりの分解能ということになります。つまり、[1ビット当たりの分解能(mm/ビット)=カメラ視野(mm)/イメージ・センサ素子数]となります。

例えば,4096ビットのイメージ・センサ・カメラで, 視野50mmのレンズ系を使ったとすると,イメージ・

イメージ・センサ カメラ型式名	IX - S5	IX -S20	IX -S40
素 子 数	512ピット	2048ビット	4096ピット
素子の大きさ	$25\mu\mathrm{m}\times25\mu\mathrm{m}$	14μ m $\times 14\mu$ m	$7 \mu\mathrm{m} \times 7 \mu\mathrm{m}$
素子の感度不均一性	± 5 %	(標準), ±10% (最大)
走查周期	1 ms	1 ms	2 ms

センサ4096ビット中の1ビットの分解能は、50mmを4096で除算した値 $0.012(12\mu\text{m})$ となります。ただし、センサ素子の分解能は、メーカの資料によると、素子数4096ビットのもので $7\mu\text{m} \times 7\mu\text{m}$ となっていますので、 $7\mu\text{m}$ 以下の測定は絶対値ではなく相対値になります。

代表的な1次元イメージ・センサ・カメラの例として,サンクス㈱のカメラ型式と素子の関係を表1に示します.

● 1次元イメージ・センサ・カメラの使い方

イメージ・センサ・カメラについては、各社よりそれぞれ用途に合ったものが発売されていますが、計測用途に使用するにあたっては、分解能を上げるために接写リングを利用したり、マクロ・レンズを利用したりと、その測定物に合ったレンズ選択が必要となります。

また、ラフな検出にはあまり問題にはならないレンズの明るさや、レンズの収差もシビヤな計測では重大な問題になります。こうしたことからも、計測用途のカメラに関しては、市販の製品群の多いカメラ用レンズを使えるもののほうが有利です。

また、計測システムを考えるうえで、レンズ系と同様に選択に迷うのは、光源です。現在、最も多く利用されているのは高周波電源で点灯させた蛍光灯光源です。

そのほか、光量の多いハロゲン・ランプ光源、光軸の狭いガス・レーザ光源、狭い場所へも取り付けの可能な光ファイバ式光源などがよく使われています。

● カメラ IX-S20について

ここでは、イメージ・センサ・カメラにサンクス㈱製のIX-Sシリーズの中のIX-S20(2048ピット)のカメラを使って、NEC製のパーソナル・コンピュータ、PC98シリーズにイメージ・センサ・データを取り込むインターフェース・ボードを製作します。写真1がカメラとインターフェース・ボードの外観です。

まずIX-S20について説明します。図3がその構成です。このカメラは、カメラ本体に外部から走査信号を入力することにより、1回だけスキャンするEXT(外部同期走査)モードと、カメラ内部で自動的に走査

イメージ・センサの利用方法

イメージ・センサ・カメラと今回のインターフェース・ボードを使ったシステムとして、次のような使い方があります。

● リング状の物の幅測定

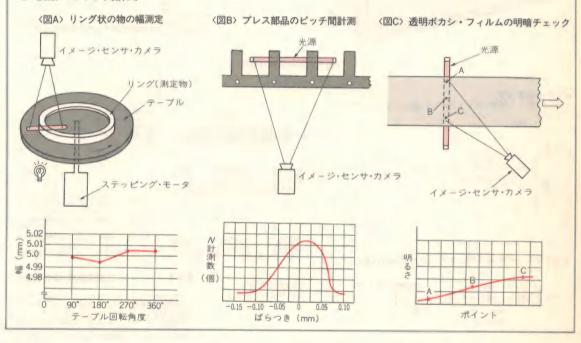
リング状の被測定物を、パルス・モータで回転できるようにしておきます。そして、パルス・モータを市販のPC98スロットに挿入できるパルス・モータ・コントローラで一定角度ずつ回転させます。この時のリング幅をイメージ・センサ・カメラで読み込み、実測データ値(mm)に変換して、測定角度ーリング幅のグラフをプリント・アウトします(図A)。

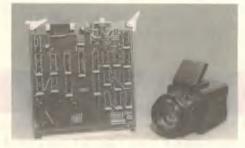
イメージ・センサ・カメラを使って、プレス部品のピッチと足の幅を測定することにより、製品のばらつきを、グラフ化することができます(図B).

● 透明ボカシ・フィルムの明暗チェック

これは、透明フィルムにボカシ状に塗布されたフィルムの各ポイントにおける明るさを求め、正確に塗料が塗布されているかどうかを測定します。システムとしては、フィルムの背部に光源を置き、イメージ・センサ・カメラで指定した所のビットのスライス・レベルを求め、その明暗度をチェックします(図C).

● 製品のピッチ間計測

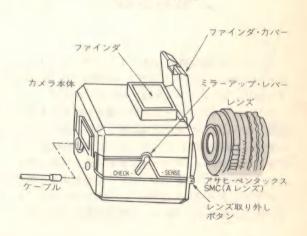




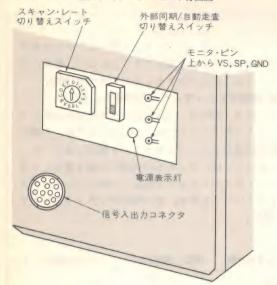
<写真1>1次元イメージ・センサ・カメラと パソコン・インターフェース・ボード

信号を発生させ、連続的にスキャンするINT(内部自動走査)モードとをもっており、スイッチで切り替えることができるようになっています。

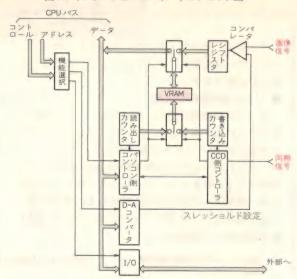
〈図3〉カメラ本体図



〈図4〉イメージ・センサ背面図



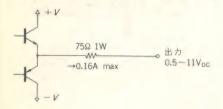
〈図6〉インターフェース・ボードのブロック図



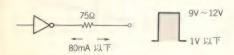
〈図5〉カメラ出力信号 ●出力波形

ビデオ信号(VS)

受光信号. 1 画素(ビット)ごとに連続的に出力される.



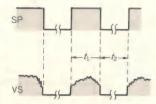
■スキャン・パルス(SP)、クロック・パルス(CP)



(a) カメラの出力信号

t CP (JUNNAMA)

		t
	IX-S5	1 <i>µ</i> s
Ls	IX-S20 IX-S40	0.25µs



	(µs)
t_1	t ₂
1024	$18 + (1024 \times n)$
1024	$24 + (1024 \times n)$
2048	$15 + (2048 \times n)$
	1024

たの間に走査し to間に VS が出る.

■スキャン・レート(走査時間)の切り替え



	目盛り	0	1	2 ··· A B C D E F
8 L 8 L 9	n	0	1	2 ··· A B C D E F 2 ··· 1011 12131415
スキャン・	レート語	整	ボ	リュームで切り替える.

ただし、スキャン・レート変更はモード切り替え スイッチを「INT」側にした時に有効、

(b) カメラのスキャン・レート

カメラの外部同期入力は、"L"アクティブ(エッ ジ・トリガ),入力インピーダンス470Ω, "H" レベル 3~12V, "L" レベル1V以下となっています。

また、スキャン・レートの切り替えも図4のように 装備しています。さらに出力に関しては、カメラから の受光による電荷を、1ビットごとに連続的に出すビ デオ信号(VS)、イメージ・センサを走査させるスキャ ン・パルス(SP), イメージ・センサの基本クロックで あるクロック・パルス(CP), などが出力されていま す。出力,スキャン・レートの関係を図5に示します。

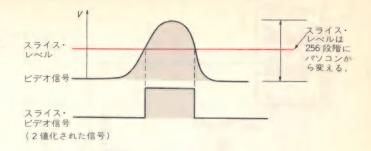
インターフェース・ボードの設計

イメージ・センサのインターフェース・ボードのハ ードウェアは図6のブロック図のようになっています。

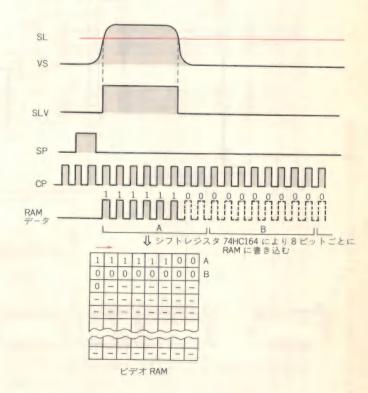
スライス・レベルはプログラマブル

パソコンから出された8ビットのスライス・レベル のデータは、D-A コンバータAD558JD により、0~2.56Vのアナログ電圧に変換されます。この電圧信 号は、図7のようにカメラから入ってきた画像ビデオ

〈図 7〉 ビデオ信号とスライス・レベルとの関係



<図8> ビデオ信号をビデオRAMに取り込むまでの タイムチャート



信号(VS)とLM311(電圧コンパレータ)で比較され、2値化されます。

そして、2値化された信号は、イメージ・センサのクロック・パルス(CP)によりシフトされ(74HC164の8ビット・シフトレジスタ)、ビデオRAM TMM2015 BP12($2K \times 8$ ビット)に書き込みます。

● ビデオRAMの働き

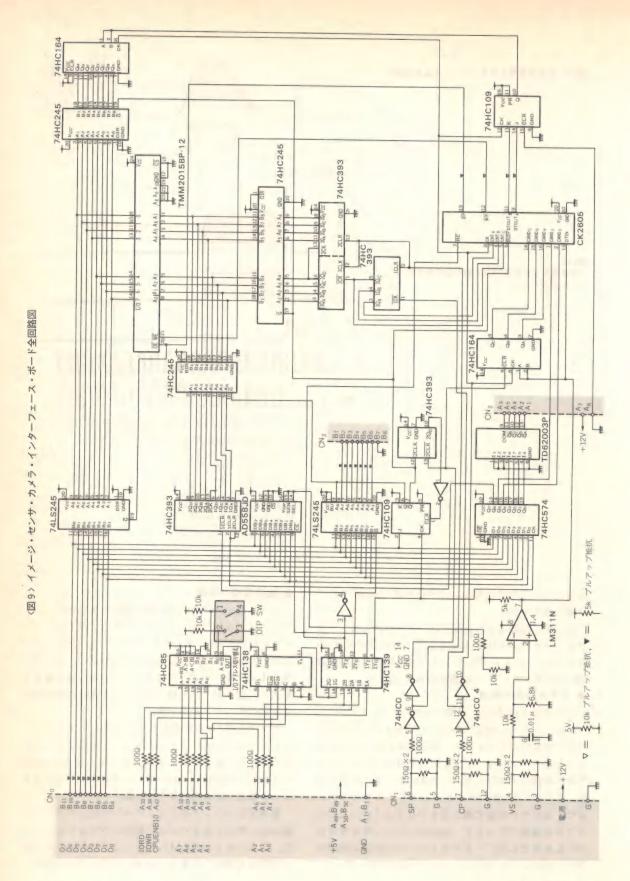
このビデオRAMは、通常データ・パスとアドレス・バスが、パソコン側につながっています。このボードでは、 $2K \times 8$ ビットのビデオRAMをボード上にもっています。これは、ビデオ信号をカメラのクロックで最小時間に読み込むには、RAMをパソコン外にもち、そのRAMを読むほうがよいと考えたからです。また、8 ビット単位で読み書きできるようにしたので、ソフトも容易になります。容量的には少し大きすぎるかもしれませんが、イメージ・センサの将来の発展を考え、RAMには $2K \times 8$ ビットのものを使いました。

動作原理の概要

ソフトウェアについては後で説明しますが、ソフトウェアによってスタート・ピットを立てることにより、ビデオRAMのデータ・バスとアドレス・バスをカメラ側に切り替えます。そして、イメージ・センサ・カメラの1スキャン分のデータを、ビデオRAMに書き込みます。図8がビデオ信号をビデオRAMに取り込むときのタイムチャートです。

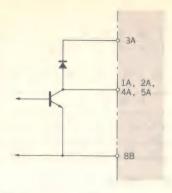
ビデオRAMからの画像データを読み出すときは、 ソフトウェアにより、クリアのビットを立てて、読み 出しカウンタをクリアします。そして、ビデオRAM のアドレスを0にしておいて、パソコンへデータを8 ビット単位で読み込むようにします。

読み出しカウンタのインクリメントは、パソコンの 読み出し信号があるたびに自動的に行うようにしました。なお、ビデオRAMへのリード/ライトの切り替 えは回路を簡素化するためにPLA(プログラマブル・



トランジスタ技術 SPECIAL

〈図10〉外部出力



〈表 2〉電源、入出力コネクタ表

ピンNa	信号名	説明
1 A	外部出力	外部出力4ビット中の第0ビット
2 A	外部出力	外部出力4ビット中の第1ビット
3 A	外部出力	図10参照
4 A	外部出力	外部出力4ビット中の第2ビット
5 A	外部出力	外部出力4ビット中の第3ビット
6 A	_	未使用
7 A	12 V	イメージ・センサ用DC12V電源入力
8 A	0 V	(5 V系のグラウンドと共通)
1 B	外部入力	外部入力7ビット中の第6ビット
2 B	外部入力	外部入力7ビット中の第5ビット
3 B	外部入力	外部入力7ビット中の第4ビット
4 B	外部入力	外部入力7ビット中の第3ビット
5 B	外部入力	外部入力7ビット中の第2ビット
6 B	外部入力	外部入力7ビット中の第1ビット
7 B	外部入力	外部入力7ビット中の第0ビット
8 B	0 V	外部入力用グラウンド
		(5 V 系のグラウンドと共通)

ロジック・アレイ)を使用しています。

また、実際に測定を行うとき、測定治具や機械側コントローラのやり取りに利用できるように、外部入力はTTLレベル、外部出力にはTD62003P(トランジスタ・アレイ)を使い、50V、400mAのトランジスタ・オープン・コレクタ出力となっています。図9にインターフェース・ボードの全回路図、図10に外部出力、表2に電源、入出力コネクタ接続表を示します。

● 使用するための準備

イメージ・センサ信号入力ケーブルに関しては、表3にあるように、サンクス㈱の両側コネクタ付きケーブル(IX-CC5W)を使用する場合は、そのまま使えるようにコネクタのピンは同じ配列になっています。

電線関係を自作する場合には、電源線は0.18mm²以上1芯キャプタイヤ・ケーブル、 $968\Omega/km$ 以下のものを2本、信号ケーブルは0.06mm²以上の特性インピーダンス 75Ω の同軸ケーブル4本 $(717\Omega/km$ 以下)を使用します。

入出力および電源用コネクタにはヒロセ電機の HR10-10P12Sを使ってください。外部入出力ケーブ ルは0.18mm²以上の線を使用します。

カメラ信号用のコネクタには, 富士通㈱製の

〈表3〉イメージ・センサ信号入力コネクタ表

ピンNa	信号名	説明
1	0 V	イメージ・センサ用DC12V電源出力
2	12 V	
3	0 V	ビデオ・シグナル・グラウンド
4	VS	ビデオ・シグナル
5	OV	スタート・パルス・グラウンド
6	SP	スタート・パルス
7	CP	クロック・パルス
12	OV	クロック・パルス・グラウンド

〈表 4 > 1/0アドレス表

DIP S	W No.	1/07	アドレス		
1	2	1	2		
ON	ON	D_0	D_2		
ON	OFF	D_4	D_6		
OFF	ON	D_8	DA		
OFF	OFF	DC	DE		

〈表5〉使用準備のまとめ

- (1) ボードの I/Oアドレスを設定する.
- (2) ボードをスロットに実装する.
- (3) イメージ・センサ信号ケーブルと外部入出力ケーブル を接続する。
- (4) イメージ・センサ・カメラのモード切り替えスイッチをINT, にセットする。(図4参照)
- (5) イメージ・センサ・カメラのスキャン・レートの切り 替えは0にセットする。(図4参照)
- (6) 光源を点灯する。
- (7) イメージ・センサの電源 (DC12V) をONする.
- (8) イメージ・センサ・カメラのピント絞りを調整する。
- (9) パソコンを起動する.

FCN365J016AUを使ってください。

また、このボードのI/Oアドレスは、ディップ・スイッチNo.1、No.2により設定します。表4にディップ・スイッチとI/Oアドレスの関係を示します。パソコンの機種によっては、ユーザに開放されていないスロットがありますので注意が必要です。詳細はパソコンの説明書を見て確認してください。

表5に、実際にセットアップするための項目をまとめて示します。

なお、ピントと絞りの調整については、カメラIX-S20にはビデオ信号(VS)、スキャン・パルス(SP)、GNDのチェック・ピンが出ていますので、オシロスコープをつないで、調整が行えます。特に明暗のはっきりしない被測定物や、小さな被測定物には、この調整が必要となります。

ソフトウェアについて

● 1/0アドレスの割り当て

I/Oの割り当てとそのビット割り当ては、表6のようになっています。このうちパラメータは、視野内に入ってくる被測定物の汚れやゴミ、ピンホールなどと

1/0アドレス	I/O	機能		ピッ	1 4	削り	付し	t		
	0	スタートクリア	スタート	クリア	パラ	1-9		外部	出力	
1	O	パラメータ外部出力			D_1	D_0	D_3	D_2	D_1	D_0
		ビジィ	ビジィ		3	小 部	出;)		-
	Ι	外部入力		D_6	D ₅	D ₄	D_3	D_2	D_1	Do
2	0	スライス・レベル	D_7	D_6	D_5	D_4	D_3	D_2	D_1	Do
4	I	ビデオ・データ出力	D_7	D_6	D_5	D_4	D_3	D_2	D_1	D_0

〈表 7 〉 キャンセル・ビット 設定表

キャンセル	デー	-9
・ビット数	D_1	D_{o}
0	0	0
1	0	1
2	1	0
3	1	1

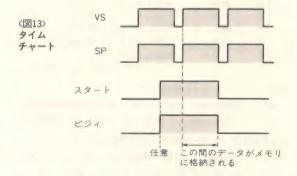
〈図11〉キャンセル・ビットの使い方

2値化したデータ	1	1	1	1	0	0	0	1	1	1	1	1	0	0	1	1	1	1	0	1	1	1	1
キャンセル・ビット数を 0 $(D_0=0, D_1=0)$ にしたとき	1	1	1	1	0	0	0	1	1	1	1	1	0	0	1	1	1	1	0	1	1	1	1
キャンセル・ピット数を1 $(D_0=1, D_1=0)$ にしたとき	1	1	1	1	0	0	0	1	1	1	1	1	0	0	1	1	1	1	*	1	1	1	1
キャンセル・ピット数を2 $(D_0=0, D_1=1)$ にしたとき	1	1	1	1	0	0	0	1	1	1	1	1	*	1	1	1	1	*	1	1	1	1	
キャンセル・ピット数を3 $(D_0=1, D_1=1)$ にしたとき	1	1	1	1	*	1	- 1	1	1	1	*	1	1	1	1	*	1	1	1	1			

*:はキャンセル・ビット数の設定により、読み込みをスキップされた所.

〈図12〉 キャンセル・ビットの しくみ





被測定物とは区別するために、設定値以下のビットを 占めるものをキャンセルする機能です。データとキャ ンセル・ビットの数の関係を表7に示します。

● キャンセル・ビットについて

このキャンセル・ビットは、パソコン側からパラメータとして、 D_0 , D_1 のいずれか、または両方を立てることにより、CK2605のロジック・アレイに、 $CANS_0$ と $CANS_1$ として入力されます。この二つの入力判断より、図11のようにキャンセル・ビット数を設定します。そして、その設定値にしたがって、シフトレジスタ 74HC164により、シリアル信号をパラレル信号に変え、その 3 ビット:CANDA、CANDB、CANDC、を見ることにより、キャンセルすべき信号かどうかを判断します。この内容は図12を使って説明しましょう。

図12で、ロジック・アレイ CK2605の入力信号

CANDCがBの状態で,"1"から"0"に変化したと仮定します。すると、それに続くCANDB、CANDA、DTINに、CANDCと同符号の信号、この場合は"0"が、キャンセル・ビット数以上続かないと、次にCANDCの信号が変化するまでは、74HC164-2のシフトレジスタに信号を送らず、ビデオRAMに、データを書かないようになっています。

なお、これ以上のビットのキャンセルを考える場合は、ソフトで対応するようにします。

● 動作させるには

スタートは1を書くことで、1スキャン分の画像データをビデオRAMに書き込みます。

クリアは1を書くと、ビデオRAMのアドレス・カウンタをクリアします。すなわち、ビデオRAMアドレスを0番地にします。この後、すぐにクリアのビットは0にもどしてください。

```
10 'save"2:memd"
20 CONSOLE 0, 25, 0, 0:COLOR 0
30 CLS 3
50
70 GOSUB *OUTDO
90 OUT &HD2,&H80: 'slice level set
100 X = ZZ AND &HCF
110 Z=X OR &H0:'not cansel
120 GOSUB *OUTDO
130 LOCATE 5,0
140 PRINT "00 01 02 03 04 05 06 07 08 09 0a 0b 0c 0d 0e 0f"
150 PRINT
160 GOSUB *ADCL: 'adrs clear
170 GOSUB *SCAN: 'scan start
180 A=INP(&HD0) AND &H80: 'busy
190 IF A=128 THEN 180
200 D$=""
200 D8-
216 FOR J=0 TO 15
220 FOR I=0 TO 15
230 DAT=INP(&HD2)
240 DAT$=RIGHT$("0"+HEX$(DAT),2)+" "
            D$=D$+DAT$
        NEXT
260
         X$=HEX$(J)+"0"+"
280
        PRINT XS
290
         D$=""
300 NEXT J
310 GOTO 130
320
330 *ADCL
340 Z=ZZ OR &H40
350 GOSUB *OUTDO: 'set "1"
360 Z=ZZ AND &HBF
370 GOSUB *OUTDO: 'set "0"
380 RETURN
400 *SCAN
410 Z=ZZ OR &H80
420 GOSUB *OUTDO: 'set "1"
430 Z-ZZ AND &H7F
440 GOSUB *OUTDO: 'set "0"
450 RETURN
480
470 *OUTDO
480 OUT &HD0, Z
490 ZZ=Z
500 RETURN
```

ビジィは、ビデオ・カメラのスキャン中"1"がセットされますので、これが"0"になってからデータの読み出しを行います。図13にタイムチャートを示しています。

スライス・レベルは256段階に変化させることができます。値が大きくなるほどスライス・レベルは高くなります。ビデオ・データ出力は、スライス・レベルで2値データに変えられた画像のデータ出力で、1回のリードで8ビットのデータが読み出せます。このI/Oアドレスを1回リードすると、自動的にメモリの読み出しアドレスが一つ進みます。

● モニタ・プログラムの作成

ここでは、わかりやすくするためにBASICによる モニタ・プログラムを作成しました。

プログラム名 $m \in md$: (リスト1)は読み取ったデータを1バイトごとにHEX形式で画面に表示するプログラムです。

90:00T&HD2, &H80で出力アドレス D_2 にH80を出力して、スライス・レベルを中心にセットしています。

330:*ADCLのサブルーチンでは、ビデオ RAMアドレスのクリアを行っています。つまり、ク リアのビットを立てた値H4〇を出力しています。そ して、すぐにクリア・ビットを0にもどしています。

```
'save "vm"
'video moniter
 1010
1020
       CONSOLE 0, 25, 0, 0: COLOR 0
SCREEN 2, 0, 0, 1
 1040
 1050 CLS 3
 1060
 1070 Z=&HO
 1080
       GOSUB *OUTD0
 1090
       FOR I=0 TO 511:V(I)=0:NEXT I
FOR SL=0 TO 255 STEP 32:LOCATE 1,1:PRINT SL
OUT &HD2, SL:'slicelevel set
 1110
 1120
 1130
 1140
           GOSUB *SCAN
 1150
           GOSUB *ADCL
 1160
           VBC=1
          FOR VDC =1 TO 256
D=INP(&HD2)
 1170
 1180
 1190
            FOR BC=7 TO 3 STEP -4
1200
               B=0
               D=0

IF D AND 2^BC THEN B=1:'bit read

IF B<>0 THEN *ALSET

IF V(VBC)'><>0 THEN *ALSET

V(VBC)=SL
 1210
1220
 1240
               *ALSET
               VBC=VBC+1
 1260
            NEXT BC
1270
        NEXT VDC
1280
1290
1310 FOR I=1 TO 512
1320 IF V(I)=0 THEN V(I)=255
1330 NEXT I
1350 CLS 3
1360 WX=50:WY=380
1370 FOR I=1 TO 512
1380 PSET (WX+1, WY-V(I))
1390 NEXT [
1400 END
1410
1420 *SCAN
1430 Z=ZZ OR &H80
1440 GOSUB *OUTD0
1450 Z=ZZ AND &H7F
1460 GOSUB *OUTD0
1470 RETURN
1480
1490 *ADCL
1500 Z=ZZ OR &H40
1510 GOSUB *OUTD0
1520 Z=ZZ AND &HBF
1530
      GOSUB *OUTD0
1540 RETURN
1560 *OUTD0
1570 OUT &HD0, Z
1580 ZZ=Z
1590 RETURN
```

400:*SCANのサブルーチンでは,スタートのビットを立てた値H80を出力して,その後スタート・ビットを0にもどして,画像データをビデオRAMに取り込んでいます。

プログラム名 v m: (リスト 2)は、実際にイメージ・センサ・カメラのレンズ系の調整などには、本来オシロスコープを使って調整するのですが、VS波形をオシロスコープで見たようにCRTに出力するプログラムです。

ここでは、スライス・レベルを32ステップごとに変 化させて、PSET命令を使って描いています。

では、実際に先の図2で書いたような構成で、丸棒のような被測定物の直径に相当する、イメージ・センサのしゃ光部分のビット数を求めるプログラム名:dsp811(リスト3)を作ってみましょう。

まず、 $1050:\sim1080:$ ではキャンセル・ビットを入力するようにしてあります。そして、 $1120:\sim1130:$ ではビデオ信号の立ち上がり、また

(リスト3) プログラムdsp811

```
1000
            save "dsp811"
1010 CLS 3
1020 CONSOLE 0,25,0 0:COLOR 0:CLS 3
1030 Z=&H0
1040 GOSUB *OUTD0
1040 GOSUB #001D0
1050 INPUT "cansel bit (0,1,2,3)";CB
1050 IF CB=0 THEN Z=&H0
1070 IF CB=1 THEN Z=&H10
1080 IF CB=2 THEN Z=&H2 ELSE Z=&H30
1090 GOSUB *OUTDO
1100 GOSUB *ADCL
1100 COSUB *ADCL
1110 OUT &HD2, &H80: 'slice level set
1120 INPUT "address1=";AD1
1130 INPUT "address2=";AD2
1140 PRINT "start%%%%hit any key"
1150 A$=1NKEY$
1160 IF A$="" THEN 1150
1170 PRINT "start"
1180 GOSUB *SCAN
1190 A=1NP(&HD0) AND &H80: 'busy
1200 IF A=128 THEN 1190
1210 GOSUB *SDAN
 1220 END
 1230
 1240 *DISP3
1240 *DISP3
1250 EGD0=0: EGD=1: BIT=0
1260 WX=60: WY=60
1270 FOR K=1 TO 8
1280 FOR J=1 TO 32
1290 VD=INP(&HD2)
 1300
               FOR I=7 TO 0 STEP -1
 1310
                 SD=0
                  T=VD AND 2^I
IF T=0 THEN 1360
 1330
 1340
  1350
                  SD=1
                 IF SD=0 THEN 1410
PSET (WX, WY)
EGD1=1
 1360
  1370
 1380
  1390
                   IF EGD0=0 THEN EG=EG+1:EGD0=1 ELSE EGD0=1
 1400
                  GOTO 1430
                  EGD1=0
                  IF EGD0=1 THEN EG=EG+1:EGD0=0 ELSE EGD0=0
 1420
                  LOCATE 0.22:PRINT "All adrs number(s) = ";EG,
IF EG=>AD1 AND EG(AD2 THEN BIT=BIT+1:PRINT "Al - A2 bit numbre(s)=";BIT
 1430
 1440
 1450
 1460
                NEXT I
             AD=AD+1
NEXT J
WX=60
 1480
1490
 1500
1510
            WY=WY+10
           NEXT K
 1520 RETURN
1530 *SCAN
 1540 Z=ZZ OR &H80: 'set "1"
1550 GOSUB *OUTD0
 1550 GOSUB *OUTD0
1560 Z=ZZ AND &H7F: set "0"
1570 GOSUB *OUTD0
1580 RETURN
1590 *ADCL
1600 Z=ZZ OR &H40: set "1"
1610 GOSUB *OUTD0
```



(a) mend



(b) vm



(c) dsp 8 1 1

〈写真 2〉プログラム実行例

は立ち下がりごとに、順次アドレスをふるようにしています。この場合、AD1=2、AD2=3 (#1)を入力すると、棒の径に相当するビット数が求められます。

1620 Z=ZZ AND &HBF: 'set "0" 1630 GOSUB *OUTD0

1640 KEIUKN 1650 *OUTD0 1660 OUT &HD0, Z 1670 ZZ=Z 1680 RETURN

*DISP3のサブルーチンでは、1290:で入力したビデオ信号に対して、1330:で各ビットのANDを取ることにより、"0"、"1"の判別を行っています。そして、PSET命令により、スライス・レベルで比較したスライス・ビデオ波形を描くと同時に、指定したアドレス間のビット数を表示するようになっ

ています。

写真2に、それぞれのプログラムを実行して棒の径 の測定を行っている時の様子を示します。

なお,このパソコン・インターフェース・ボードは (株光伸舎(☎075-661-3161)より発売されています。

(注1)ここでアドレスを1から2に設定しないのは、ハードの 関係上、最初の8ビットはLに落ちて、アドレスが発生す るから。

2次元CCDカメラの設計・製作



長谷川孝美

2次元ビデオ・カメラ(いわゆる普通のビデオ・カメラ)も、CCDの低価格化と周辺LSIの発展により身近になってきました。ここでは、具体的なカメラの実例と、その活用のためのノウハウについて紹介します。

画像処理技術や、それを取り込んだロボット技術の 発展には、視覚センサとしての固体撮像素子の開発が 大きく寄与しています。また、この固体撮像素子はビ デオ・カメラ、ファクシミリ、コピー・マシンなどの 中にも見ることができ、急速に身近なものとなりつつ あります。

そこで、ここでは一般に入手できる固体撮像素子 [インターライン型 2 次元CCD ICX018CL、ソニー㈱製]を使った、2 次元CCDカメラ(白黒)の製作法について紹介することにします。このカメラは白黒ですが、カラー・テレビ放送の標準方式(NTSC)に準じていますので、一般のビデオ・カメラとして、あるいは画像処理システムの視覚センサとして、従来のITV(産業用テレビジョン)カメラと同様に利用することができます。

なお、ここで使用したCCDの表面にR、G、Bの原色フィルタを貼り付けたICX018CKは、カラー用CCDとして、8mmビデオ用カメラに使用されています。

撮像素子の動作

● CCDイメージ・センサについて

テレビ用カメラの性能は、基本的には撮像デバイスによって決定されます。従来は撮像管(ビジコン管など)を使ったものが主流だったのですが、最近では固体撮像素子であるCCD(Charge Coupled Device)が多く使用されるようになりました。固体撮像素子は撮像管に比べると、焼付きがないため寿命が半永久的になる、という点が大きな特徴です。

固体撮像素子は最近ではイメージ・センサという呼び方もされており、用途およびしくみによって1次元イメージ・センサ、2次元イメージ・センサというように分類されています。

1次元イメージ・センサというのは、被写体が一定 速度で移動したりするものの場合に有効なカメラで、 イメージ・スキャナ、ファクシミリ、コピー・マシン などに使用されています。ライン・センサ・カメラと も呼ばれているものです。 2次元イメージ・センサは、被写体が静止していて もイメージをとらえることができるもので、いわゆる 一般的なビデオ・カメラに相当します。エリア・セン サという呼び方もされています。これから紹介するの は、このエリア・センサを使った2次元のカメラです。 まずは、撮像のためのエリア・センサの特性から紹介 することにしましょう。

● エリア・センサの種類

エリア・センサは、光を電気信号に変換する光電変換部と、その信号電荷を転送する方式によっているいるの種類が考えられています。以下に3種類の代表的な特性について述べます。

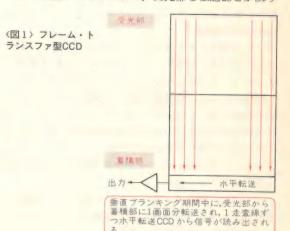
▶フレーム・トランスファ型CCD

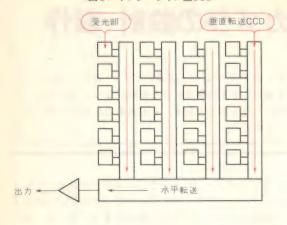
これは図1に示すように、光電変換を行う受光部と、信号として読み出す蓄積部とが分離して配置されています。この素子の特徴としては、受光素子の有効面積が大きくとれるため、センサ感度を大きくとれることと、構成がシンプルなので素子の高解像度化が容易になります。

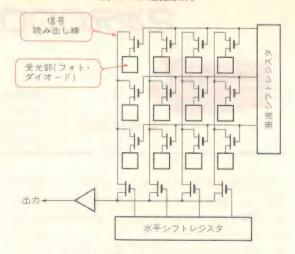
逆に欠点としては、蓄積部を別に必要とするため、 デバイスのチップ・サイズが大きくなり、素子の歩留 りが低下します。

▶インターライン型CCD

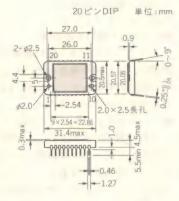
これは図2に示すように、受光部と転送部とが隣り







(図4) CCD ICX018CLO 外形と特徴



(a) 外形寸法

合わせになるよう配置されています。特徴としては、 受光部から転送部への信号の転送が簡単に行えること と、デバイスのチップ・サイズが小さいことです。

反面, 受光部と転送部とが隣り合わせの構造のため, 素子の製作においてはミクロン・オーダの微細加工技 術が必要になります。

▶MOS型撮像素子

これは図3に示すように、フォト・ダイオードで発 生した信号を、MOSトランジスタによるX-Yスイッ チ・マトリクスによって順次,出力に読み出します。

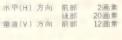
特徴としては,信号読み出し線が細くてすむため, 受光部を大きくとれること、X-Yスイッチ・マトリク スの信号読み出しにいろいろな方法が考えられるので、 カラー化に対応しやすいことです。

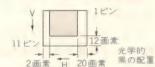
ただし、欠点は、スイッチング時のノイズがCCD にくらべてとりにくいことです。

ここでは、以上のエリア・センサの中から一般に入 手しやすいインターライン型CCDを使うことにして, カメラ設計に入ることにします。

・インターライン型CCDイメージ・センサ

- 水平8ビット,垂直1ビット(偶数フィールドのみ) 10.0mm(H)×9.3mm(V) · ダミー·ビット数 · チップ·サイズ
- 多重干渉効果を利用した薄膜多結晶シリコン・ゲートMOS型センサ
- 高感度出力増幅器内 P基板Pウエル構造
- 510(H) × 492(V)
- ·高感度低雜音
- ・低残像, 焼き付きなし, 図形ひずみなし, マイクロフォニック雑音なし
- ・光学的黒の数





(b) 素子の構造と特徴

インターライン型CCD ICX018CL

ソニー(株)から発売されている1チップ白黒テレビ・ カメラ用の、インターライン型CCD 固体撮像素子 ICX018CLについて説明します.

図4にICX018CLの外形寸法と特徴,素子構造を示 します。このうち、主なトピックスは次のようなもの です。

● 有効画素数と光学的黒

有効画素数とは、受光部に配置されている受光素子 のうち、被写体像を実際に光電変換する素子の数です。 このCCDでは水平方向に510個、垂直方向に492個あ りますので、全部で、

$510 \times 492 = 250.920$

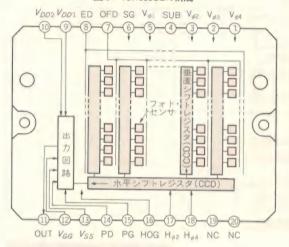
となり、約25万画素になります。

これに対し, 光学的黒と称する受光素子が, 水平方 向の前部2画素,後部20画素と垂直万向の前部12画素 に配置されています。この受光素子には、光が入射し

 $T_a = 25^{\circ}\text{C}$

項目	記号	最小	標準	最大	単位	備考
感度	S	110	160	220	mV	
飽和信号	Vsat	400	530	850	mV	
映像信号シェーディング	SV_1		10	19	00	
スミア	SM		0.01	0.04	%	
暗信号	Vdi			13	mV	$T_a = 55^{\circ}$ C
暗信号シェーディング	△Vdt			4	mV	$T_a = 55^{\circ}$ C

〈図5〉ICX018CLの構成



(a) ブロック図

ないように素子の表面がしゃへいされていますので、 得られる信号は<mark>黒レベルの基準値</mark>として使用されます。

● スミア

スミアとは、受光素子への入射光が結像位置以外に もれて垂直転送レジスタに入り込み、明るい被写体が 画面の垂直方向に尾をひく現象をいいます。これは表 1の撮像特性からわかるように、0.04%maxと小さ く抑えられています。

● ブルーミング

ブルーミングとは、受光素子に非常に明るい入射光があったとき、電荷があふれてまわりの受光素子に流れ込むことをいいますが、このCCDではブルーミングを生じないような対策が講じられています。

γ特性

入射光に対する出力信号レベル特性をガンマといい, 入射光と出力信号レベルとが比例関係にあるとき γ = 1と表現します。

● ユニット・セル・サイズ

受光素子と垂直転送レジスタによって構成される、 1 画素のサイズです。

有効受光部の寸法は,

 $17\mu m \times 510 = 8.67mm(H)$

July 72 807 61	A-1 PR	
端子番号	記号	端子説明
1	Vφ 4	垂直レジスタ転送クロック入力
2	Vø 3	垂直レジスタ転送クロック入力
3	V _{\$\phi\$ 2}	垂直レジスタ転送クロック入力
4	SUB	基板
5	Vø1	垂直レジスタ転送クロック入力
6	SG	センサ・ゲート・バイアス
7	OFD*	アンチ・ブルーミング・バイアス
8	ED*	エッジ・ドレイン・バイアス
9	V_{DD1}^*	電源電圧
10	VDD2*	電源電圧
11	OUT*	信号出力
12	Vgg*	出力増幅器バイアス電位
13	Vss*	出力増幅器ソース電位
14	PD*	プリチャージ・ドレイン・バイアス
15	PG*	プリチャージ・クロック入力
16	HOG*	水平レジスタ読み出し制御バイアス
17	H _{\$\phi\ 2\$}	水平レジスタ転送クロック入力
18	$H_{\phi 1}$	水平レジスタ転送クロック入力
19	NC	無接続
20	NC	無接続

* 印の端子には負電位が印加されないよう注意が必要 (b) 端子配列

 $13 \mu m \times 492 = 6.4 mm (V)$

となります。

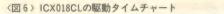
● 動作のしくみ

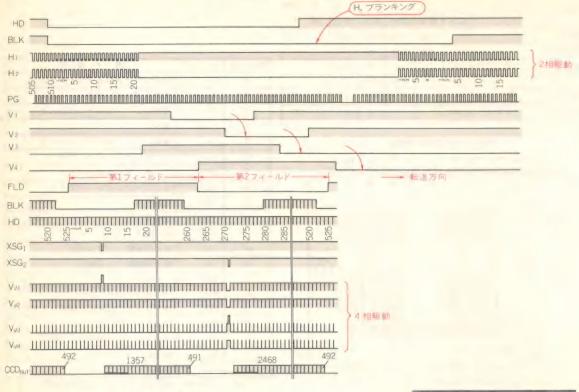
図5にICX018CLのブロック図を示します。受光素子(フォト・センサ)の隣りに垂直転送レジスタがあり、垂直方向に電荷を転送します。

水平転送部まで送られた電荷は1走査線ごとに水平転送レジスタによって転送され、出力部から信号として読み出されます。図6にこのタイミングを示します。まず第1フィールドの受光素子に蓄えられた電荷は、 XSG_1 のタイミングで垂直転送レジスタに転送されます。この電荷は垂直レジスタ転送クロック $V_{\phi 1} \sim V_{\phi 4}$ によって、 $V_1 \rightarrow V_2 \rightarrow V_3 \rightarrow V_4$ の方向に転送されていき、最後の V_4 の"H"、ブランキング中に、1走査線分の電荷が水平転送レジスタに転送されます。

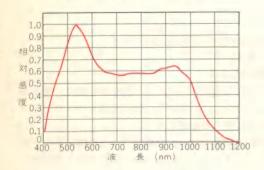
水平転送レジスタに入った電荷は、水平レジスタ転送クロック $H_{\phi1}$ ~ $H_{\phi2}$ によって H_2 → H_1 → H_2 → H_1 の順に水平方向に転送されます。そして最後の H_1 からの電荷はPG(プリチャージ・クロック)によって読み出され、出力信号となります。

同様に第2フィールドの受光素子に蓄えられた電荷は、XSG2のタイミングで垂直転送レジスタに転送さ

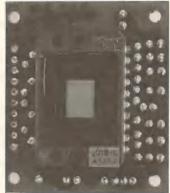




〈図7〉ICX018CLの分光感度特性



〈写真 1〉CCD基板



れます。そして後は第1フィールドと同じ経路で読み 出されます。

なお XSG_1 と XSG_2 は、2フィールドに1回しか出ませんので、このモードで動作するCCDをフレーム蓄積モードといいます。

● 分光感度特性

図7にICX018CLの分光感度特性を示します。分光 感度特性とは、光の波長に対する受光部の感度をいい、 最も感度の良い波長を1.0にして相対値で表示します。 このCCDは約1200nmまで感度がありますので、赤外 像も撮ることができます(可視域は約400~700nm)。

写真1にCCDを基板上に実装したものを示します。

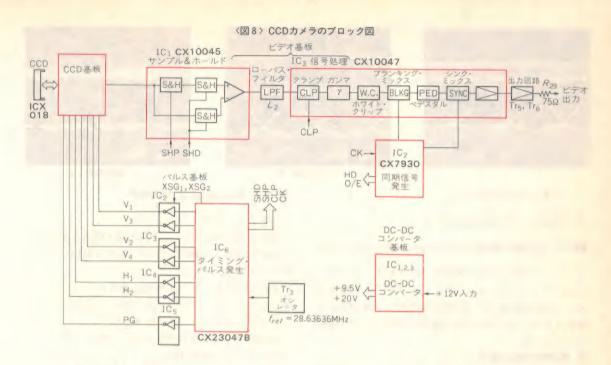
CCDカメラの構成法

図8に今回試作した2次元カメラのブロック図を示します。表2が主な仕様です。回路基板構成としては、CCD基板、バルス基板、ビデオ基板、DC-DCコンバータ基板の構成です。以下、回路の構成について紹介します。

■CCD回路-

図9にCCD基板の回路構成を示します。CCD素子の電源電圧は20Vですが、出力部のバイアスとして、 V_{PD} 、 V_{SG} 、 V_{GG} 、 V_{HOG} の四つの電圧を供給します。





〈表 2〉CCDカメラの主な仕様

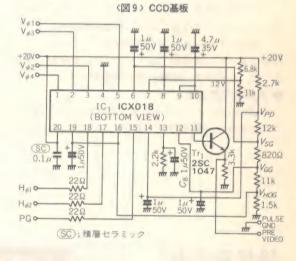
撮像素子	インターライン転送方式CCD
有効画素数	510(H)×492(V)
撮像面積	8.7mm×6.4mm (2/3インチ撮像管相当)
水平周波数	15.734kHz
垂直周波数	59.94Hz
同期方式	内部同期
水平解像度	370 TV本
垂直解像度	350 TV本
最低被写体照度	15ルクス (レンズF1.4)
レンズ・マウント	Cマウント
フランジ・バック	17.526 mm
走查方式	2:1インタレース 525本 60フィールド/s
映像出力	1.0V _{P-P} VBS 75Ω
電源入力	DC12V 約250mA

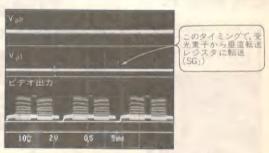
 $V_{\phi 1} \sim V_{\phi 4}$ は垂直レジスタ転送クロックで**、写真2**のような波形をしています**.**

 $V_{\phi 1}$ と $V_{\phi 3}$ は1フレームに1回,パルスの高レベルが約13Vまで上がり,その時に受光素子からの電荷が1フィールド分。垂直転送レジスタにいっせいに転送されます。

 $H_{\phi 1}$ と $H_{\phi 2}$ は水平レジスタ転送クロックで、写真3のような波形をしています。水平転送レジスタの最終段まで送られた電荷は、プリチャージ・クロックPGのタイミングで、出力回路で電荷→電圧変換されます。そして、プリチャージ・パルスが重畳された信号として、11ピンより出力されます(写真4参照)。

この信号は、バッファ・トランジスタTr₁を経てビ

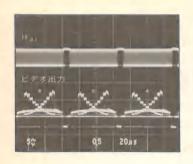




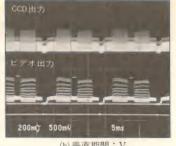
〈写真 2〉 ビデオ出力とV_{φ1}, V_{φ2}

デオ基板へ入力されます。

なお、水平転送レジスタ H_1 と H_2 は全部で540段になります。その内訳は、ダミー・ビット8段、光学的



CCD出为 = 200mÇ 500mV 20 as (a) 水平期間: H



(b) 垂直期間: V

〈写真3〉ビデオ出力とH。1

黒の数22段,有効画素510段です。

■パルス回路の構成ー

パルス回路の構成を図10に示します。これは、 CCDドライバIC₂~IC₅, タイミング・パルス発生IC IC6、基準発振器Tr3、同期信号発生IC CX7930にて 構成されます(CX7930は部品配置の関係でビデオ基板 にのっている).

基準発振器の構成。

このCCDカメラ・システムは、カラー・カメラにも 対応できるようになっており、発振周波数が、

 $8 f_{sc} = 3.58 \times 8 = 28.63636 \text{MHz}$ になるように、発振器Tr3のトリマVCを調整します。 ここで、fscはカラー副搬送波の周波数です。

● 同期信号発生器

Tr₃から出たクロックは、IC₆で1/2に分周されて、 ビデオ基板の同期信号発生器IC。CX7930にクロック

〈写真 4〉ビデオ出力とCCD出力信号

として入力します。

図11にCX7930のブロック図と端子構成を示します。 このICは28ピンの構成ですが、外形はMFPという小 型のものです。

このICからは、ビデオ信号処理用として、

- ・コンポジット・ブランキング信号 BLKG
- ・コンポジット・シンク信号 SYNC CCDのタイミング・パルス用として,
- ・水平ドライブ信号 HD
- ・イーブン。オッド信号 O/E

を使用します。このイーブン、オッド信号とは、2: 1インタレース方式のカメラにおいて、第1フィール ドをオッド・フィールド(奇数フィールド)といい,第 2フィールドをイーブン・フィールド(偶数フィール ド)というのですが、それを示すための信号です。

図12にそれぞれのタイムチャートと、表3に日本が 採用しているTV方式である。NTSC方式の規格の一

絶替発売中/



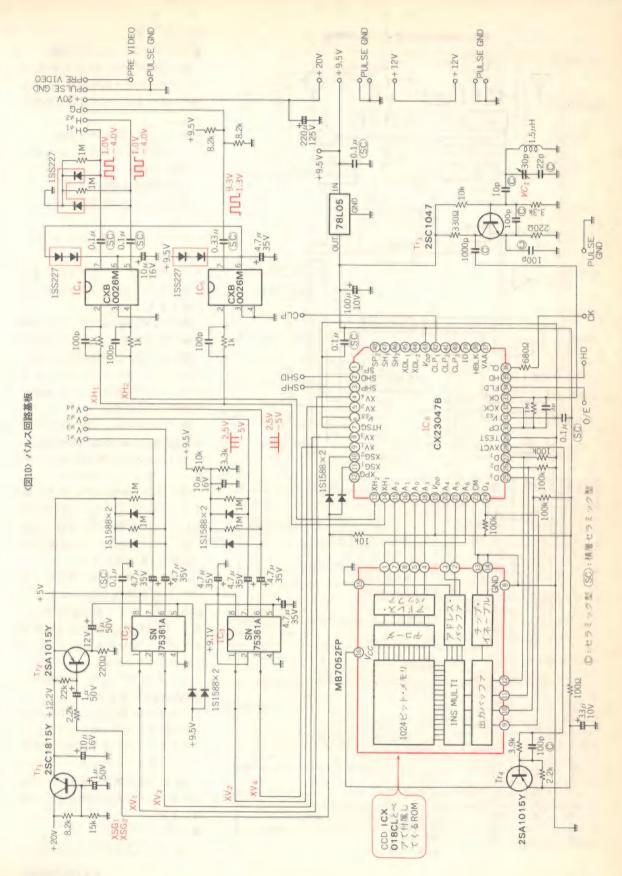
ドウェア・デザイン・シリー

★電子回路部品活用ハンドブックにつづく第2弾/

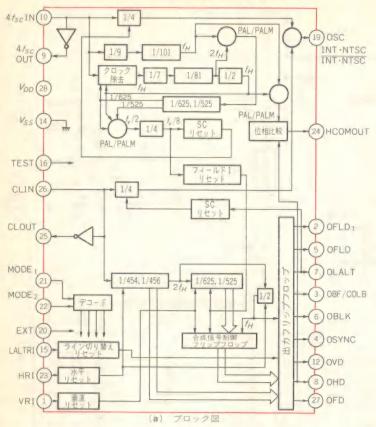
- (1) プロローグ
- (2) OPアンプの基本機能
 - (3) OPアンプと線形回路 (4) 非線形の演算回路
- (5) フィルタ回路

- (6) 発振回路および V-Fコンバータ
- (7) D-Aコンバータ
- (8) A-Dコンバータ
- (9) 電源用IC
- (10) スイッチング・レギュレータ

CQ出版社



〈図11〉同期信号発生器 CX7930Aの構成



端子番号	種類	端子記号	端 子 説 明
1	IN	VRI	垂直リセット入力
2	OUT	OFLD ₁	第1フィールド出力
3	OUT	OBF/COLB	バースト・フラグ/カラー・ブランキング出力
4	OUT	OSYNC	コンポジット・シンク出力
5	OUT	OFLD	イーブン・オッド出力
6	OUT	OBLK	コンポジット・ブランキング出力
7	OUT	OLALT	ライン切り替え出力
8	OUT	OHD	水平ドライブ出力
9	OUT	4fscOUT	4 fsc 出力
10	IN	4fscIN	4 fsc 入力
11	-	NC	
12	OUT	OVD	垂直ドライブ出力
13	_	NC	
14		Vss	GND端子
15	IN	LALTRI	ライン切り替えリセット入力
16	IN	TEST	テスト人力
17	_	NC	
18		NC	
19	OUT	OSC	サブキャリア出力
20	IN	EXT	内部・外部同期モード切り替え
21	IN	MODE	方式選択入力1
22	IN	MODE 2	方式選択入力 2
23	IN	HRI	水平リセット入力
24	OUT	HCOMOUT	位相比較器出力
25	OUT	CLOUT	クロック出力
26	IN	CLIN	クロック入力
27	OUT	OFH	水平周波数出力
28		VDD	電源端子

(b) 端子配列

部を示します.

タイミング・パルス発生器

IC₆ CX23047は, CCD を駆動するパルスとビデオ信号処理パルスを発生しています。ビデオ信号処理用として、

- クランプ パルス信号 CLP
- ・サンプル&ホールド・パルス SHP, SHD

CCDの駆動用として.

- 垂直レジスタ転送クロック V₁ ~V₄
- ・水平レジスタ転送クロック H₁, H₂
- ・プリチャージ・クロック信号 PG
- ・センサ・ゲート・クロック信号 SG があります。

図13にCX23047のブロック図と端子構成を示します。このICは48ピン構成ですが、QIP48と呼ぶ小型のフラット・パッケージに収められています。パルスのタイミングは図6を参照してください。

IC₇のMB7052は、CCDのキズ補 正用ROM(Read Only Memory)で、 CCD ICX018CLを購入すると付属 品としてついてくるものです。

CCDは25万画素の受光素子の集まりですので、どうしても製造工程においてキズの発生する可能性があります(キズが発生した受光素子のみ感度が大幅に変化する)

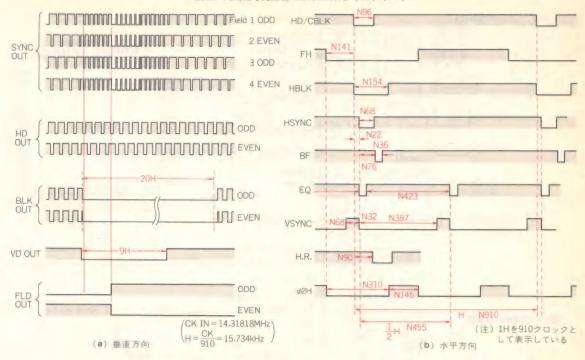
このキズの数が少ない場合は、その素子を不良品とはしないで、 ROMを用いてキズ補正動作を行います。ROMはCCDのキズの位置を データとしてもちますので、CCD とはペアになります。

もちろんキズのないCCDには ROMは付いてきません。

このROMの動作は、CCDからの 出力信号をサンプル&ホールドして いるとき、キズのある信号のときは サンプル&ホールドをストップして、 一つ前の信号に置き換えます。すな わちキズのある部分は信号として使 用しません。

● CCDドライバ

IC4, IC5(CXB0026)およびIC2,



 IC_8 (SN75361)は,5 V系パルスのレベル変換と,大容量負荷を高速でドライブするためのICです.図14にこのドライバICの構成を示します.CCD ICX018の垂直転送クロックとアース間の容量は,約6000pFもの容量があります.そのため,このようなドライバICが必要になるのです.

また、 $ICX018のH_{\phi1} と H_{\phi2}$ 、PGの周波数は、9.545 MHzで動作します。

 Tr_2 はセンサ・ゲート・クロック SG_1 , SG_2 のレベルを高レベルに上げて、 $V_{\phi 1}$ と $V_{\phi 3}$ を 3 値駆動させています。写真 2 にこの様子を示しています。また、写真 3 に水平転送クロックとビデオ出力との関係を示します。

■ビデオ信号処理回路-

ビデオ信号処理回路の構成を図15に示します。この回路は、CCDからの出力信号をサンプル&ホールドするCX10045(IC_1)と、クランプ、 γ 補正、ホワイト・クリップ、SYNCミックスなどを行うCX10047(IC_3)で構成されます。図16がCX10045、図17がCX10047の構成です。いずれもミニフラット・パッケージです。

● サンプル&ホールド回路

CCDからの出力信号は、写真4、写真6に示すように、受光素子からの出力間にPGパルスが重畳した波形になっています。したがって、S&HパルスSHD、SHPを使用してビデオ信号を取り出します。このタイミングを図18に、そのS&H出力波形を写真5に示

〈表 3〉 NTSC方式の規格

走査線数/フレーム	525本
垂直(フィールド)周波数 fv	59.94Hz
水平(ライン)周波数 fH	15.734264kHz
水平(ライン)周期	63.5556 µs
水平ブランキング H. BL	10.9±0.2μs
フロント・ボーチ	1.27 µ ~ 2.22 µs
水平同期 H. Sync.	4.7±0.1μs
垂直プランキング V. BL	19~21H
等価パルス Eq. pulse	3H 2.3±0.1μs
垂直同期 V. Sync.	3H 27.1 //s
カラー副搬送波 fsc	$3.579545MHz, fsc = \frac{455}{2} fH$
試作機の基準発振 fres	28.63636MHz = 1.820 fH
CX7930のクロック入力 CK	$14.31818MHz = 910 f_H = \frac{f_{ref}}{2}$

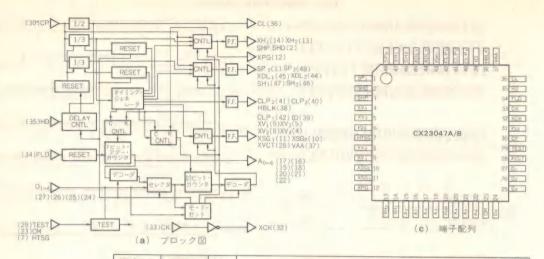
します。

なお、図15における L_2 はローパス・フィルタを構成しており、S&Hパルスによって発生するクロック・ノイズを除去しています。

また VR_6 は,差動アンプのバイアスを決めるボリュームです。チェック端子 TP_1 にて,DC電圧が5.2Vになるよう調整します。

● ビデオ信号処理

 IC_s のCX10047は、S&Hされたビデオ信号を各種処理することにより、コンポジット・ビデオ信号を得るためのプロセス回路です。図15において、クランプ・パルス CLPを使用して、クランプ動作(直流再生)を行い、ビデオ信号に重畳しているハム・ノイズなどを除去し、黒レベルの再生を行います。



〈図13〉CX23047の構成

端子番号	記号名	I/O	端子。说明	
4,5,8,9	XV ₁	0		
10. 11	XSG _{1.2}	0	イメージャ駆動パルス。 反転型ドライバを付加してCCDイメージャ(ICX018,021)を駆動。	
12	XPG	0	1人本 新	
13. 14	XH _{1.2}	0		
15 - 18 20 - 22	A0~A6	0	外部ROM用アドレス出力、AsがMSB	
23	CM	I	テスト端子、通常 GND	
24-27	$D_4 - D_1$	I	外部 ROM 入力端子、外部 ROM を使用しない場合は、ブルアップまるいはブルダウンによってモード設定が可能。 ROMを使用しない場合: D ₁ 一常に GND D ₂ ー GND: 白黒モード, Vcc: カラー・モード D ₃ ー常に Vcc D ₄ ー GND: CCIR, Vcc: NTSC	
28	XVCT	0	ROM (MB7052) 電源スイッチング・バルス。 スイッチングを行う場合はPNPトランジスタを付加しなければならない。	
29	TEST	I	テスト端子, 通常 GND	
30	CP	I	クロック入力、NTSC: 28.6364MHz, CCIR: 28.3750MHz	
32	XCK	0	N 1	
33	CK	I	インバータ回路 CK XCK	
34, 35	FLD, HD	I	同期信号入力、CL(36ビン)の立ち下がりで取り込まれる。	
36	CL	0	SYNCジェネレータ(CX7930)用クロック出力、CPの半分の間波数、	
37	VAA	0	CCDイメージャ出力の垂直有効領域。 クランブ回路においてCLP1とともに用いる。	
38	HBLK	0	CCDイメージャ出力の水平有効領域。 ブリ・ブランキングに使用する。	
39	ID	0	R/Bライン職別信号。 Bライン "H"、Rライン "L"	
40, 41	CLP _{2,3}	0	グランプ・パルス、連続パルス、	
42	CLP ₁	0	グランプ・バルス、 CCD出力オプティカル・ブラック部クランプ・バルス。	
44, 45	XDL _{1,2}	0	1Hディレイ・ライン(CX23039)駆動バルス.	
46, 47	SH _{1.2}	0	1Hディレイ・ライン(CX23039)用サンプル&ホールド・バルス.	
48, 1	SP _{1.2}	О	色分離用サンブル&ホールド・バルス. 欠陥補正機能をもつ.	
2	SHD	0	イメージャ出力用サンブル&ホールド・バルス、欠陥補正機能をもつ。	
3	SHP	0	イメージャ出力のプリチャージ・レベルをサンブル&ホールドするパルス	
7	HTSG	I	テスト端子、通常 GND	
6.31	Vss	İ	接地端子.	
19. 43	VDD	I	+5V電源端子.	

(b) 端子機能

ところで、撮像素子での入力とTVモニタの出力との特性を γ といいますが、CCDの場合は γ =1ですので、 γ CONTROL VR_1 を高電位側に調整すると、カメラ全体の γ =1になります。図19がこの特性です。

また,このほかの調整箇所として以下のようなもの があります。

(図14) ドライバIC NC 1 1Y 2Y VCC2 8 NC 8 7 6 5 INPUT A 2 7 OUTPUT A 6 VCC 1 1Y 2Y VCC2 INPUT B 4 5 OUTPUT B 1 2 3 4 IA E 2A GND (CCD水平ドライバ) (TIL-MOSドライバ)

▶ホワイト・クリップ

ビデオ信号のホワイト・レベルをWHT CLIP VR_2 にて規定することにより、コンポジット・ビデオ信号のダイナミック・レンジを決めます。一般には1.1 V_{P-} 程度にします。

▶ブランキング・ミックス

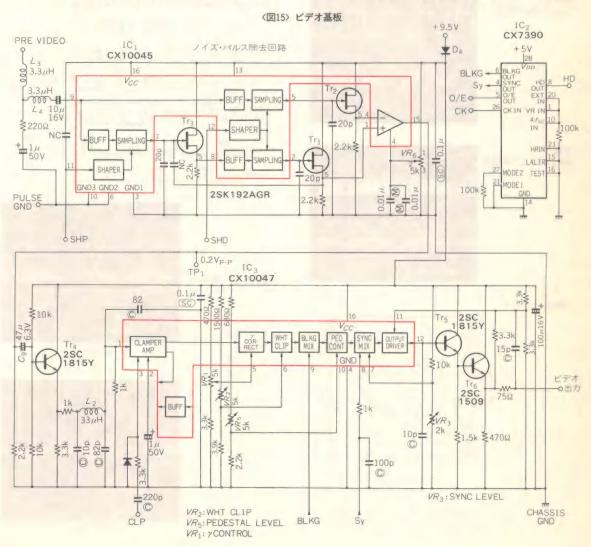
ビデオのブランキング期間(写真6参照)には、いろいろなクロック・ノイズが含まれています。したがって、ブランキング・パルス BLKを使用して、波形の整形を行います。

▶ペデスタル

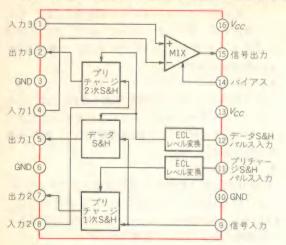
PEDESTAL LEVEL VR_s を調整することにより、ビデオ信号の黒レベルを決めます。このレベルは、CCDをしゃ光状態にしたとき、約 $20mV_{P-P}$ になるように調整してください [写真 7(a)参照]。

▶シンク・ミックス

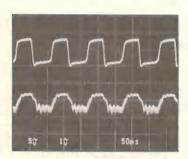
ブランキング期間に同期信号SYNCをミックスする



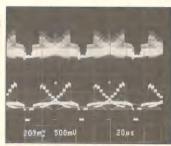
〈図16〉 CCDカメラ信号サンプル&ホールド用IC CX10045の構成



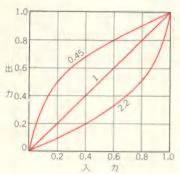
〈写真 5 〉 PGとCCD出力信号



<写真 6 > S&H出力とビデオ出力

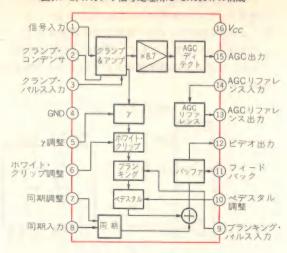


〈図19〉 yカーブ

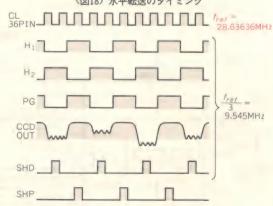


テレビのフラウン管は γ =2.2であるため、放送用のTVカメラは γ =0.45で設計されている。

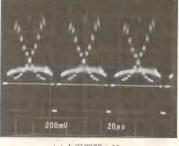
〈図17〉B/Wカメラ信号処理用IC CX10047の構成



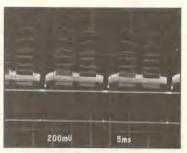
〈図18〉水平転送のタイミング



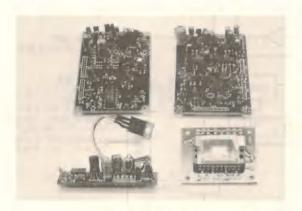
〈写真7〉ビデオ出力



(a) 水平期間:H



(b) 垂直期間: V



〈写真 8〉各回路基板

ことにより、コンポジット・ビデオ信号を作ります。 ここではSYNC LEVEL VR_3 にて300m V_{P-P} に調整します〔写真7(a)参照〕。

▶出力回路

 Tr_5 と Tr_6 は、コンポジット・ビデオ信号を 75Ω の出力インピーダンスに変換する回路です。したがって、 $VR_1 \sim VR_5$ の調整を行うときは、必ずビデオ出力を75 Ω で終端します。

基本的には以上の調整でカメラは完成しますが、このシステムでは+12V単一電源で動作するようにするために、DC-DCコンバータを内蔵させました。この構成を図20に示します。内訳は、+9.5Vと+20VのDC-DCコンバータです。

なお, IC₂の78M05は発熱(約1W)しますので, 放 熱が必要です。

今回製作した各基板を写真8に、カメラの外観を写真9、モニタの画面を写真10に示します。

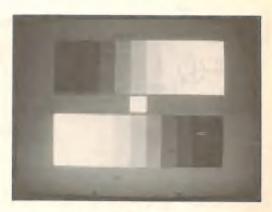
外付けオプションの製作

■ ストロボとのインターフェース

CCDカメラには、受光部の信号電荷を1/60秒ごと



〈写真9〉製作したカメラの外観



〈写真10〉モニタの画面

に読み出すフィールド蓄積モードと、1/30秒ごとに読み出すフレーム蓄積モードがあります。

今回試作したCCDカメラは、フレーム蓄積モードです。

言い換えれば、1/30秒のシャッタ・カメラとして動作していますので、モータで回転しているものや、ベルト・コンベアで高速移動している物体などの速い動きを捕えることはできません。

これらの被写体を静止画像として取り込むためには、ストロボとビデオ・メモリとが必要になります.

▶ストロボの発光周波数

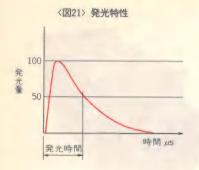
- (1) 内部同期方式: 1~500Hzの繰り返し周波数で点 灯するもので、マルチストロボといいます。
- (2) 外部同期方式:主にテレビ・カメラのVDまたはV. SYNCと同期をとって1/60秒周期で発光します。

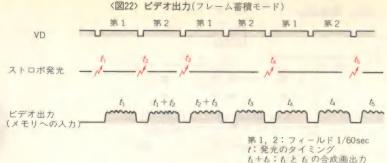
VDからの発光タイミングを可変できるものもあります。

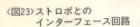
▶ 発光時間

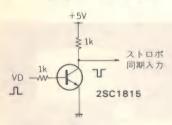
 $1 \mu s \sim 100 \mu s (1/1,000,000 秒 \sim 1/10,000 秒)$ があります。この時間は半値幅といって、図21のように最大発光量の1/2に落ちたところの時間で示されています。

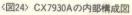
▶発光光量

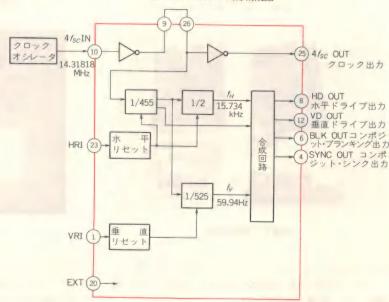












ビデオ用のストロボは、発光光量のばらつきが±10%以内に収まっています。光量は非常に大きい発光が得られますので、レンズの絞りで適正値になるようにモニタを見ながら、光量を制限する必要があります。

また光源が赤外光を含んでいると、スミアの原因になりますので、レンズ前面に赤外カット・フィルタを 取り付けると画質がよくなります。

● メモリへの取り込み

▶取り込みタイミング

ストロボによって得られたビデオ信号を、メモリに 取り込むタイミングはとくに大切です。図22に示すよ うに、フレーム蓄積モードのCCDカメラに、1/60秒 ごとでストロボ発光を行うと、ビデオ出力には2画面 分の合成画がメモリに取り込まれます。

1画面だけをメモリに取り込みたいときは、ストロボの点灯を1回だけにするか、1/30秒ごとにストロボ発光を行います。図23にストロボとのインターフェース例を示します。市販のストロボ装置(ストロボ・スコープ)には外部同期端子が出ていますので、この入力

へ信号を送り込みます。

▶サンプリング・クロック

CCDカメラの水平分解能は受光素子の数で決まりますので、必要以上に高い周波数にする必要はありません。今回使用しているICX018CLは、水平方向510個で、水平転送クロック H_{01} 、 H_{02} は、

 $(f_{ref}/3) = (28.63636MHz/3)$

=9.545MHz

です

このクロックは IC_6 CX23047Bから取り出せますので、受光素子に対応したメモリ取り込みができます。

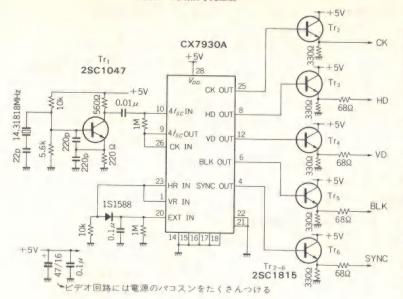
● 同期信号発生器

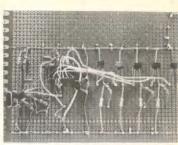
テレビ・カメラに外部同期をかけたり、画像メモリ にビデオ信号を取り込んだあとの信号源として有効な、 同期信号発生器を1台作っておくとなにかと便利です。

そこで、CCDカメラの製作にも使用したCX7930Aを使って設計してみました。図24がそのブロック図です。

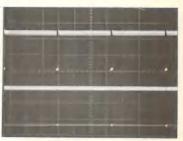
水平周波数f_Hは,

〈図25〉同期信号発生器





〈写真11〉同期信号発生器の実験基板



(写真12) VDとSYNCの出力波形

$$f_{\rm H} = \frac{14.31818\rm MHz}{455 \times 2} = 15.734\rm kHz$$

垂直周波数がは,

$$f_v = \frac{14.31818\text{MHz}}{455 \times 525} = \frac{59.94\text{Hz}}{59.94\text{Hz}}$$

となります。

図25が実際の回路です。

Tr₁の基準発振器は、無調整で済むようにクリスタル発振器にしました。なおCX7930Aは、ミニフラット・パッケージですので、はんだ付けには十分注意してください。

信号出力には、バッファ・トランジスタを入れて75 Ω系の負荷にも対応できるようにしました。

テレビ・カメラに外部同期をかけるときは、HD、 VD、またはSYNCを使用すると簡単に同期がかかり ます。

写真11が製作した外観で、写真12がVDとSYNCの 出力波形です。

テレビ・カメラの光学系

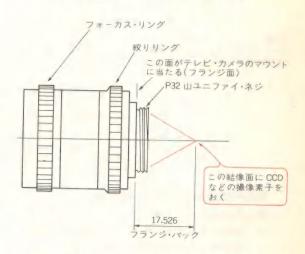
画像処理に使用する光学系は、被写体の大きさ、カメラからの距離、色(波長)、明るさ、解像度、カメラのイメージ・サイズなどによっていろいろと組み合わせが考えられます。

まず、市販されている工業用テレビ・カメラのレンズ・マウントは、Cマウントが多く使用されており、図26のようになっています。

● 固定焦点レンズ

一般的に最も使用されているレンズは、表4に示す

〈図26〉固定焦点レンズの形状とCマウント規格



ように焦点距離によっていろいろなものがあります。

表 4 において、 $f12.5 \sim 16mm$ を標準レンズと称しています。したがって、それ以下の焦点距離のレンズは、広角(ワイド)レンズ。それ以上のレンズは望遠(テレ)レンズと称しています。

画角は、図27に示すように、レンズの焦点距離と撮像素子の大きさとの比から計算されます。

口径比(Fナンバ)とは、レンズの明るさを表し、F ナンバと明るさは反比例します。Fナンバは、絞りリ ングで可変することができ、1ステップ絞ると光量は 1/2になります。

[例]

$$F$$
ナンバ $1.4 \rightarrow 2 \rightarrow 2.8$ $(1ステップは\sqrt{2} 倍)$

〈表 4 〉 Cマウント・ レンズ(RIOMA): 扱い,プロテック・ ジャパン

2045 (574) 3876

2/3インチ用

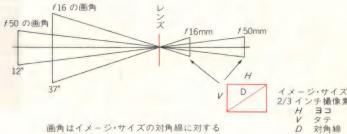
型式	焦点距離 f (mm)	口径比 F ナンバ	画角	最短撮影距離 (m)
SX414R	4	1.4	114°	固定
SX813R	8	1.3	72°	固定
SX1616R	16	1.4	37°	0.5
LX2518R	25	1.4	24°	0.5
LX5013R	50	1.3	12°	1.0
S6Z12575	12.5~75	1.8	W:48°, T:8°	1.0
S10Z11110	11~110	1.8	W:56°, T:6°	1.3

固定焦点レンズ

ズーム・レンズ

W:ワイド, T:テレ

〈図27〉焦点距離fと画角

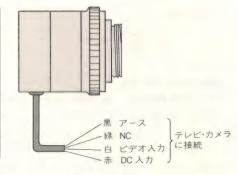


角度で表す.

2/3 インチ撮像素子の場合 H 30 8.8mm タテ 6.6mm D 対角線 11mm

〈図28〉 オート・アイリス・レンズの仕様 と接続方法(RIOMA)

DC入力	DC8~16V
入力信号	1.0V _{P-P} コンポジット
入力インピーダンス	高インピーダンス
動作方式	平均~ピーク測光
動作温度範囲	-20°C~+60°C
応答スピード	1.5 秒以内
動作精度	1.0V _{P-P} ±10%



像面照度 400 lx→200 lx→100 lx

最短撮影距離とは、フォーカス・リングを回してフ オーカス調整をするとき,フォーカス調整が可能なレ ンズから被写体までの最短距離をいいます。

● ズーム・レンズ

表4に示したように、焦点距離を変化させることに より、結像倍率を変えるレンズをズーム・レンズとい います。f 12.5~75mmのレンズをその比をとって 6 倍ズーム・レンズといいます。

 $75 \div 12.5 = 6$

被写体の距離や大きさが変化するときはズーム・レ ンズが便利です。

■ オート・アイリス・レンズ

通常のレンズは、絞りを手で回して光量の調整をし ますので、マニュアル・アイリス・レンズといいます。

これに対し、図28に示すように、テレビ・カメラか ら電源とビデオ信号を供給してもらい、ビデオ信号が 規定値(通常は1.0V_{P-P})より大きい時は絞りが閉じる

方向に動き, 規定値より小さい時は絞りが開く方向に 自動的に制御して、被写体の明るさが変化しても、常 に一定のビデオ出力が得られるレンズをオート・アイ リス・レンズといいます.

オート・アイリス・レンズは、モータ、制御回路を 内蔵しています。被写体の明るさが変化するときは, オート・アイリス・レンズが便利です。

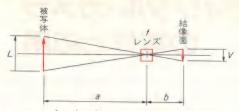
● モータ・ドライブ・レンズ

ズーム・レンズにおいて、フォーカス・リング、ズ ーム・リング、アイリス・リングのそれぞれにモータ が付けられているレンズをモータ・ドライブ・レンズ といいます。

このレンズは、離れた場所からリモート・コントロ ールができますので、テレビ・カメラが離れた場所に あるときに使用します.

● Cマウント・アダプタ

35mm一眼レフ・カメラ用の各種レンズを、Cマウン ト・レンズに変換するためのアダプタがCマウント・ア



・結像の公式 $\frac{1}{a} + \frac{1}{b} = \frac{1}{t}$

· 結像倍率 $m = \frac{b}{a} = \frac{V}{V}$

通常はa>bの関係にあるのでb=fとなり, $m=\frac{b}{a}=\frac{f}{a}$ となる

ダプタです.

だれでも変換レンズの1本ぐらいはお持ちでしょうから、このアダプタを購入すると便利です。アダプタは交換レンズ・メーカ、アクセサリ・メーカから入手できます。

● 被写体照度と像面照度

被写体の明るさがわかれば,使用するレンズとテレビ・カメラを決めることができます.

像面照度Ecは,

$$E_{c} = \frac{T \times R}{4 \times F^{2} \times (m+1)^{2}} \times E_{s}$$

T:レンズの透過率

R:被写体の反射率

 $F: F + \gamma \gamma$

m:結像倍率

 E_s :被写体照度

[例]

T=80%, R=50%, F=1.4, m=1, $E_s=1000$ lxとしたとき,

$$E_c = \frac{0.8 \times 0.5}{4 \times 1.4^2 \times (1+1)^2} \times 1000$$

= 13 lx

となります。

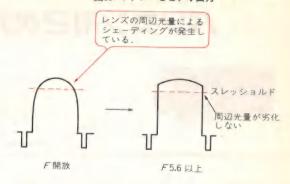
一般のCCDカメラは5lx程度まで十分な規定出力が得られますので、この場合は絞りを $1\sim2$ ステップ閉じて使用します。

• 実際の使用例

通常の場合,レンズは遠くのものを撮るために設計されていますので,画像処理のように近くにある被写体を撮る場合は少し工夫が必要です.

例えば、高さ 5 cmの大きさのものを、f25 mmのレ

〈図30〉 Fナンバとビデオ出力



ンズにて画面いっぱいに撮るには、図27と図29の式より,

結像倍率
$$m = \frac{b}{a} = \frac{V}{L} = \frac{6.6}{50} = 0.132$$

結像の公式 (1/a) + (1/b) = 1/fより,

$$b = \frac{af}{(a-f)} = \frac{(b/0.132) \times 25}{(b/0.132) - 25}$$
$$= \frac{28.3 \text{mm}}{25}$$

28.3 - 25 = 3.3mm

となり、レンズと撮像素子の距離を無限遠物体を撮る場合と比べて3.3mm離す必要があります。

● 2値化するときの注意点

ビデオ信号を処理するとき,スレッショルドを決めて固定2値化することがよく行われます.

このとき、レンズ絞りを開放付近で使用すると、画面中心に比べて画面周辺の光量が低下するため、ビデオ信号にシェーディングが発生して、周辺部の2値化がうまくいきません。

この場合は照明をもっと明るくして、F5.6以上にすると図30のようにきれいな出力が得られます。

以上いろいろと書きましたが、画像処理を行ううえで、照明、レンズ、TVカメラの選び方によって性能が決まる部分がたくさんありますので、その選択には十分注意してください。

●参考·引用*文献●

- (1) 谷川 紘,他;CCD型素子,テレビジョン学会誌,1986年11 月号。
- (2) 竹本一八男: MOS型素子,テレビジョン学会誌,1986年11 月号。
- (3)*SONY, CCD撮像素子DATA BOOK, 1987年版,

パソコン用2次元ディジタル・カメラ の製作と応用



寺本三省

CCDなどの代わりに、オプティックRAMを使っても2次元のカメラを製作できます。これは回路も簡単で、パソコンにもフィットします。カメラの製作例と画像認識への応用を紹介します。

固体撮像素子といえばCCD, MOSタイプが代表的で、これ以外の素子はあまり知られていません。

ここで紹介するパソコン直結の 2 次元カメラは, 前述の正統的な撮像素子とは, 内容と発想が大きく異なる撮像素子を用いて製作しました。この素子は, 米国マイクロン・テクノロジー社〔扱い;トマスエレクトロン㈱〕によって開発され, 同社によって"オプティックRAM"の商品名で製造されています。デバイスの品番はIS32となっています。

この素子を採用したカメラは、米国ではIBMやアップルのパソコン用にマイクロン・テクノロジー社が、日本では各社パソコン用に㈱デジック(☎0899-24-0914)が開発し、製造販売を行っています。

オプティックRAMのRAMは、ランダム・アクセス・メモリの略であり、光と関連したメモリであることが連想されますが、まったくそのとおりで、完全なメモリなのです。

撮像素子オプティックRAM

IS32の外観は写真1のように、セラミック・パッケージの上部が石英ガラスでシールされており、内部のチップが見える構造です。ピン数が16であることから、小型のEP-ROMを感じさせます。

IS32の撮像素子として主要な仕様を表1に示します。

IS32の動作原理

さて,この素子はどのようなしくみで撮像素子として動作するのか,また光とメモリの関係がどこにあるのでしょうか。これらを知ることは,カメラを製作す

るためだけでなく、新しい機能を発想するうえでも重要です。

図 1 はよく見かけるダイナミックRAMのセル等化 図ですが、ビット線のデータがワード線をアクティブ にするとQが導通し、 C_s へデータが蓄えられます。 C_s はpn接合の接合容量を形成しており、 C_s へは電荷が 蓄積されることになります。

読み出し時は、逆に C_s の電荷に対応したデータが ビット線に現れることになります。この場合、書き込 みと読み出しの時間間隔が短いときはこのままでメモ リとして成り立ちますが、長い時間差となると、 C_s の電荷は C_s やQのリークが作用して消滅し、読み出し ても偽のデータとなり、メモリ機能を失うことになり ます。

このために、DRAMの内部には C_s の内容を呼び出し、残留電荷量を判定しながら新しく再チャージを行う機能をもたせています。これをリフレッシュと呼んでおり、定期的に外部から制御して行います。

さて、ここでもう一度 C_s のリークについて考えます。 C_s のpn接合へ光を照射するとどうでしょう。これについては、フォト・ダイオードを想起していただくと明瞭になりますが、電子が励起されエネルギが発生し、これが光電流となりますから、 C_s のリークを増大させるように働きます。

勘の良い読者の方は,説明の意図を気付かれたと思いますが、もう少しすすめてみましょう.

メモリ・セルへ論理"1"を書き(C_s へ電荷をチャージ), 電荷の残留限度の時間内にこれを読み出せば,元の"1"が得られます。しかし、 C_s へ光が照射さ

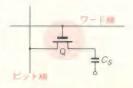
(表 1 > IS 32の仕様



<写真 1> IS 32の外観 (マイクロン・テクノロジー社)

セル・アレイ	128行×256列の電気的アクセス可能素子書 を左右に配置、サイズは4420×876.8μm ² 物理的配列構成は514列×129行の格子状	
画素サイズ		$6.4\times6.4\mu\text{m}^2$
水平方向の画素ピッチ		8.6µm
垂直方向の画素ピッチ		6.8µm
左右セル・アレイ間のスペース		120µm
ガラス表面とチップの間隔		$900\mu m \pm 20\mu m$

〈図 1 〉 メモリ・セルの等価回路



れているとすると、電荷の放電が助長されますから、 先と同一時間に読み出しても"1"ではなく、"0" を得るかもしれません。

このような現象をソフト・エラーと呼び、通常のメモリでは有害となりますが、見方を変えれば、このことはセルが光の存在を検知し、それを記憶したとも考えることができます。

メモリ内部には、このような性質をもつセルが 2 次元的に多数配列してありますから、これら全体に "1"を書き込んで光のパターンを照射し、個々のセル内容を読み出せば、光の強い所は "0"、弱い所は "1"というようになり、光パターンに相似した分布データを得ることができるでしょう。

光によるソフト・エラーの発生原理を逆手にとって、 撮像素子として開発されたのがオプティックRAM IS32なのです。

とはいっても、IS32の内部機構と基本的動作特性は、 図 2 に見られるように、標準の64KDRAMと大差な く、その限りでは何の変哲もありません。違っている のは、写真1のようにパッケージの天井を光に対し吹 き抜け構造としていること、それと1番ピンの機能で す。

● IS32の撮影シーケンス

IS32がDRAM構造であることで、よりコンピュータに接近したカメラの製作が可能です。すなわち、IS32は完全なディジタル素子であり、コンピュータで

最も多く使われているメモリそのものだからです。

ここで先の原理をふまえ、IS32の撮影シーケンスを 追ってみましょう。

はじめに全セルに"1"を書き込みます。これが撮像準備となります。内容を失わないために、リフレッシュを繰り返します。

撮影は一般の写真と同様に、被写体からの反射光を レンズで集光し、感光媒体へ投射して行います。この 場合、セル・アレイが感光媒体となります。

撮影の開始はリフレッシュの停止で行います。セル に蓄えられた電荷は、光の強い部分から減少していき ます。

適当な時間後リフレッシュを再開します。素子内部ではセルごとに残った電荷を、あらかじめ定められたスレッショルド・レベルで比較し、レベルより高いと"1"、低いと"0"として新しく書き換えていきます。つまり、この動作は1ビットのA-D変換と同様で、この撮像素子はA-Dコンバータ内蔵型といえます。

結果は投射された像の明暗に対応して、明るい部分のセルは"0"が多く、暗い部分は"1"が多く分布した形で記憶され、像が定着したことになります。

これを読み出せば、コンピュータに適合する、ディジタル化された画像データが得られます。

ここでの書き込み、読み出し、リフレッシュは、通常のDRAMで行うのと同じに行えばよいのです。図3を参考にしてください。

〈図2〉 IS 32の構成

〈図3〉

IS32のタイムチャート(リード・

ィファイ・ライト・サイクル)

ライト・サイクル,リード・モデ

・デュアル128×256エレメント・アレイ ・32,768エレメント/アレイ ・光感度調整可能 ・可変スキャン・レート ・可変スレッショルド電圧 ・出カラッチ付き ・5V±5%電源 ・TTLコンパチブル スレッド 1ショルド1 16 Vss DIN 2 15 CAS WE 3 RAS 4 13 A6 A0 5 12 A₃ A1 6 11 A4 10 A₅ A2 7 Vcc 8 9 A7 (b) ピン接続

(a) 特 徵

tras (370) tras (200-10,000) tar (130 RAS tash (100) -tcsH(200) -trc0(30-80 -tcas (120 - 00 CAS tASR (O) (0) (25) (50) toan ADDR AD -t_{RWD}(180)--tcw1-- (55) tacs (0) (55) WE (50) twp $-t_{CAC}$ (~ 120) OPEN DOUT VALID DATA -trac (-200) tos (0) (55) toH DIN

● IS32のセル配置

表 1 からわかるように,チップ上に128行×256列のセル・アレイが 2 群配置され,アレイとアレイの間は 120μ mのスペーシングで仕切られています.

このスペーシングが撮影ではデッド・ゾーンになりますから、65,536個のセルの半分が使用できなくなります。このデッド・ゾーンをキャンセルして、アレイ全部を有効に活用できるカメラが、㈱デジックから出ていますが、精密な機構が必要で自作は大変ですから、今回は半分で我慢することにします。

図4にセルの物理的配置を示します。グリッド内に R_n C_n と記された部分がセルの存在する部分で、後はスペース領域となります。

セルはかなり間引きされた状態で分布しています。 これはこの素子がメモリ構造であることからで、先の デッド・ゾーンについても同様のことがいえます。

さて、これをこのまま使って忠実に再現すると、歯 抜けした画像になって支障をきたします。これを補う 方法として補間という技法を使います。

これはこの素子に限らず、アナログ表現を行うディジタル機器ではさけて通れないことです。ディジタル方式の高速サンプリング・スコープのように補間を行わないと、線形の波形も点々の表示となってしまいます

セルの物理配置がわかると、次は素子の論理アドレスがこれとどのような関係になっているかです。

DRAMはアドレス・ピンの節約を行うために、行と列のアドレスを定めます。これを時分割で指定するようになっていますが、この場合は行0列0の位置が物理空間の Y_0 、 X_0 となるとよいのですが、そのようにはなっていません。

この対策として、メーカのマイクロン社では図5のアドレス・デスクランプルなる回路を発表しています。 しかし、これを使えばすべて解決かというとそうではなく、図4は、図5で補正したアドレスで記したもので、まだ補正が必要であることがわかります。

今回のカメラでは、先の補間とアドレス補正を後述

のソフトウェアで行っていますから参考にしてください。

● IS32の光学特性

図6に主要な光学特性を示します。まず図(a)は分光 感度曲線です。この素子は長波長域に感度が伸びており、700nm~800nmに最高感度点があり、短波長に向 かって低くなっていることがわかります。

色彩では赤系に高く、青系に低いといえますが、人間の視感度領域はカバーしていますから、普通の撮影には支障ありません。

図(b)はIS32の1番ピンのスレッショルド電圧値に対する,セルの感度変化を示しています。この電圧は1.5V~3Vの範囲に限定して指定されており、これ以外では正常な動作は期待できません。

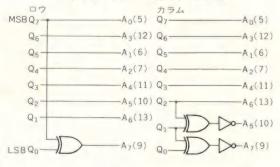
この図から、電圧の変化範囲での感度の比率は2以下で、大きな変化は期待できません。実際には、露光の度合いで調整するのがベターといえます。

次に重要なのが、セル感度のばらつきです。これの傾向が図(c)です。この図は露光タイムの変化に対する、セル感度の推移を相対値で示しています。実線が平均値で、点がばらつきの分布状態を表しています。

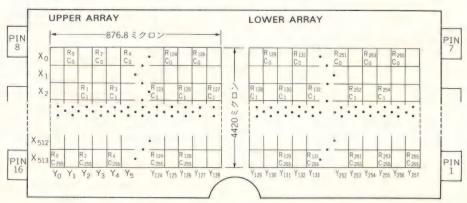
図より約20%の不均一性があることがわかります。 これはCCDなどの素子に比べ劣りますが、被写体の コントラストを大きくとることでカバーできます。

図(d)は素子を暗中におき、データを書いた後のデータ保持時間を、温度の変化に対しプロットしています。

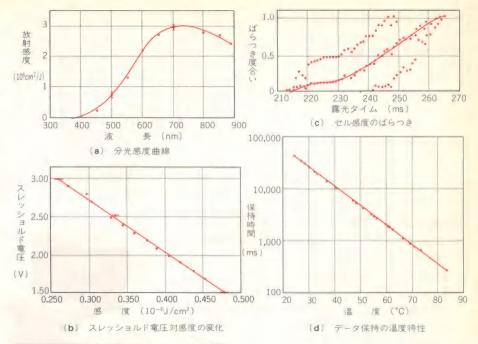
〈図5〉アドレス・デスクランブル回路



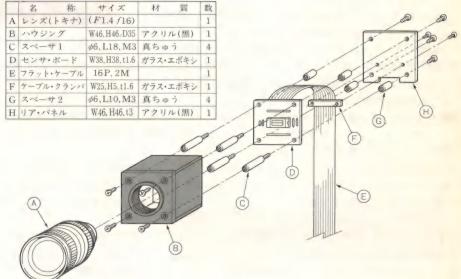
〈図4〉



〈図 6 〉 IS32の光学特性



〈図 7 〉 カメラ部の組み立て図



温度依存性がほかの半導体と同じ傾向であることがわかります。

この図は、露光時間の上限を設定するうえで重要です。

ディジタル・カメラの製作法

今回はできるだけ簡単なしくみで製作するということと、コンピュータ直結をテーマにしたために、極力ハード部分を少なくし、CPUやソフトに依存することにしました。

接続対象のコンピュータは, 日電のパソコン

PC9801としています。

● 撮像部のしくみ

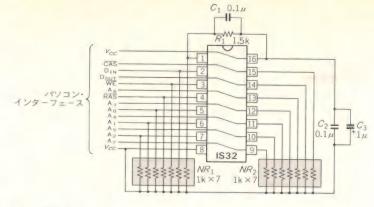
撮像部はIS32とレンズの収容だけにして,小型化を 図りました。この部分が図7です。シンプルですから 容易に自作できると思います。

製作で留意する点は、レンズの取り付け部分とセンサ・ボード(IS32ボード)を機械的に一体化することが・コッといえます。この部分は後で調整の対象ともなりますから、分解もできる構造でなければなりません。

ハウジング内部は暗く,光の反射が生じないように します。

寸法的に留意する点は、レンズとセンサの距離です。

〈図8〉センサ・ボード回路



今回使用したレンズはCマウント・タイプで、取り付けネジ終端のフランジと、センサの結像位置の間隔が17.526mmとなっています。

ほかのマウント形式でも決まっているはずで、これ を確かめて守らなければなりません。これを誤ると、 レンズを調整してもピントが合わない結果になります。

図8にセンサ・ボードの回路図を示します。電源を除く全端子を $1k\Omega$ の抵抗でプルアップします。こうして回路インピーダンスを下げ、ケーブルの干渉を低くし、また素子の保護を兼ねます。

電源のパスコンはセラミック型を使って、DRAMの瞬時電流の影響を吸収します。ケーブルは直付けとし、末端にコネクタを配置しています。写真2に製作したカメラの外観を示します。

● パソコン・インターフェース回路

インターフェースは、撮像部をコントロールし、撮像データをCPUへ受け渡すことを目的としますが、この部分はCPU側、とりわけソフトウェアと深い関連をもちますから、設計に当たっては双方の分担をよく練ってかかる必要があります。

カメラ・レンズの選び方

レンズの選択は重要です。特に撮像範囲に対し焦点距離を割り出す必要があります。これについてレンズの基礎的なことを復習しておきましょう。

光源からの光波は空間を球状に広がっていきます。図Aの凸レンズから一定の距離にある被写体AB からくる光線は屈折された後、それぞれA'B'に集結し、この空間にABと相似の形が逆さになって再現します。

ここへ、トレース用紙やスリガラスを光軸に直角 におけば、その像を見ることができます。そしてこ の位置が焦点位置となります。

ここでaが無限に遠くて、AやB点からくる光線が おのおの平行になって入ってくるとき、像面と光軸



〈写真2〉製作したディジタル・カメラ

回路図と主要部のタイムチャートを**図9と図10**に示します。

回路はポート・デコーダ、データ・ラッチ、IS32制御のタイミング信号の発生の三つからなっていますが簡素なもので、特に取り上げるほどのものはありません。

まず出力ポートDEHはリフレッシュを受けもちます。このポートへIS32の行アドレスを送ると、直ちにその行をリフレッシュするように働きます。ですから、

との交点をレンズの主焦点といい、そのときのbをレンズの焦点距離としています。

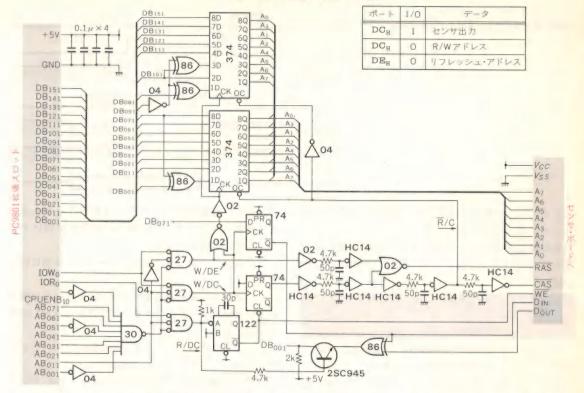
これは、そのレンズの一定値であるとともにbの最小値でもあるわけです。aが近づくとbは大きくなります。

レンズの焦点距離をfとすると, a, b, fの関係は次式で表されます。

m = (A'B')/AB = b/a(2) となります。

本器で製作するときの問題を解いてみましょう。レ

〈図9〉パソコン・インターフェース回路



適当な間隔でアドレスを更新しながら出力することで,メモリ内容を保持することができます。

出力ポートDCHは、読み出しアドレスをIS32へ渡すためのポートです。このポートへはワード単位(16ビット)でデータを送ります。MSDが列アドレス、LSDが行アドレスになります。行アドレスの最上位ビット(MSB)が"0"の場合が上部、"1"の場合が下部のセル・ゾーンを選択します。

このポートをコールすると、そのアドレス点のセル 内容をIS32は出力しますから、CPU側はすぐに入力 ポートDCHからデータを入力する必要があります。 データは1ビットで、データ・バスのLSBへ乗ります。

また,このポートから入力した後,IS32の同一アドレスへ"1"が書き込まれるようになっています.

出力ポートDCHと入力ポートDCHはペアで動作

ンズの焦点距離f=16 mmで、撮像素子上へ実物の 1/50 の大きさに映したいときは(2)式で、

m = b/a = 1/50

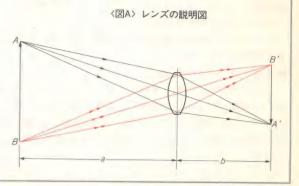
:. b = a/50

f = 16 ですから(1)式は、

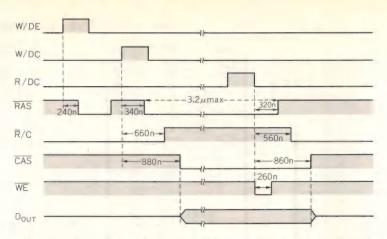
1/a + 50/a = 1/16

となり、これから、a=816、b=16.32 が求まります。 つまり、被写体から 81.6 cm離れた所にレンズがくるようにカメラをおいて、 ∞ のレンズ位置から、b-f=0.32 mmだけレンズを前進させれば、焦点が合うことになります。

以上は単純な式で,実際はレンズの厚みなどを計算 に入れなければ精密な値は得られませんが,撮影距離 が非常に近い場合をのぞき,実用的にはこれで十分な 目安となります。表1 (p.164)のセル・アレイの寸法をこの式に加えれば、被写体の寸法に対する撮像範囲が求まりますから、実状に合ったレンズの選択ができます。



〈図10〉 インターフェース部タイムチャート



しますから、必ずDCHへ出力した後は、続けてDCHから入力しなければなりません。こうしないと、IS32のRASが下がったままになり、規定時間を越えるからです(タイムチャートの時間はこれを行った時の値).

ソフトウェア

プログラムの主要部は撮像制御,画像解析,画面コピー,ファイルの4部で構成しています。

ファイル部のみBASICで行い、ほかはアセンブラで作成しています。実験と評価を目的としたもので、このままでは実用的ではありませんが、若干の機能を追加することで、高い効果を発揮できます。

アセンブラ部の機能は、BASICプログラムで呼び出して使用します。アセンブラ部をリスト1、BASIC部をリスト2に示します(175ページより)。

● 撮像制御

今回はIS32の重要な制御となるリフレッシュをソフト指示で行うことで、ハードの繁雑さから逃げる計画を立てました。そのためCPU 8086のI/Oタイミングを簡単に調べて目安を立ててスタートしましたが、実際に製作してやってみると、計画とは違った結果がでてあわてました。

これはPC9801のI/Oアクセスが、内部ハードウェアの構成法から遅くなっているようで、これが計画を狂わされる結果となりました。

プログラムの概要を順を追って説明しますが,リストを参考にしてください。

▶撮像パラメータの指定

プログラムをコールする前に、ポインタ "SPAR A" へ 撮像パラメータを書き込みます。値はバイト単位で $0 \sim 255$ の範囲です。この値に25msを乗じた値がセルに対する露光タイムとなります。 0 を書くと256 と見なします。

ポインタ "NP" へ "0" を入れるとセル・ゾーン

の上部だけ撮像を行い,"1"を入れると全セルに対して撮像が可能です。この場合は水平中央部にデッド・ゾーンが発生します。

"SPARA"と同じくプログラム・コールの前に行います。

プログラムの最初の主要なジョブは割り込みに関することです。リストの"タイマ割り込みセット"の部分が行います。

ここではIS32のリフレッシュを規則的に行うために、 タイマ割り込みをセットして起動します。

タイマの繰り返し時間を約50 μ sにセットしています。こうして50 μ sごとに割り込みルーチンを実行させます。割り込みルーチンは,アドレス22EHにあり,呼び出されるごとに行アドレスをインクリメントし,出力ポートDEHへ送ります。行アドレスの変化範囲は0~FFHとしており,これはセル・アレイ2群に相当します。

したがって、1 行に対するリフレッシュの繰り返し時間は、 $50\mu s \times 256 = 12.8 ms$ となりますが、この時間は20msまで安全であることを確かめています。

▶撮像開始

撮像の準備として、全セルへ"1"の書き込みを行います。これがリストの"Clear IS32"のルーチンです。

"1"の書き込みが終わると直ちに撮像に移ります。 "SOAK"がこのルーチンです。先の露光パラメータを元に露光タイムの期間割り込みを停止して、このルーチンをループします。

割り込みを停止すると、リフレッシュがとまり、セルの電荷が光の度合いに応じてディスチャージされます。露光時間を過ぎると割り込みが開始してリフレッシュが再開され、撮像パターンが定着することになります

ここで重要な問題があります。IS32がDRAM構造であることから、チップ全体に活動を停止するとまずいのです。後で判明したのですが、停止するとリフレ

ッシュ再開時にデータが化けることがあります。

これはDRAM内部の動作要因にからむ問題で、メーカからコメントがないので正確な原因は不明です。 そこで、ダミー行を定め、撮像中もこの行だけはリフレッシュを続けることで、上記トラブルを解消できます。

▶データ読み込みと補間

次がセル内容の読み出しですが、どの順序で行うか が問題です。

図4のセル配置を注意して見ると、最上行 Y_0 と最下行 Y_{128} および左右端の各2列を除くエリアの各行は一定の変化を繰り返しています。さらに、1行とびごとにほとんど同一のパターンのならびであること、すなわち偶数と奇数行の2種のパターンに絞れることがわかります。

次に補間の問題です。この方法はいろいろ考えられますが、今回は図11のように上下行の近接したデータ間の論理積を行い、結果をスペース部分へ埋めていく方法としました。

これは一度には無理ですから,まず行ごとにスペース部分へ隣のデータをコピーしながら読み出していきます。これを行っているのが"データ読み取り,画面表示"のルーチンです。読み取りデータのバッファはグラフィック用のVRAMを使用していますから,すぐにCRTへ表示が行えますが,ここでの表示は補間された画像ではありません。

データ・リードが終わると、IS32の仕事は終わった わけですから、CPUの効率を上げるために、先に行 った割り込み手続きをキャンセルします。

最後の仕上げがデータ補間で、これはVRAM上の データに対して直接行います。上行1バイトと下行1 バイト間でANDをとり、これを上行へ戻しながら行 います。

このとき大切なことは、下行の1バイトには、補間に必要のないビットにマスクをかけ、上行の有効ビットを壊さないようにして行うことです。このルーチンが"データ補間"です。これを終わってプログラムが終了します。

このカメラでの撮影のサンプル画像を写真3に示します。VRAMの内容をそのままハード・コピーしたものです。

● 画像解析

カメラで撮影した画像データは、コンピュータのグラフィック表示用メモリに収集されて、CRTに表示されます.

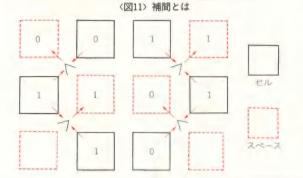
しかし、このままではテレビ・モニタと同様で、コンピュータに接続した意味をもちません。問題はコンピュータへ入力した画像データをいかに処理し、どう生かすかで、これからが本番といえます。

画像解析は目的が広汎であり、手法も単純なものから複雑なものまで多岐を極めています。

今回はあまり欲張らないで、1次的な処理を行うこととし、後の高次処理への基礎データ収集も兼ねることから、パターン分布を扱うことにしました。

写真4のようなランダムに分布したパターンを個々にサーチして、それぞれのサイズ(絵素数)と重心座標値を解析し、コンピュータのメモリ上へ配列するというものです。

これだけの機能でも応用価値は大きく, 散在量が限度を越えると目視での計数は困難です。しかも不整形な物の大きさの比較が大変であることは日常経験する





トランジスタ技術

〈写真3〉 撮像サンプル



原画像▲

撮像画像▶

トランジスタ技術

ことです。

本プログラムの重要部分は、各パターンの有無をサーチし、サーチしたパターンの構成ドット(絵素)数をパターン内サーチで得る部分です。

プログラミングの前にモデルを設定し,アルゴリズムを決定します。

パターン・ブロックのサーチは簡単です。画面の左 上隅を起点とし、これから右方向へ1ドットごとにテ ストを繰り返しながら有効ドット(論理"1")を探し ます。

右隅に達しても見つからないときには,1行ごとに下部の列を同様にして行います。有効ドットが見つかった点が,パターンの最上部のエッジに相当します。そして,この点をパターン内サーチの起点とします。

次にパターン・ブロックのサーチは,このパターン 内サーチをすませてからでないと行えません。

パターン内部のサーチは、パターンの形状によってはかなりの工夫を要し、これの良し悪しで時間やメモ

リ消費に差が生じ、効率に大きな差が出てきます。

● パターンのサーチ

今回作成したサーチの手順を流れで示したのが図12 です。短時間で作成したものなので、最適なものとは 思いませんが、これをプログラム化して試した結果は 十分満足できるものでした。

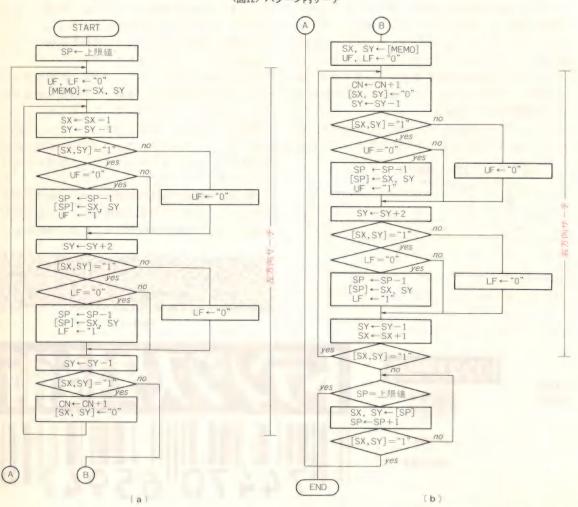
動作の概略を図を追って説明します。はじめにSP (スタック・ポインタ)に上限値をロードします。SPは CPUに付属のものと同一動作をするもので、図中に示した略号表を参考にしてください。

UF(アッパ・フラグ)とLF(ロワー・フラグ)を降ろします。

フラグは一般に標識として用いますが、この場合も 同様です。このフラグはサーチ対象列の上、下行に変 化が生じた際に、立てたり降ろしたりして後の処理の 道標として用います。

SX, SYの値を〔MEMO〕と称するメモ領域へ格納します。SX, SYは、現在のサーチ対象のドット位

〈図12〉パターン内サーチ



置を座標値で示すポインタです.

いよいよサーチ開始ですが、大事なことは、方向を 定めて行うことで、この原則は必ず守る必要がありま す。ここでは左方向から行いますが、現在の位置はそ のままにして、SX、SYの値を1だけ減じ(デクリメ ント)、サーチ位置を左上点へ移動し、この点のドッ トをテストします。

これはサーチ列を幹とすると、この上下行は枝と見なせますから、枝の有無を知ることになります。

この位置が"1"であれば枝が存在し、これが前の枝に連らなったものであるかをフラグUFの状態で判定します。UFの値が"0"のときは、前に枝は存在せず新しく枝が発生したものとします。そして、この位置をスタックに格納しますが、その前にSPの値をデクリメント(スタックを1段下げる)して行います。

ここでUFへ"1"をロードし枝の発生を知らせます。枝が生じないときはUFへ"0"をロードし、次の処理へブランチします。枝が存在してもUFが"1"のときは、枝が連らなっているものとし、そのまま次へブランチします。

次は反対面(下側)のテストを行いますが、これは上部と同様でフラグをLFに変え、SYへ2をプラスして行います。

● 行列の処理

以上で上下行のドット・テストを終え、次はSYをデクリメントして、対象行列の処理です。

この点のドットが"1"であれば、CN(カウンタ)に1をプラス(インクリメント)し、ドットに対して処理済みのマーキングを行います。

ここでは"0"を該当ドットへロードしています。 この後は再び座標を左へ移動しながら、今までの処理 を繰り返します。

対象行列のドットが"0"になったときは、左方向

にパターンの切れ目が生じたときですから、左方向サーチを中止し、右方向サーチにチェンジします。

先に (MEMO) に格納した内容を再びSX, SYへ移し, UF, LFへ"0"をロードして右方向列サーチの準備とします。

今のSX, SY位置のドットは"1"に決まっていますから, CNをインクリメントし, 該当ドットへ"0"をロードします。右方向のサーチも左方向と類似していますから, 図を参考にしてください。

右方向のサーチが終わるのは、対象列の右端に有効ドットが消えたときで、この時点で対象行列の処理を終えます。図13に列サーチの概略を示します。

ここまでのところで大事なことは、枝が発生しても、この位置をスタックに納めるだけにして処理は行わないことです。これを行うと、複雑なパターンでは枝が際限なく発生して、元の位置を見失ない、ついには迷子になってしまいます。

さて、ここで次の対象行列の起点を見つけなければ なりません。

これはスタックの内容を取り出せばよいのです。その前にスタックの位置が上限値より下にあるかを確かめます。この位置が上限値であるときはスタックは空であり、対象パターンのサーチを終了したことになります。この時のCNの内容が、パターン構成のドット数となります。

〈図13〉パターン内対象列サーチ
左エッジー
サーチ起点
左方向サーチ
右方向サーチ
右方向サーチ

〈図12〉パターン内サーチ(つづき)

略号, 記号	略号名	動作概要
SP	スタック・ポインタ	棚状に配置されたメモリの現在位置を示すポインタ、初期値は棚の上限値を示す。データを蓄 わえる際、SP値をデクリメントし、その位置へデータをストアする。 データを読み取る際は、SP値の示す位置から行い、その都度SP値をインクリメントする。
SX	X軸サーチ・ポインタ	X軸の座標値を示す。
SY	Y軸サーチ・ポインタ	Y軸の座標値を示す。
UF	アッパ・フラグ	サーチ列の上行に有効ドットを発見した時に立てる ("1"をロード). 有効ドットが消えた点で,降ろす ("0"をロード).
LF	ロワー・フラグ	サーチ列の下行の変化に対応し、扱いは、UFと同じ。
CN	カウンタ	有効ドット数のカウントに用いる。Job終了時の値が対象パターンを構成する総ドット数となる。
MEMO	メモ	一時記憶のためのバッファ・メモリ。
()		[]内の値で示される位置のデータ値を示す。
		右辺の内容を左辺へコピー。
=		両辺の内容を比較する。

(C) フローチャートの見方

スタック位置が上限値より下のときは、SX、SYへスタック内容を読み取り、これを新しい対象行列の起点として、フローチャートの②点へ戻ります。そして前と同一手順のサーチを繰り返します。

実際のプログラムはリスト1の"画像解析"で行い、 ここではドット計数だけでなく、有効ドットの発生ご とにその位置(SX、SY)の値を積算できる機能をもた せています。

これは、後で個々のパターン・ブロックに<mark>固有の重心座標値を得るためです。</mark>この重心というのは、パターンを各点の質量が一定の物理的集合体と見なして、これに対する重量のバランス点としているからです。 真円の場合は円中心となります。

この値は画像解析では重要なパラメータとなり、形状比較や認識などの高次処理でも必要となるものです。これを求めるには、重心点座標を \overline{X} 、 \overline{Y} とすると、

$$\overline{X}$$
, $Y = \frac{\sum X}{n}$ $jn = \mathbb{F}$ ット分布数

で求めることができます。

これより、パターンの重心点座標は、パターン構成 の全ドット座標の平均値であることがわかります。

今回のプログラムでは行っていませんが、サーチの途中、パターン・エッジも認識できますから、輪郭の抽出が可能です。これを座標変換することでパターンの加工が容易になります。

本ルーチンはBASICから呼び出して使用しますが、呼び出しの前にデータ・エリアを確保するために、2次元の配列宣言を行い、これの領域の位置を渡すようにして行います。

ルーチンは、サーチ結果であるパターンごとのドット数と重心座標を、配列エリアへ戻します。

このようにBASICと往来できるプログラム構造に しておくと、後のシミュレーションなどに便利で、機 能拡張を効率的に行うことができます。最終段階でア センブラへ落とせばよいのです。

プログラムの詳細は**リスト1**, **リスト2**とフローチャートを参考にしてください。

"画面コピー"と"ファイル"はテーマから外れますから割愛します。

なお、本プログラムの著作権などは㈱デジック・システムズに帰属します。実験などの個人レベルの利用には供しますが、営利対象への使用、引用は控えてください。

● 不整形パターン面積の解析

本カメラに解析用ソフトが加わることで, 通常のカメラとは異なった方向での利用が可能になります.

まだ機能が不足で、高度な応用には適しませんが、 応用上のヒントとして、不整形パターンの面積を求め る例を紹介します。



〈写真5〉

整形パターンについては各部の寸法を測れば簡単に 算出できますが、写真の左と右のパターンのように、 不整形なものでは簡単にはいきません。

写真5は、黒い紙から無造作に切り出したものをならべ、本カメラで撮影したものです。中央の正方形のパターンは寸法がわかっていて、各辺が60mmで、面積は3600mm²となっています。これを解析プログラムにかけるとどうなるでしょう。

たちどころに写真の下部に示すような数値が戻って きます.

プログラムは画面左上部からサーチを開始し、はじめに見つかったパターン1から構成ドット数を計数し、 続けて2、3のパターンについても同様に行います.

それぞれのドット数と重心座標値は、BASICの配列に格納されていますから、簡単なプログラムでパターン番号を指定すると、即座にデータを読み取ることができます。

このデータから面積を求めるのは簡単です。正方形の面積は出ていますから、これのドット数でほかのパターンのドット数を割ります。こうすることで、正方形を1とした各パターンとの面積比が求まります。

この比に正方形の面積を掛けた値が対象パターンの面積になります。

計算結果はパターン1 が4730mm², パターン2 が5256mm²となります.

この式をプログラムに組み込んで面積と指定すれば 即表示できますので,実用的になるでしょう。

このように、既知のパターンを置かなくても、撮影 範囲が定まっていれば、これの寸法で全体の面積を求 め、これを基準値として行えばよいのです。

パターン数は多くてもよく、今回は配列サイズを1000としていますから、1000個のパターンを対象にできます。しかし、あまり欲張ると精度が落ちて実用的ではありません。実用精度との関係を実際に見極わめて行う必要があります。

先の写真 4 は、各種のネジ類を散在させて撮影したもので、全部のパターン数の解析値は332で、おのおののパターンの面積と重心座標の収集を、わずか1.7秒ですませます。

このようなパターンの場合,サイズのレベルを数段階に区切って,それぞれの境界内に含まれるパターンの個数を引き出して処理することで,サイズ別の勢力

分布や傾向を知ることができます。

このほか、解析データを元に外部機器の制御などへ機能拡張すれば、より効果の大きい応用の道が開けることになります。

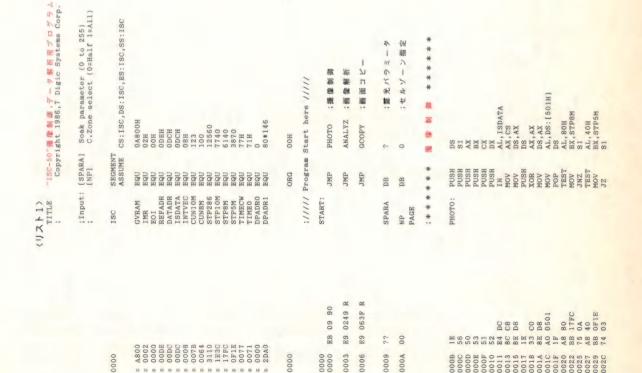
● おわりに

カメラでの画像解析の良さは,対象物に非接触で行えること,そしてレンズの選択や操作次第でマクロか

らミクロまで広い範囲を対象にできることでしょう. このように簡易な入力装置でも、収集データの処理 次第で相当な力をもち得ることがおわかりでしょう.

●参考·引用*文献●

- (1)*IS32, オプティックRAMデータ・シート, マイクロン・テク ノロジー。
- (2) デジック、パーソナル・スコープISC-100取り扱い説明書。



	JNZ XS1 STI	: データ酰取・齲菌表示		CALL DSPUPP CMP BYTE PTR CS:[NP],0 J7 RESINT	r. c c c	: タイマー創込 解除	RESINT: CLI POP AX, [INTOFF] MOV AX, [INTOFF] POP BX, [INTSEG]		SHR S1,1 INVECTOR S1,1 MAY S1,1 MAY S1,1 AX MOV S1,1,4X	MOV AL, (IMRBF) OUT IMR, AL STI	MOV AX, GVRAM MOV DS, AX MOV S1, DPADRO MOV D1, DPADRO+80 CAL RYDAT CS: [NP1, 0			BXIT: POP DX POP CX POP BX	POP AX POP SI POP DS TREET	4 Plant	; Subroutines DSPUPP: MOV DH,00 EVEN: MOV CH,63 EVI: CALL REDDAT DEC DL
〈リスト1〉 つづき	00AE 75 F5 00B0 FB		00B1 1E 00B2 B8 A800 00B5 BE D8 00B7 BE 0000 00BA B2 01	E8 2 E	00C9		00D3 FA 00D4 1F 00D5 A1 0767 R 00D8 8B IE 0769 R	300E	00E3 BE 0008 00E6 DI BE 00E8 BI BE 00EA 89 04 00EC 89 5C 02		00F6 B8 A800 00F9 BE D8 00FB BE 0000 00FE BF 0050 00FE BF 0050	80 3E	E B	0115 5A 0116 59	0118 58 0119 5E 0119 1F		011C 011C B6 00 011E B5 3F 0120 E8 021B R 0123 FE CA
15(1)	MOV	MOV AX, 9090H ; NOP NOP	MOV MOV MOV WOR MOV WOR	夕イマー創込 セット	CLI PUSH DS XOR XAX MOV DS, AX		SHL SI,1 MOW BY, OFFSET REFRSH MOW BX,CST XCHG KX,[S1] XCHG BX,[S1] WORLD BX,[S1]	Coul	MOV AL,00110100B OUT TIMECW,AL TEST DL,80H MOV AK,CUN8M	JNZ MOV TOOM TOON	IN AL, IMR MOV [IMRBF], AL MOV AL, 11111110B OUT IMR, AL STI	Clear IS32 Write "1"		CHG1: DATADR, AX	NOP IN AL,ISDATA STI LOOP CLI	R *	CLI BL, [SPARA] MOV AL, OFFHRA] MOV CX, STPSM CHG3: OUT REFADR. AL LOOP CHG3 DEC BL
			003A B8 5850 003D BB 3110 0040 2E: A3 0097 R 0044 2E: A3 0220 R 0048 2E: 89 1E 00A6 R	1.	FA 1E 33	BE D1	0058 B1 DE R 005A B8 022E R 005D 87 04 005F 87 04	8A 16 0501 A3 0767 R 89 1E 0769 R	B8 B8	0076 B8 007B 007B 007F E6 71 0081 BA C4 0088 E6 71 0088 C4 0088 C4 0088 C4 0088 C4 0088 C6 71 0088 C7 0088 C6 71 0088 C7 0088 C6 71		1		FA B7 DC	0098 840 0099 E4 DC 009B FB 009C E2 F4	-	009E FA 009F BA IE 0009 R 00A3 BO FF 00A8 E6 DE CHO 00AA E2 FC 00AC EE CH

	DL CH,63 CH,63 CH,01 REDDAT DL DH DH REDDAT DL REDDAT DL CH CH SEDAT DL SEDAT DL SEDAT SEDAT SEDAT DL SEDAT SEDAT SEDAT DL SEDAT DL SEDAT SEDAT SEDAT SEDAT SEDAT SEDAT SEDAT SEDAT SEDAT SESAT	CX,17 SI,CX SI,CX DSPLOW CX,63 AL,[D1] AL,[1011001108 [SI],AL	SI BI REVEVN CX, 17 CX, 17 CX, 63 DI, CX CX, 63 AL, 10011001E [SI], AL	REVODD SI, CX SI, CX BH, CX BH, CX BH, CX C, 63 C, 63	AX,DX DATADR.AX AL,ISDATA AL,1 CL,1 CL,1 CL,1	
	INC LODI: CALL DEC CALL INC	MOV ADD ADD ADD MOV REVEVN: MOV REVEVN: MOV OR	INC INC ILGOP MOV ADD ADD ADD MOV REVODD: MOV OR INC	LOOP MOV MOV ADD ADD ADD AND AND AND INC	REDDAT: MOV CLI OUT CHG2: NOP IN STI ROR RCL RCL RCL	KET
〈リスト1〉 つづき		B9 03 EB 84 00 20	0.18E 46 0.18E 42 F6 0.1F1 89 0011 0.1F4 03 F9 0.1F8 89 003F 0.1F8 8A 05 0.1F0 00 99 0.1F0 00 99 0.0F0 20 04	0203 E2 F6 0208 03 P0 0208 03 F9 0208 03 F9 0208 75 P9 0208 75 P9 0208 75 P9 0215 88 04 0215 88 04 0217 E2 FB 0218 E2 FB	021B 8B C2 021D FA 021E 87 DC 0221 90 0221 90 0222 B4 DC 0224 FB 0225 D0 C8 0225 D0 D1 0229 D0 D0 022B D0 D1	
	INC DH CALL REDDAT INC DL CALL REDAT DEC DL CALL REDDAT INC DH INC SI DEC CH ADD SI, CX JNZ EVI MOV CX, 17 ADD SI, CX JNZ BH RET ODD	ODD: MOV CH,63 MOV DH,01 MOV DH,01 INC DL CALL REDDAT INC DH INC DH CALL REDDAT		INC DH CALL REDDAT DEC DL MOV [S1],CL INC EN JNZ LEVI MOV CX,17 ADD S1,CX	LODD: INC DL	
	0125 FE C6 0127 FE C6 0127 FE C2 0128 FE C2 0131 FE CA 0131 FE CA 0133 FE C6 0133 FE C6 0135 FE C5 0136 FE C0 0137 FE C0 0137 FE C0 0137 FE C0 0138 FE C7 0144 FE C7 0148 FE C7		0167 FE CA 0168 FE C6 0168 FE C6 0168 FB C0 0176 FE CD 0171 FE CD 0171 FE C2 0178 FB C2 0178 FB C2 0178 FB C2 0178 FB C2	8	98 FE 9A E8 9D FE 9D FE 4A1 46 A42 FE A44 75 A46 B9 A49 03 A4B FE A4B FE A4B C3	01B0 FE C2

	SB AL, AH SB TRS2 SI, 17 BI, 17 BX TRS1X AX, GMSEG+800H DS, AX ES, AX	WORD PTR ES:[DI],0 CS:[XP],SY CS:[VF],SY CS:[UF],0 CS:[LF],0 BP,OFFSET STK	CX, CS: {YP} DX, CS: {YP} BX, BX CS: {XSUM}, BX CS: {YSUM}, BX CS: {YYSUM}, BX CS: {YYSUM}, BX CS: {YYSUM}, BX CS: {YYSUM}, BX	E.	JOR.	AL, AL, OX, OX, OS OX OS OX OS OX OS OX OS OX
	MOV LODSB XOR STOSB LOOP ADD ADD ADD ADD ADD ADD ADD ADD ADD NOV MOV POP	MOV MOV MOV MOV MOV	MOV MOV MOV MOV MOV CALL	TEST JNZ CMP JZ INC SHR JNC MOV		XOR MOV ADD DEC JNZ JNZ POP POP POP POP POP POP POP POP POP PO
	TRS1X: TRS2: TRS3:	INIT:	INITZ:	RSRC:	RSRC1: EMEXT: SEEXT:	BME1:
	BB 003F AC 4 3.2 C4 BB 2 C4 BB 2 C5 11 4.8 B BB B000 BB B000 BB D0	26: C7 05 0000 2E: C7 06 023D R 0000 2E: C7 06 023F R 0000 2E: C6 06 023B R 00 BD 2770 R	2E: 8B OE 023D R 33 DB 16 023F R 33 DB 18 0241 R 2E: 89 1E 0243 R 2E: 89 1E 0245 R 2E: 89 1E 0245 R 2E: 89 1E 0245 R 2E: 88 1E 023C R ES 0624 R	84 04 75 45 74 04 74 0A 41 80 88 73 F1 46	EB EC 174 26 174 26 195 0000 195 0000 195 0000 195 0000 195 0000 195 0000 195 0000 195 0000	32 CO B9 OO3F B9 OO3F
つり、今	02993 02994 02997 02997 0295 0295 0295 0295 0294 0294	02AC 02B1 02B8 02BF 02C5 02C5	02CE 02D3 02D4 02D7 02EE 02EE	028FB 0308 0308 0308 0308		0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
(リスト1)	** * * * * * * * * * * * * * * * * * *				0, [1]	
	AX AL, BL REFADR, AL BL, 20H AL, 20H EOI, AL AX	0A800H 0 0 503	0. 0. 0. 0. 0. 0. 0. 0.	AX CX CX BDX BP BP DI DI	MOV ES, [BX+6] MOV DI, [BX+4] MOV ES: [DI] MOV BS, [BX+2] MOV DI, [BX] MOV BS, AX	DI ES DS ES, 126 S1, 0 S1, 0 CX, 63 MOVSB BX MOVSB BX MOVSB BX MOVSB BX MOVSB BX MOVSB MOV
	PUSH TOV OUT TOV OUT OOP TRET	EQU EQU EQU EQU EQU	DB DB DB DW DW DW DW DW	PUSH PUSH PUSH PUSH PUSH PUSH PUSH	MOV MOV MOV MOV MOV MOV CLD CLD	PUSH PUSH PUSH MOV MOV MOV JZ MOV JZ ADD ADD JAZ ADD ADD
	A A C E F F F F F F F F F F F F F F F F F F	GMSEG SX SY EX EX	UF LF XP YP XSUM XXSUM YSUM YYSUM	ANALYZ:	H. R.S.	TRSO:
	50 84 C3 FE DE FE 0 DE FO 20 FO 00 CF	00000		50 51 52 55 55 55 57 10	8B 47 06 8B 7F 04 26: 8B 05 8B 47 02 8B 47 02 8B 26: 8B 3D 8B 26: 8B 3D 8F 06 8F 08 8E 08 8E 08 8E 08 8E 08	0078 3000 113 103 115 117 117 117 117 117
	022E 022F 0231 0233 0237 0237 0239	= A800 = 0000 = 01F7 = 007D	0233 0237 0237 0237 0241 0245	0249 024A 024B 024C 024D 024E 024F 0250	002552 00258 00258 00258 00260 00268	0.26F 0.271 0.272 0.273 0.276 0.276 0.281 0.288

	ULS7:			ULS7X:	ULS9:			ULS10:					ULS10X:		ULS12:	ULS12X:			ULS13:				ULSR3:	. FOD III	ULS14:								ULS14X:
ZE: C6 06 023B R 00 EB 24 90	2E: 80 3E 023B R 00 75 1B	2E: 89 4E FE 2E: 89 56 FC 83 FD 04	81 FD 0770 R	2E: FE 06 023B R	C6 50 FA 7D	C6 50 04	09 C6 06 023C R 00	EB 24 90 2E: 80 3E 023C R 00	75 1B	ZE: 89 4E FE ZE: 89 56 FC	ED 04	60 0110 K	E9 031D R	2E: FE 06 023C R	F9 01F7	E9 0504 R	E8	80	04 1F		01 OE 0241 R	05 FF 06 0243 R	16 0245	2E: FF 06 0247 R	83 FA 00	2D 80 3E 023B R 00		84 04	118		ED 04 FD 0770 R	03 031D R	42 2F: FF O6 023B B
0403 2E: 0409 EB 2					042F 83 0	8 8 8		0444 EB 3			0458 83 1	73		0465 2E:			73	B0			, ,,	048A 73 05 048C 2E: F				04A3 74 3					00	04C4 73 0	
CS:[YP],DX	[SI], AL CS: [XSUM], CX	CS:[XXSUM]	CS:[YYSUM]	CX,0 ULSO ULS6	SI AH, AL	AL, 1 ULS1 AI. 1	SI NX.XV	ULS4	[SI], AL	CS:[UF],0	CS:[UF],0	ULS3 CX	DX CS: TRP-21.CX	S: [BP-4], DX	BP,0FFSET EMG	SILVE	CX	S: [UF]	DX	11,80	SI], AL LS5	S:[LF],0	CS:[LF],0	CX	DX CS: [BP-2], CX	S:[BP-4],DX	BP, OFFSET EMG	ULSSXX	EMEXT CX	DX CS:[LF]	I. AH	DX, SY	11,80
MOV		INC			ш	JNC			TEST						CMP								CMP		INC					DEC D			SUB S
	ULSRC:	ULSR1:	ULSR2:		ULS0:		ULS1:				ULS2:						ULS2X:	. 63.	ULS4:				ULS5:						ULS5XX:		ULS5X:	ULS6:	

ULS7

GSS: [UF], 0

GSS: [UF], 0

ULS8

CSS: [UF], 0

DX

EN PAPERT EMG

ULS1, EN

ULS

[UF]	CS:[BP-2],CX CS:BP-4],DX BP,4 BP,0FFSET EMG LSR2X	S I S I S I I UF I S I I , 80 D X , B Y L S B Y L S B Y S I , 80 S I , 80 S I , 80	LSR5 CS:[CS:[CS:[CS:[CS:] CS:[CS:[CS:] CS:[CS:] SS: SS: SS: SS: SS: SS: SS: SS: SS:		CX DX AX,80 S1,AX CC,8 CX,8 CX,8 CX,8 CL,DL AL,80H AL,0CL DX
CMP	MOV SUB CMP JNC	POP JMP INC ADD INC CMP JZ INC ADD TEST	JNZ MOV JMP CMP JNZ MOV SUB CMP JNC POP POP	TREST JEST JEST JEST JINC JINC JINC JINC JINC JINC JINC JINC	PUSH MOV MOV MOV MOV ADD MOV MOV MOV MOV MOV MOV MOV MOV MOV MOV
LSR2:		LSR2X: LSR3: LSR4:	LSR5.	LSR7: LSR7: ULSR7: LSR8:	?XYADR:
38	89 4E FE 89 56 FC ED 04 FD 0770 R	031D R FE 06 023B R C6 50 FA 7D 39 C6 50	6 06 023C 90 3E 023C 9 4E FE 9 56 FC 0770 R	8.8 50 6.250 R 8.8 50 6.251 R 6.0 6.0243 R 6.0 6.0243 R 7.0 6.0247 R 5.5 E. R 4.4 8.4 8.4 8.4 8.4 8.4 8.4 8.4 8.4 8.4	0050 E250 C1 C1 F1 F1 F3 CA E8
* *	2E: 2E: 83 E 81 F 73 O 5E	88 4 4 4 4 4 8 8 8 8 8 8 8 8 8 8 8 8 8	75 0 22E: 22E: 22E: 22E: 22E: 22E: 22E: 22	. 40-0.00 00 0	51 52 52 52 62 62 63 63 63 63 63 63 63 63 63 63 63 63 63
594 59A	59C 5A0 5A7 5AB	55 AF 55 BB 55 BB 55 BB 55 C1	507 507 507 508 508 508 508 508 508 508 508 508 508	05F6 05F7 05F7 05F7 0600 0605 0601 0611 0613 0619 0619 0616	0624 0625 0625 0622 0622 0632 0633 0633 0633

DX, EY ULS18 CS: [LF]	ULS18	T [SI], AL		CS:[BP-2],	CS:[BP-4] BP,4			D	CS:[LF]		CS:[LF],0		BX, 5	ULSXX	MORE	3		RS: [DI+BX]	AX	CS: [DX, CS: [XXSUM]	BX+2	YSUM]	DX, CS:[YYSUM]	ES: [DI	ES:[DI],	INITS	1	CX.CS:[BP]	BP, 4	?XYA					CX,SX	LSRO	LSR8	AL:1	LSR1	AL, 1	NA SA	LSR4	DX	SI,8		CS:[UF],0 LSR3
CMP	JNZ	TEST	JZ	MOV	SUB	CMP	JMP	DEC	INC	MOV	MOV	CMP	CMP	JC	MOV	MOV	MUL	MOV	MOV	MOV	MOV	MOV	MOV	MOV	MOV	CMP	JMP	JMP	MOV	ADD	CALL	JZ	PUSH	PUSH	MOV	CMP	JNZ	JMP	SHL	JNC	MOV	CMD	JZ	DEC	SUB	JNZ	MOV
ULS16:								ULS16X:	7	ULS18:		ULS18X:															ULSXX:	ULSX:	01219:							LSRC:		1000.	Lako:			1.581					
023C R 00				田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田田)	70 R			023C R	023B R 00	023C R	O K								2 0	0243 K	02	R	0247 K	04			00	02																		023B R 00
FA 7D 2D 80 3E	50	4	18	89 4E	04	07	031D R		FE 06	10	90 9	41 211	B 05	36	8B 05	900	1	89 01		02	-	9 4	030	1 1 1	89 41	3 2 5	2CE	322 R	9 4	5 04	0 4	7			0	00 6	(SICK	0	3		00	6	t	06 3	. 6	5 90
**		84	74 1	2E:	83.	81 F	E9 0	4 A	ZE:			75 4	83 F	72 3	26:	B9 0	F. E	26:	8B C	2E:	F7 F		2E:	CX.		. 0	0	0		00	00	4 A	225	56	8A E	3	50	40 06	00 E0		80 01	(x	. 60		83 EE		2E: C EB 25
04D2 04D5 04D7	04DD 04DF																								0546																						058B 2

DH GL1 SI, OFFSET INIDT2	GLFINI SI GIDRY	SI DX CX CH,08	SI, OFFSET GLPBF DY, O AL, 03H CL, 08' BYTE PTR[SI], 1 BITOS DY, 1 DX, 1 SI, 1 SI, 1 CL, CL CL, CL C	BITO2 BLO2 AL, DL GLPOUT BITOSR BITOSR GLPOUT GLPOUT CL	BITOS GLPOUT BITOSE GLPOUT BITOSE GLPOUT CH CH CH CH SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE SITOSE	AX AL, 01 GLPTEX GLPOUT GLPUT GLPIT AX	DX CX AX, DL, 30 CX, 0 AH, AL AL, 42H AL, 1
DBC	GLPER: POP	BITOUT: PUSH PUSH PUSH PUSH MOV	BITO1: MOV MOV MOV BITO2: BOL OR BITO3: ROR INC DEC DEC DEC DEC DEC DEC DEC DEC DEC DE	JNZ MOV BITO4: MOV CALL JC MOV CALL CALL JC TC JC	TEST TEST MOV CALL JC MOV CALL CALL JC SITO5: DEC BITOER: CLC BITOER: POP	GLPINI: PUSH GLPINI: PUSH GLPIN: MOV CMP JZ CALL JC INC INC JMP GLPIEX: POP	GLPOUT: PUSH PUSH PUSH PUSH MOV MOV MOV SLPOI: IN
	C3 0703	56 52 51 51 85	BE BA BO DO 72 OA DO D1 D1 D1 P46 FE	75 88 88 72 72 75 75 75	06F0 74 05 01 06F0 74 05 01 06F0 74 05 01 06F7 72 00 06F8 88 071A R 06F8 R8 071A R 0702 F8 CD 0704 F8 CD 0705 59 0705 55 0707		
* * * * * * * * * * * * * * * * * * * *	ES DS ST			AX CX CX DX DI SI SI ES	DH, 16 SI, OFFSET INIDT1 GLEINI SI GLEER DL, 63 SI, OFFSET GLPBF SY, 79		
PAGE * * * *	GCOPY: PUSH PUSH	HSDA HSDA HSDA HSDA HSDA HSDA HSDA HSDA	MOV MOV MOV CALL JC CMP CALL JZ MOV MOV CALL	GLPEX: POP	GLO: MOV GL1: MOV CALL PUSH POSH DOSH DOSH GL2: MOV MOV MOV MOV MOV MOV MOV MOV MOV MO	PUSH NOV MOV MOV MOVSH ADD LOOP POP POP POP POP POP POP POP POP PO	GL4: CALL DEC JOE DEC JNZ POP MOV MOV MOV MOV ADD
		0642 57 0643 52 0644 51 0646 50		0862 58 0863 58 0865 54 0866 5F 0866 5F 0868 1F 0868 1 0868 1	066B B6 10 066B B6 10 066B B8 0749 R 0077 B8 0709 R 0677 56 0677 57 0078 B7 37 0078 B7 075D R	11E B88 B88 B88 B80 034 466 80 80 80	

AL, 1 AL, 01 GLPO2 GLPO2 GLPO1 DL GLPO1 GLPO1 GLPO1 AL, AH A0H, AL A6H, AL A6H, AL A6H, AL A6H, AL A	46H, AL AX CX DX		ОБН, ОАН, 1ВН, "Т12" 1ВН, "11260", О1	ODH, OAH, 1BH, "A", ODH, OAH, 01	10 DUP(?)	0,0,0,0	1000H DUP(?)		START
SHR AND JNZ JLOOP DEC JNZ STC JMP MOV OUT INC	CLC POP POP POP RET	Working	DB	DB	DB	DW DB DD	MQ		ENDS
GLP02:	GLPOEX:		INIDTI	INIDT2	GLPBF	INTOFF INTSEG IMRBF	EMG:	STK:	ISC
			32	OA					
			31 3	0 D	_		~		
			32 3	41 0	c.		c.		
06			1B 31	118	_	c.			
E8 001 004 00E 00E 00E 00E	E6 46 59 59 C3		0D 0A 1B 49	0D 0A	0A	22222222222222222222222222222222222222	1000		
	0742 0744 0745 0746 0747 0748		0749 074F	0756	075D	0767 0769 076B 076C	0770	2770	2770

AX=INT(X/8)+Y*80:POKE AX,0:POKE AX+1,0:POKE AX+80,0:POKE AX+81,0
DEF SEG=&H3000:RETUEN 010 AX=INT(X/8):N%=X-AX*8:D%=&H180:FOR I=1 TO N%+1:D%=INT(D%/2):NEXT ---": PRINT IF D%=1 THEN POKE AX+1, &H80:POKE AX+81, &H80 PRINT "パターン分布散が1000以上です。": GOTO 390 PRINT "パターンの分布状態が複雑過ぎます。" A\$=INKEY\$: IF A\$="" THEN 390 020 AX=AX+Y*80:POKE AX, D%:POKE AX+80, D% ----- Reset P.Mark --- Set P.Mark --DEF SEG=&H3000:RETURN 1000 '---- Set F 2005 DEF SEG=&HB000 RETURN 1041 1030 1040 380

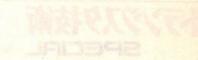
〈リスト 1〉 つぶぎ

Type State Liver

HA PER HANDERS

TTY PAT LOS POLICES

Make whatest where the



A FA THE A CANADA CONTRACTOR OF A CANADA CONT

SPECIAL No. 5

1987年9月1日初版発行 1990年9月10日第6版発行

©CQ出版社 1987

振 替 東京 0-10665

電 話 03(947)6311~6315

発行人 神 戸 一 夫 編集人 蒲 生 良 治

発行所 CQ出版株式会社 ®170 東京都豊島区巣鴨1-14-2

印刷·製本 三晃印刷株式会社

(定価は表四に表示してあります)

CORE BOOKS

好評発売中

実用インターフェース設計法

●マイコン活用のためのハードウェア技術入門

本書では、Z80などのマイコンの「入力インターフェース」および「出力インターフェース」の設計法を、多くの設計回路図(全33例)とともに、基本からわかりやすく解説しています。

畔津明仁 著 A 5 判 212頁 定価1,440円 送料 250円

DCモータの制御回路設計

●安定に,正確に,効率よくまわす技術

本書は、モータの裸の特性を知るための基本的な実験、安定にまわすための各種回路技術、省電力化のためのPWM制御、サーボ系の安定化技術、マイコンとのインターフェース、位置決め制御などを解説します。

谷腰欣司 著 A 5 判 200頁 定価1,550円 送料 260円

ディジタルIC回路の設計

●実験で学ぶTTL, C-MOSの応用テクニック

ディジタル技術を、LS TTL、C-MOSロジックICを使って、実際の実験波形を見ながらやさしく解説しています。

湯山俊夫 著 A 5 判 256頁 定価1,650円 送料 260円

基礎からの映像信号処理

●マイコン画像処理ハード&ソフトの設計・製作

本書では、映像(ビデオ)信号とその処理回路の基礎を解説したあと、実際の実験用画像処理装置の設計過程をていねいに解説します.

畔津明仁 著 A 5 判 202頁 定価1,550円 送料 260円

基礎からのメモリ応用

●ROM/RAMを使いこなす基本技術

最近、メモリロには高集積化、高速化されていますが、応用のための知識や工夫には共通のものがあります。本書では、基本となる知識や工夫について豊富な実例とともに解説します。

中村和夫 著 A 5 判 180頁 定価1,440円 送料 260円

ステッピング・モータの制御回路設計

●実用のための基礎技術とマイコンによる制御技術
**まは、ステッピング・モータを自在に制御するための

本書は、ステッピング・モータを自在に制御するための回路技術、制御ノウハウをわかりやすく解説しています。

真壁國昭 著 A 5 判 224頁 定価1,650円 送料 260円

6809マイコン・システム設計作法

●リアルタイム・モニタ/組み込みコンピュータのための

本書では、MPUに6809を用いた組み込み用ボード・コンピュータを例にとり、周辺用LSIなどについて解説し、後半では、リアルタイム・マルチ・タスク・モニタの構造と、ソース・プログラムの詳細な説明をします。

鶴見惠 — 著 A 5 判 174頁 定価1,545円 送料 260円

CQ出版社

〒170 東京都豊島区巣鴨1-14-2 ☎03-947-6311 振替 東京0-10665

